

การศึกษาเปรียบเทียบสัญญาณอ้างอิง SPWM และ HIPWM  
ของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ

A COMPARATIVE STUDY OF SINUSOIDAL PWM AND  
HARMONIC INJECTED PWM REFERENCE SIGNAL  
ON FIVE LEVEL DIODE CLAMP INVERTER

ชัยวัฒน์ แพงพันธ์

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร  
ปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

ปีการศึกษา 2558

ลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

การศึกษาเปรียบเทียบสัญญาณอ้างอิง SPWM และ HIPWM  
ของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ

ชัยวัฒน์ แพงพันธุ์

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร  
ปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า

คณะวิศวกรรมศาสตร์

มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

ปีการศึกษา 2558

ลิขสิทธิ์ของมหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

หัวข้อวิทยานิพนธ์ การศึกษาเปรียบเทียบสัญญาณอ้างอิง SPWM และ HIPWM ของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ

A Comparative Study of Sinusoidal PWM and Harmonic Injected PWM Reference Signal on Five Level Diode Clamp Inverter

ชื่อ – นามสกุล นายชัยวัฒน์ แพงพันธุ์

สาขาวิชา วิศวกรรมไฟฟ้า

อาจารย์ที่ปรึกษา ผู้ช่วยศาสตราจารย์ วันชัย ทรัพย์สิงห์, Ph.D

ปีการศึกษา 2558

คณะกรรมการสอบวิทยานิพนธ์

ประธานกรรมการสอบ

(ผู้ช่วยศาสตราจารย์ บุญยัง ปลั่งกลาง, Dr.-Ing)

กรรมการสอบ

(ผู้ช่วยศาสตราจารย์ วันชัย ทรัพย์สิงห์, D-Eng)

กรรมการสอบ

(ผู้ช่วยศาสตราจารย์ ณัฐภัทร พันธุ์คง, Ph.D)

กรรมการสอบ

(รองศาสตราจารย์ เสถียร รัชญูศรีรัตน์, Ph.D)

คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี อนุมัติวิทยานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิทยาศาสตรบัณฑิต

คณบดีคณะวิศวกรรมศาสตร์

(ผู้ช่วยศาสตราจารย์ ดร.ศิวกร อ่างทอง, Ph.D)

วันที่.....เดือน.....พ.ศ. 2559

หัวข้อวิทยานิพนธ์	การศึกษาเปรียบเทียบสัญญาณอ้างอิง SPWM และ HIPWM ของวงจรอินเวอร์เตอร์โคโอดเคลมปี 5 ระดับ
ชื่อ – นามสกุล	นายชัยวัฒน์ แพงพันธุ์
สาขาวิชา	วิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษา	ผู้ช่วยศาสตราจารย์ วันชัย ทรัพย์สิงห์, Ph.D
ปีการศึกษา	2558

### บทคัดย่อ

งานวิจัยนี้มีวัตถุประสงค์เพื่อศึกษาเปรียบเทียบรูปแบบของการมอดูเลชันสัญญาณในอินเวอร์เตอร์ 3 เฟส แบบโคโอดเคลมปีชนิด 5 ระดับ เพื่อลดค่าความเพี้ยนฮาร์มอนิกสร่วมของแรงดันขาออก ( $THD_v$ ) ของอินเวอร์เตอร์ ซึ่ง  $THD_v$  นี้เป็นต้นเหตุทำให้แรงดันในระบบไฟฟ้าเพี้ยนไปจากรูปคลื่นไซน์ จนเกิดความเสียหายแก่อุปกรณ์ไฟฟ้าในระบบไฟฟ้านั้นๆ

งานวิจัยนี้เป็นการศึกษาเปรียบเทียบค่า  $THD_v$  ของอินเวอร์เตอร์ 3 เฟส แบบโคโอดเคลมปีชนิด 5 ระดับ จากผลการจำลองระบบด้วย MATLAB/Simulink และผลทดสอบเชิงปฏิบัติ ทั้งนี้เปรียบเทียบด้วย 2 หลักการมอดูเลชัน คือ Sine PWM และแบบ HIPWM โดยมีวิธีเทียบสัญญาณในแต่ละแบบ อีกแบบละ 3 หลักการ คือ PD, POD และ APOD ซึ่งวงจรอินเวอร์เตอร์ในงานวิจัยนี้มีพิกัด  $120 V_{DC}$ ,  $1000 W$  โดยประมาณ ส่วนวงจรควบคุมเป็นการประยุกต์ใช้การ์ดอินเตอร์เฟส รุ่น STM32F417IG ในการสร้างสัญญาณควบคุมรูปแบบต่างๆ ทั้งนี้ใช้ความถี่สวิตซ์ที่ประมาณ  $1 kHz$

ผลการวิจัยในเชิงปฏิบัติเมื่อทำการต่อ โหลดความต้านทาน  $500\Omega$  ให้กับอินเวอร์เตอร์พบว่าค่าปริมาณ  $THD_v$  ของแรงดันขาออกของหลักการมอดูเลชันแบบ Sine PWM โดยวิธีเทียบสัญญาณแบบ PD, POD และ APOD มีค่าเท่ากับ 13.80%, 21.00% และ 22.60% ตามลำดับ และหลักการมอดูเลชันแบบ HIPWM โดยวิธีเทียบสัญญาณแบบ PD, POD และ APOD มีค่าเท่ากับ 10.30%, 17.00% และ 18.80% ตามลำดับ ซึ่งจะเห็นได้ว่า หลักการมอดูเลชันแบบ HIPWM โดยวิธีเทียบสัญญาณแบบ PD ให้ค่า  $THD_v$  ที่ต่ำที่สุด

**คำสำคัญ:** HIPWM (Harmonic Injected Pulse Width Modulation) PD (Phase Disposition)

POD (Phase Opposition and Disposition) APOD (Alternative Opposition and

Disposition)



<b>Thesis Title</b>	A Comparative Study of Sinusoidal PWM and Harmonic Injected PWM Reference Signal on Five Level Diode Clamp Inverter
<b>Name-Surname</b>	Mr. Chaiwat Pangpun
<b>Program</b>	Electrical Engineering
<b>Thesis Advisor</b>	Assistant Professor Wanchai Subsingha, Ph.D
<b>Academic Year</b>	2015

## ABSTRACT

This research aimed to compare the patterns of the modulation signal in the 5-level-type of 3-phase diode clamp inverter and to reduce harmonic distortion of the output voltage ( $THD_v$ ) of the inverter which caused distortion pressure from the sine wave in the power system and resulted in the damage of the electrical equipment within the system.

The experiment consisted of the simulation of MATLAB / Simulink and practical experiment from the comparison of the two-principle modulation: Sine PWM and HIPWM, and then each was experimentally compared by three more principles: PD, POD and APOD. The inverter in this study rate at 120 VDC, 1000 W approximately. The control circuit was the application of interface card version STM32F417IG. Approximately 1 kHz switching frequency was utilized to form various type of the control signal.

The result was as follows: when the  $500\Omega$  load resistance was connected to the inverter, it was found that the  $THD_v$  output voltage of the Sine PWM modulation by the principles of PD, POD and APOD were 13.80%, 21.00% and 22.60% respectively. The HIPWM modulation by the principles of PD, POD and APOD were 10.30%, 17.00% and 18.80%, respectively. This showed that the HIPWM modulation by the PD principle was the lowest  $THD_v$ .

**Keywords:** HIPWM (Harmonic Injected Pulse Width Modulation), PD (Phase Disposition), POD (Phase Opposition and Disposition), APOD (Alternative Opposition and Disposition)

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงได้ด้วยดี เนื่องจากได้รับคำแนะนำจากผู้ช่วยศาสตราจารย์ ดร. วันชัย ทรัพย์สิงห์ อาจารย์ที่ปรึกษาวิทยานิพนธ์ ที่กรุณาให้คำปรึกษา ชี้แนะแนวทาง ตลอดจนเสนอแนะข้อบกพร่องต่างๆ เพื่อให้วิทยานิพนธ์ฉบับนี้มีความสมบูรณ์ จึงขอกราบขอบพระคุณอาจารย์เป็นอย่างสูงไว้ ณ ที่นี้ นอกจากนี้ขอขอบพระคุณคณะอาจารย์ประจำภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรีทุกท่าน ที่ให้ความรู้และประสบการณ์จนสามารถนำมาประยุกต์ใช้กับวิทยานิพนธ์ และขอบคุณคณะกรรมการคุมสอบวิทยานิพนธ์ทุกท่าน ที่ช่วยให้คำแนะนำ เพื่อให้วิทยานิพนธ์ฉบับนี้มีความสมบูรณ์มากยิ่งขึ้น

ขอกราบขอบพระคุณบิดา มารดา และภรรยา ผู้เป็นกำลังใจให้แก่ผู้วิจัยเสมอมา ตลอดจนเพื่อนและรุ่นพี่คณะวิศวกรรมไฟฟ้าทุกท่าน ที่ช่วยให้คำแนะนำ และวิธีการในการจัดทำวิทยานิพนธ์จนสำเร็จลุล่วง

คุณค่าและประโยชน์อันเกิดจากงานวิทยานิพนธ์ฉบับนี้ คณะผู้วิจัยขอมอบบูชาพระคุณบิดา มารดา ตลอดจนผู้มีพระคุณทุกท่านที่มีส่วนร่วมในการช่วยเหลือ และขอน้อมบูชาท่านบูรพาจารย์ทุกท่านที่ได้ประสิทธิ์ประสาทความรู้ด้วยความรักและเมตตา

สุดท้ายนี้ ผู้วิจัยหวังเป็นอย่างยิ่งว่างานชิ้นนี้จะเป็นประโยชน์สำหรับผู้สนใจศึกษา หากวิทยานิพนธ์นี้ขาดตกบกพร่อง หรือไม่สมบูรณ์ประการใด ผู้วิจัยขอกราบอภัยมา ณ โอกาสนี้ด้วย

ชัยวัฒน์ แพงพันธุ์

## สารบัญ

	หน้า
บทคัดย่อภาษาไทย.....	(3)
บทคัดย่อภาษาอังกฤษ .....	(4)
กิตติกรรมประกาศ.....	(5)
สารบัญ.....	(6)
สารบัญตาราง .....	(8)
สารบัญรูป.....	(9)
บทที่ 1 บทนำ.....	14
1.1 ความเป็นมาและความสำคัญของปัญหา.....	14
1.2 วัตถุประสงค์ของการวิจัย.....	15
1.3 สมมติฐานการวิจัย.....	15
1.4 ขอบเขตของงานวิจัย.....	16
1.5 ขั้นตอนดำเนินงานวิจัย.....	16
1.6 ประโยชน์ที่คาดว่าจะได้รับ.....	17
บทที่ 2 ทฤษฎีและงานวิจัยที่เกี่ยวข้อง .....	18
2.1 เทคโนโลยีของอินเวอร์เตอร์.....	18
2.2 หลักการของอินเวอร์เตอร์หลายระดับ.....	19
2.3 รูปแบบโครงสร้างของอินเวอร์เตอร์หลายระดับ.....	20
2.4 ทฤษฎีพื้นฐานเกี่ยวกับการมอดูเลชันแบบปรับความกว้างพัลส์ (Pulse Width Modulation: PWM).....	30
2.5 รูปแบบของสัญญาณอ้างอิง (Reference Signal).....	32
2.6 วิธีการมอดูเลชันด้วยสัญญาณคลื่นพาห์ (Carrier Signal).....	36
2.7 อุปกรณ์สวิตซ์ิ่งในวงจรอิเล็กทรอนิกส์กำลัง.....	40
2.8 วงจรสับเบอร์.....	44
2.9 วิธีการใช้ MATLAB/Simulink .....	47
2.10 บอร์ดควบคุม (STM32F417IG).....	52
2.11 งานวิจัยที่เกี่ยวข้อง.....	59

## สารบัญ (ต่อ)

	หน้า
บทที่ 3 ขั้นตอนและวิธีการดำเนินงาน.....	61
3.1 ขั้นตอนการดำเนินงาน.....	62
3.2 การจำลองรูปแบบการมอดูเลตสัญญาณรูปแบบต่างๆ.....	63
3.3 การจำลองระบบการทำงานของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ .....	75
3.4 ผลการจำลองการทำงานของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ..	76
3.5 การออกแบบและสร้างวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ...	81
บทที่ 4 ผลการวิจัย.....	93
4.1 ผลการทำงานของวงจรจากเครื่องต้นแบบด้วย Power meter .....	94
4.2 เปรียบเทียบผลที่ได้จากMATLAB/Simulink และเครื่องต้นแบบ.....	108
บทที่ 5 สรุปผลและข้อเสนอแนะ.....	109
5.1 สรุปผลการวิจัย.....	109
5.2 อภิปรายผลการดำเนินงานวิจัยเปรียบเทียบกับงานวิจัยที่เกี่ยวข้อง.....	110
5.3 ข้อเสนอแนะ.....	111
บรรณานุกรม.....	112
ภาคผนวก.....	118
ภาคผนวก ก คุณลักษณะอุปกรณ์ที่สำคัญ.....	119
ภาคผนวก ข คุณลักษณะอุปกรณ์อิเล็กทรอนิกส์.....	124
ภาคผนวก ค ผลงานตีพิมพ์เผยแพร่.....	154
ประวัติผู้เขียน.....	177

## สารบัญตาราง

	หน้า
ตารางที่ 2.1 ค่าพารามิเตอร์ต่างๆของอินเวอร์เตอร์.....	27
ตารางที่ 2.2 จำนวนของสภาวะที่เป็นไปได้ของอินเวอร์เตอร์หลายระดับ.....	27
ตารางที่ 3.1 ค่าพารามิเตอร์ต่างๆที่ใช้ในการทดลอง.....	76
ตารางที่ 3.2 การสวิตช์ของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ.....	76
ตารางที่ 3.3 เปรียบเทียบ THD <sub>v</sub> ของแรงดันขาออก.....	81
ตารางที่ 4.1 เปรียบเทียบ THD <sub>v</sub> ของแรงดันขาออกจากเครื่องต้นแบบ.....	107
ตารางที่ 4.2 เปรียบเทียบ THD <sub>v</sub> ของแรงดันขาออกจากMATLAB/Simulink และเครื่องต้นแบบ....	107



## สารบัญรูป

	หน้า
รูปที่ 2.1 รูปคลื่นแรงดันขาออกของอินเวอร์เตอร์กลุ่มต่างๆ.....	18
รูปที่ 2.2 การสร้างระดับเป็นขั้นของรูปคลื่นแรงดันขาออกของอินเวอร์เตอร์หลายระดับ.....	19
รูปที่ 2.3 โครงสร้างวงจรเคสเคด อินเวอร์เตอร์ เอช-บริดจ.....	20
รูปที่ 2.4 ขั้นตอนการสร้างแรงดันขาออกของเคสเคด อินเวอร์เตอร์ เอช-บริดจ.....	21
รูปที่ 2.5 สถานะที่กำจัดการสร้างแรงดันปกติ ต่อ 1 แหล่งจ่าย DC.....	22
รูปที่ 2.6 โครงสร้างวงจรฟลายอิง คาปาซิเตอร์ อินเวอร์เตอร์แบบสามระดับ.....	23
รูปที่ 2.7 การสร้างแรงดันขาออกของฟลายอิง คาปาซิเตอร์ อินเวอร์เตอร์ a) แรงดันขาออก= $V_{DC}$ , b) แรงดันขาออก=0, c) และ d) แรงดันขาออก= $V_{DC/2}$ .....	23
รูปที่ 2.8 โครงสร้างวงจรไดโอดแคลมป์อินเวอร์เตอร์แบบสามระดับ.....	25
รูปที่ 2.9 การสร้างแรงดันขาออกของไดโอดแคลมป์อินเวอร์เตอร์ a) แรงดันขาออก= $V_{DC}$ , b) แรงดันขาออก = $V_{DC/2}$ , c) แรงดันขาออก=0.....	26
รูปที่ 2.10 โครงสร้างของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ.....	29
รูปที่ 2.11 ตัวอย่างแรงดันขาออกของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ.....	29
รูปที่ 2.12 การมอดูเลชันสำหรับใช้ในอินเวอร์เตอร์หลายระดับแบบต่างๆ.....	30
รูปที่ 2.13 ลักษณะของสัญญาณ PWM.....	31
รูปที่ 2.14 การเปรียบเทียบสัญญาณสามเหลี่ยมกับสัญญาณไซน์.....	32
รูปที่ 2.15 สัญญาณควบคุมสำหรับ SPWM.....	33
รูปที่ 2.16 การต่ออุปกรณ์อินเวอร์เตอร์แบบสามเฟส.....	33
รูปที่ 2.17 SPWM แบบ 3 เฟส a). สัญญาณอ้างอิง (a,b,c) และสัญญาณพาว์, b). แรงดัน $V$ , c). แรงดัน $V_{bo}$ และ d). แรงดัน $V_{co}$ .....	34
รูปที่ 2.18 รูปแบบการสร้างสัญญาณอ้างอิงแบบ Harmonic Injected Waveform.....	35
รูปที่ 2.19 การสร้างสัญญาณควบคุมแต่ละ Half Cycle ด้วยหลักการ Harmonic Injected PWM.....	36
รูปที่ 2.20 วิธีการมอดูเลชันบนสัญญาณคลื่นพาว์แบบ PD สำหรับไดโอดแคลมป์ 5 ระดับ.....	38
รูปที่ 2.21 วิธีการมอดูเลชันบนสัญญาณคลื่นพาว์แบบ POD สำหรับไดโอดแคลมป์ 5 ระดับ.....	39
รูปที่ 2.22 วิธีการมอดูเลชันบนสัญญาณคลื่นพาว์แบบ APOD สำหรับไดโอดแคลมป์ 5 ระดับ.....	40

## สารบัญรูป (ต่อ)

	หน้า
รูปที่ 2.23 วงจรสมมูลของอุปกรณ์สวิตซ์อิเล็กทรอนิกส์กำลัง.....	41
รูปที่ 2.24 ค่ากระแสที่ไหลผ่านอุปกรณ์สวิตซ์อิเล็กทรอนิกส์กำลังที่ช่วงเวลาต่างๆ.....	41
รูปที่ 2.25 อุณหภูมิวิกฤตและอุณหภูมิการทำงานสูงสุด $T_{jmax}$ ที่ปลอดภัยของอุปกรณ์สารกึ่งนำ... 43	
รูปที่ 2.26 พิกัดกำลังไฟฟ้าของอุปกรณ์สวิตซ์อิเล็กทรอนิกส์กำลังและการประยุกต์ใช้งาน.....	43
รูปที่ 2.27 วงจรสแน็บเบอร์.....	44
รูปที่ 2.28 การแบ่งกระแส $I_0$ เป็น $I_s$ และ $I_c$ .....	44
รูปที่ 2.29 ช่วงเวลาที่สวิตซ์ต่อวงจร.....	45
รูปที่ 2.30 Block Diagram พื้นฐานใน Simulink Library Browser.....	47
รูปที่ 2.31 หน้าต่างสำหรับสร้างระบบจำลองของ Simulink.....	48
รูปที่ 2.32 การเชื่อมต่อระหว่าง Block ของ Simulink.....	48
รูปที่ 2.33 กลุ่ม Block ของ Source.....	49
รูปที่ 2.34 กลุ่ม Block ของ Sinks.....	49
รูปที่ 2.35 กลุ่ม Block ของ Math Operations.....	50
รูปที่ 2.36 กลุ่ม Block ของ Signal Routing.....	50
รูปที่ 2.37 หน้าต่างที่ใช้กำหนดค่าคงที่ในการจำลองปัญหา.....	51
รูปที่ 2.38 บอร์ดควบคุม (STM32F417IG).....	52
รูปที่ 2.39 บล็อกไดอะแกรมฮาร์ดแวร์บอร์ดควบคุม (STM32F417IG).....	53
รูปที่ 2.40 การติดตั้งบอร์ด STM32F417IG และ ST-Link.....	54
รูปที่ 2.41 แสดงหน้าต่างโปรแกรม ST-Link Utilities เมื่อเชื่อมต่อ ST-Link.....	54
รูปที่ 2.42 การเปลี่ยน Current directories บนหน้าต่างโปรแกรม MATLAB.....	55
รูปที่ 2.43 ตั้งค่าการใช้งาน Target Setup block สำหรับบอร์ดควบคุม STM32F417IG ST-Link.....	56
รูปที่ 2.44 ตัวอย่าง Model ไฟกระพริบและหน้าต่างเซตค่า Sample Time ของ Block.....	57
รูปที่ 2.45 หน้าต่าง Waijung Track Build Process.....	57
รูปที่ 2.46 Target Setup บนหน้าต่าง Simulink Library Browser.....	58
รูปที่ 3.1 โครงสร้างส่วนประกอบของงานวิจัย.....	61
รูปที่ 3.2 แผนภูมิขั้นตอนการวิจัย.....	62

## สารบัญรูป (ต่อ)

	หน้า
รูปที่ 3.3 โครงสร้างการเปรียบเทียบรูปแบบการมอดูเลชันที่ใช้ในงานวิจัย.....	63
รูปที่ 3.4 แบบจำลองการสร้างสัญญาณ Sinusoidal 3 เฟส ด้วย Simulink.....	64
รูปที่ 3.5 สัญญาณจำลอง Sinusoidal 3 เฟส ด้วย Simulink.....	64
รูปที่ 3.6 แบบจำลองการสร้างสัญญาณ Harmonic Injection 3 เฟส ด้วย Simulink.....	65
รูปที่ 3.7 สัญญาณจำลอง Harmonic Injection 3 เฟส ด้วย Simulink.....	66
รูปที่ 3.8 แบบจำลองการสร้างสัญญาณคลื่นพาห์แบบ PD ด้วย Simulink.....	67
รูปที่ 3.9 สัญญาณจำลองคลื่นพาห์แบบ PD ด้วย Simulink.....	67
รูปที่ 3.10 แบบจำลองการสร้างสัญญาณคลื่นพาห์แบบ POD ด้วย Simulink.....	68
รูปที่ 3.11 สัญญาณจำลองคลื่นพาห์แบบ POD ด้วย Simulink.....	69
รูปที่ 3.12 แบบจำลองการสร้างสัญญาณคลื่นพาห์แบบ APOD ด้วย Simulink.....	70
รูปที่ 3.13 สัญญาณจำลองคลื่นพาห์แบบ APOD ด้วย Simulink.....	70
รูปที่ 3.14 แบบจำลองการสร้างสัญญาณมอดูเลชันด้วย Simulink .....	71
รูปที่ 3.15 ผลการจำลองสัญญาณมอดูเลชันแบบ SPWM บนสัญญาณอ้างอิง PD.....	72
รูปที่ 3.16 ผลการจำลองสัญญาณมอดูเลชันแบบ SPWM บนสัญญาณอ้างอิง POD.....	72
รูปที่ 3.17 ผลการจำลองสัญญาณมอดูเลชันแบบ SPWM บนสัญญาณอ้างอิง APOD.....	73
รูปที่ 3.18 ผลการจำลองสัญญาณมอดูเลชันแบบ HIPWM บนสัญญาณอ้างอิง PD.....	73
รูปที่ 3.19 ผลการจำลองสัญญาณมอดูเลชันแบบ HIPWM บนสัญญาณอ้างอิง POD.....	74
รูปที่ 3.20 ผลการจำลองสัญญาณมอดูเลชันแบบ HIPWM บนสัญญาณอ้างอิง APOD.....	74
รูปที่ 3.21 อินเวอร์เตอร์ 3 เฟส แบบไดโอดเคลมป์ชนิด 5 ระดับ ด้วย Simulink.....	75
รูปที่ 3.22 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสถานะไม่มีโหลด โดยใช้ SPWM บน PD .....	77
รูปที่ 3.23 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสถานะไม่มีโหลด โดยใช้ SPWM บน POD.....	77
รูปที่ 3.24 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสถานะไม่มีโหลด โดยใช้ SPWM บน POD.....	77
รูปที่ 3.25 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสถานะไม่มีโหลด โดยใช้ HIPWM บน PD.....	78
รูปที่ 3.26 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสถานะไม่มีโหลด โดยใช้ HIPWM บน POD.....	78
รูปที่ 3.27 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสถานะไม่มีโหลด โดยใช้ HIPWM บน APOD.....	78
รูปที่ 3.28 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสถานะต่อโหลด $500\Omega$ โดยใช้ SPWM บน PD.....	79



## สารบัญรูป (ต่อ)

หน้า

รูปที่ 3.29 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสภาวะต่อโหลด $500\Omega$ โดยใช้ SPWM บน POD.....	79
รูปที่ 3.30 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสภาวะต่อโหลด $500\Omega$ โดยใช้ SPWM บน APOD.....	79
รูปที่ 3.31 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน PD.....	80
รูปที่ 3.32 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน POD.....	80
รูปที่ 3.33 ค่า $THD_V$ ของแรงดัน $V_{ab}$ ในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน APOD.....	80
รูปที่ 3.34 ขั้นตอนการทำงานของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ.....	82
รูปที่ 3.35 บอร์ด STM32F417IG.....	82
รูปที่ 3.36 วงจรภาคขับสวิตช์ไอจีบีที.....	83
รูปที่ 3.37 วงจรแผ่น PCB ของชุดขับไอจีบีที (IGBT).....	84
รูปที่ 3.38 ไอซีเบอร์ 74LS04P.....	84
รูปที่ 3.39 วงจร Dead Time สำหรับไดโอดแคลมป์อินเวอร์เตอร์ 5 ระดับ.....	85
รูปที่ 3.40 แผ่น PCB วงจร Dead Time.....	85
รูปที่ 3.41 สัญญาณ PWM ก่อนและหลังทำการกลับที่วัดได้จากออสซิลอสโคป.....	86
รูปที่ 3.42 รูปขยายสัญญาณ PWM ก่อนและหลังทำการกลับที่วัดได้จากออสซิลอสโคป.....	86
รูปที่ 3.43 การออกแบบวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ.....	87
รูปที่ 3.44 ลายวงจรแผ่น PCB ของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ.....	88
รูปที่ 3.45 วงจรแผ่น PCB ของวงจรไดโอดแคลมป์อินเวอร์เตอร์ 5 ระดับ.....	88
รูปที่ 3.46 ไอซีเบอร์ SN74HTC244.....	89
รูปที่ 3.47 แผนภาพ Simulink แสดงตัวอย่างสัญญาณมอดูเลชัน SPWM แบบ PD ผ่านพอร์ต I/O ของ บอร์ดควบคุม STM32F417IG .....	91
รูปที่ 3.48 หน้าต่าง Waijung Track Build Process.....	92
รูปที่ 3.49 เชื่อมต่อบอร์ดควบคุม STM32F417IG กับวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ .....	92
รูปที่ 4.1 เปรียบเทียบแรงดันขาออก MATLAB/Simulink กับ เครื่องต้นแบบ.....	93
รูปที่ 4.2 ตำแหน่งการวัดค่า $THD_V$ จากโครงสร้างส่วนประกอบของงานวิจัย.....	94
รูปที่ 4.3 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะไม่มีโหลด โดยใช้ SPWM บน PD.....	95
รูปที่ 4.4 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ SPWM บน PD.....	95

## สารบัญรูป (ต่อ)

	หน้า
รูปที่ 4.5 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะไม่มีโหลด โดยใช้ SPWM บน POD.....	96
รูปที่ 4.6 ค่า รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ SPWM บน POD.....	96
รูปที่ 4.7 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะไม่มีโหลด โดยใช้ SPWM บน APOD.....	97
รูปที่ 4.8 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ SPWM บน APOD.....	97
รูปที่ 4.9 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะไม่มีโหลด โดยใช้ HIPWM บน PD.....	98
รูปที่ 4.10 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน PD.....	98
รูปที่ 4.11 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะไม่มีโหลด โดยใช้ HIPWM บน POD.....	99
รูปที่ 4.12 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน POD.....	99
รูปที่ 4.13 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะไม่มีโหลด โดยใช้ HIPWM บน APOD.....	100
รูปที่ 4.14 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน APOD.....	100
รูปที่ 4.15 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะต่อโหลด $500\Omega$ โดยใช้ SPWM บน PD.....	101
รูปที่ 4.16 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด $500\Omega$ โดยใช้ SPWM บน PD.....	101
รูปที่ 4.17 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะต่อโหลด $500\Omega$ โดยใช้ SPWM บน POD.....	102
รูปที่ 4.18 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด $500\Omega$ โดยใช้ SPWM บน POD.....	102
รูปที่ 4.19 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะต่อโหลด $500\Omega$ โดยใช้ SPWM บน APOD.....	103
รูปที่ 4.20 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด $500\Omega$ โดยใช้ SPWM บน APOD.....	103
รูปที่ 4.21 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน PD.....	104
รูปที่ 4.22 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน PD.....	104
รูปที่ 4.23 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน POD.....	105
รูปที่ 4.24 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน POD.....	105
รูปที่ 4.25 ค่า $THD_V$ ของแรงดันขาออก ในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน APOD.....	106
รูปที่ 4.26 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด $500\Omega$ โดยใช้ HIPWM บน APOD .....	106
รูปที่ 4.27 แผนภูมิเปรียบเทียบค่า $THD_V$ ของแรงดันขาออก.....	108

# บทที่ 1

## บทนำ

### 1.1 ความเป็นมาและความสำคัญของปัญหา

คุณภาพไฟฟ้า (Power Quality) นับเป็นสิ่งที่ผู้ผลิตในวงการอุตสาหกรรมรายใหญ่ รายเล็ก และผู้ใช้ไฟฟ้าย่อยให้ความสำคัญมากขึ้น เพราะวิวัฒนาการของอุปกรณ์ไฟฟ้า และอุปกรณ์อิเล็กทรอนิกส์ต่างๆ มีพัฒนาการด้านเทคโนโลยีที่สูงขึ้นเรื่อยๆ ทำให้ไวต่อการตอบสนองมากขึ้น และหากมีการทำงานที่ผิดปกติของแรงดันไฟฟ้า (Voltage) กระแสไฟฟ้า (Current) หรือความถี่ (Power frequency) ก็อาจส่งผลให้เกิดความเสียหายขึ้นแก่อุปกรณ์หรือเครื่องจักรนั้นได้ โดยเฉพาะอุตสาหกรรมขนาดใหญ่ที่มีลักษณะการผลิตเป็นเครือข่าย เมื่อมีอุปกรณ์หรือเครื่องจักรตัวใดตัวหนึ่งเสียหาย กระบวนการผลิตในลำดับต่อไปทั้งหมด อาจหยุดชะงักลงได้ ซึ่งจะทำให้สูญเสียทรัพย์สิน เป็นมูลค่ามหาศาล โดยเฉพาะโรงงานอุตสาหกรรมส่วนใหญ่ ที่มุ่งเน้นการเพิ่มประสิทธิภาพในการผลิต โดยเสริมอุปกรณ์ต่างๆ ที่แหล่งจ่าย จนทำให้อุปกรณ์มีการทำงานแบบไม่เป็นเชิงเส้น (Non-linear load) ซึ่งโหลดชนิดนี้จะเป็นแหล่งกำเนิดของฮาร์มอนิกส์ อันจะทำให้แรงดันในระบบไฟฟ้าเพี้ยนไป จากรูปคลื่นไซน์ โดยปัญหาทางด้านความเพี้ยนฮาร์มอนิกส์ และความเข้ากันได้ทางแม่เหล็กไฟฟ้า (EMC) ไม่ใช่ว่ามีผลต่อกำลังไฟฟ้าของโหลดเท่านั้น แต่ยังถูกควบคุมโดยมาตรฐานจากหน่วยงานต่างๆ เช่น การต่อพลังงาน ทดแทนเข้ากับระบบไฟฟ้า และการควบคุมค่าความเพี้ยนฮาร์มอนิกส์ในการต่ออุปกรณ์ต่างๆ เข้า ระบบไฟฟ้าของหน่วยงานที่ดูแลระบบไฟฟ้า

ในปัจจุบันงานอุตสาหกรรมและระบบไฟฟ้ากำลัง นิยมนำอินเวอร์เตอร์หลายระดับมาใช้ งาน เพราะมีประสิทธิภาพในการทำงานที่สูง อันเนื่องมาจากข้อได้เปรียบของกำลังไฟฟ้า และส่งผลให้เกิดฮาร์มอนิกส์ในระบบน้อย ซึ่งรูปแบบของโครงสร้างอินเวอร์เตอร์หลายระดับ ได้แก่ ไดโอดแคดลมป์อินเวอร์เตอร์, ฟลายอิง คาปาซิเตอร์, อินเวอร์เตอร์ และ เคสเคด อินเวอร์เตอร์ เอช-บริดจ โดยมีข้อแตกต่างของแต่ละรูปแบบดังนี้ รูปแบบของอินเวอร์เตอร์แบบไดโอดแคดลมป์ เมื่อระดับของอินเวอร์เตอร์เพิ่มขึ้น จะมีจำนวนไดโอดที่เพิ่มขึ้นตามไปด้วย จึงทำให้ต้องมีการควบคุมการไหลของไฟฟ้าเพิ่มขึ้นตามไปด้วย รูปแบบ ฟลายอิง คาปาซิเตอร์ อินเวอร์เตอร์ เมื่อมีระดับเพิ่มขึ้น จะมีจำนวนของตัวเก็บประจุเพิ่มขึ้นด้วย ซึ่งจะทำให้วงจรมีขนาดใหญ่และค่าใช้จ่ายที่สูง อีกทั้งยังส่งผลให้เกิดการสูญเสียกำลังไฟฟ้าจากการสวิตชิง และรูปแบบ เคสเคด อินเวอร์เตอร์ เอช-บริดจ จะมีข้อได้เปรียบและประโยชน์มากกว่ารูปแบบอื่นๆ เพราะ เคสเคด อินเวอร์เตอร์ เอช-บริดจ ไม่ต้องการ การสร้างสมดุลของตัวเก็บประจุและไดโอด โดยต้องการเพียงแค่แบ่งแหล่งจ่ายไฟฟ้ากระแสตรง สำหรับแต่ละ เอช-

บริดจ์ เท่านั้น จึงทำให้ไม่มีปัญหาสมมูลของแรงดันเกิดขึ้น แต่การแยกแหล่งจ่ายของไฟฟ้ากระแสตรง ส่งผลทำให้วงจรของรูปแบบนี้ไม่พร้อมใช้งานในทันที ซึ่งเป็นข้อเสียหลักของรูปแบบนี้

ดังนั้นงานวิจัยนี้จึงนำเสนอการเปรียบเทียบรูปแบบของการมอดูเลชันสัญญาณที่ใช้งานกับ อินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ระหว่างสัญญาณอ้างอิง (Reference Signal) ใน รูปแบบการมอดูเลชันแบบ Sinusoidal Pulse Width Modulation (SPWM) และ Harmonic Injected Pulse Width Modulation (HIPWM) และเทคนิคการมอดูเลชันบนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ Phase Disposition (PD), Phase Opposition and Disposition (POD) และ Alternative Opposition and Disposition (APOD) เพื่อลดปัญหาทางด้านค่าความเพี้ยนฮาร์มอนิกส์รวมของแรงดัน ( $THD_V$ ) ที่เกิดขึ้นกับวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ

## 1.2 วัตถุประสงค์ของการวิจัย

1.2.1 เพื่อศึกษาการทำงานของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ

1.2.2 เพื่อศึกษาการสร้างสัญญาณมอดูเลชันวงจรอินเวอร์เตอร์ ด้วยวิธี Carrier based ตาม หลักการ PD, POD, APOD แบบ SPWM และ HIPWM

1.2.3 เพื่อออกแบบและสร้างวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ด้วยหลักการในข้อ 2

1.2.4 เพื่อทดสอบประสิทธิภาพวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ที่สร้างขึ้น

## 1.3 สมมุติฐานการวิจัย

วงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ เป็นที่ใช้งานอย่างแพร่หลาย ซึ่ง สัญญาณควบคุมสามารถสร้างได้ทั้งแบบ Digital time control และ Carrier based control สัญญาณ อ้างอิงที่ได้ทั้งแบบ Sinusoidal waveform และ Harmonic Injected waveform วิธีการมอดูเลชันมีทั้ง แบบ PD, POD และ APOD การวิจัยจึงศึกษาเพื่อออกแบบวงจรให้มีประสิทธิภาพที่ดี และค่า  $THD_V$  ที่ต่ำที่สุด

## 1.4 ขอบเขตของงานวิจัย

1.4.1 ศึกษารูปแบบสัญญาณมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM เทคนิคการมอดูเลชันบนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD, POD, APOD และการทำงานวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ เพื่อศึกษาผลกระทบของค่า  $THD_V$  ของรูปคลื่นของแรงดันขาออก ( $V_{line}$ ) ในแต่ละรูปแบบสัญญาณมอดูเลชันที่มีประสิทธิภาพ และค่า  $THD_V$  ที่ต่ำที่สุด

1.4.2 จำลองรูปแบบสัญญาณมอดูเลชัน ในหัวข้อ 1.4.1 บนการทำงานวงจรของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ เพื่อศึกษาผลกระทบของค่า  $THD_V$  ของรูปคลื่นของแรงดันขาออก ( $V_{line}$ ) ในแต่ละรูปแบบสัญญาณมอดูเลชัน โดยโปรแกรม MATLAB/Simulink

1.4.3 ออกแบบและสร้างวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ มีพิกัด  $120 V_{DC}$ , 1000 W จำนวน 1 ชุด ทดสอบกับโหลดความต้านทาน  $500 \Omega$  โดยการประยุกต์ใช้การ์ดอินเตอร์เฟสรุ่น STM32F417IG ในการสร้างสัญญาณควบคุม

1.4.4 ทดสอบการทำงานชุดควบคุมวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับในหัวข้อ 1.4.3

## 1.5 ขั้นตอนดำเนินงานวิจัย

1.5.1 ศึกษาข้อมูลและงานวิจัยที่เกี่ยวข้องกับชนิดสัญญาณมอดูเลชัน ของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ

1.5.2 ศึกษาผลกระทบการเกิดความเพี้ยนของฮาร์มอนิกสัรวมของแรงดัน ( $THD_V$ ) ที่เกิดขึ้นกับอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ

1.5.3 ออกแบบและสร้างโมเดลสัญญาณมอดูเลชัน และวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ โดยจำลองด้วยโปรแกรม MATLAB/Simulink

1.5.4 วิเคราะห์การเกิดความเพี้ยนของฮาร์มอนิกสัรวมของแรงดัน ( $THD_V$ ) ที่เกิดขึ้นกับวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ

1.5.5 ออกแบบและสร้างเครื่องต้นแบบ (Prototype) สร้างโมเดลสัญญาณมอดูเลชัน และวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ

1.5.6 ทดลองและเปรียบเทียบผล ลักษณะรูปคลื่นของแรงดันขาออก ( $V_{line}$ ) ความถี่ของฮาร์มอนิกสักรวมของแรงดัน ( $THD_v$ ) ที่เกิดจากเครื่องต้นแบบและจากผลการจำลองด้วยโปรแกรม MATLAB/Simulink

1.5.7 สรุปและวิเคราะห์ผลการทดลอง

## 1.6 ประโยชน์ที่คาดว่าจะได้รับ

1.6.1 แนวคิดในการลดฮาร์มอนิกสักรวมในอุปกรณ์อินเวอร์เตอร์

1.6.2 เป็นต้นแบบอุปกรณ์ ในการสร้างโมเดลสัญญาณมอดูเลชัน และอินเวอร์เตอร์ 3 เฟสแบบไดโอดแคดมบัสชนิด 5 ระดับ

1.6.3 การเผยแพร่ผลงานวิจัยในการประชุมวิชาการด้านวิศวกรรมไฟฟ้าและวารสารด้านพลังงาน

1.6.4 ผลการศึกษาวิจัยและพัฒนาสามารถนำไปใช้งานได้ทางปฏิบัติ



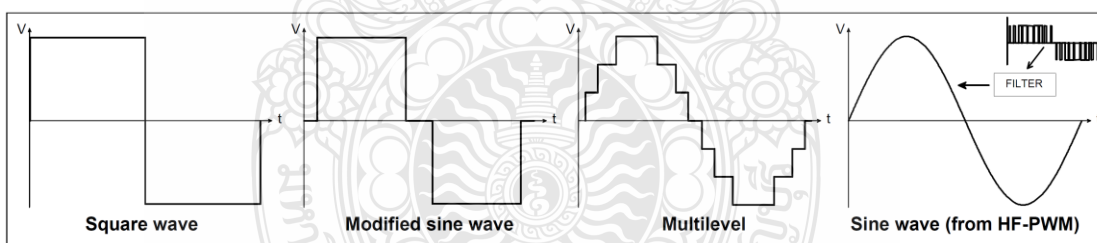
## บทที่ 2

### ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

ทฤษฎีและงานวิจัยที่จะกล่าวถึงในบทนี้เกี่ยวข้องกับหลักการการทำงานของอินเวอร์เตอร์ 3 เฟส หลายระดับชนิดต่างๆ สัญญาณควบคุมเพื่อสั่งงานอุปกรณ์สวิตซ์ ซึ่งสัญญาณอ้างอิง (Reference Signal) ซึ่งในรูปแบบการ Modulation แบบ Sinusoidal Pulse Width Modulation (SPWM) และ Harmonic Injected Pulse Width Modulation (HIPWM) และเทคนิคการมอดูเลชันบนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ Phase Disposition (PD), Phase Opposition Displacement (POD) และ Alternative Phase Opposition Displacement (APOD) รวมถึงผลกระทบและค่าสำคัญของตัวแปรชนิดต่างๆที่ใช้ในการออกแบบอินเวอร์เตอร์

#### 2.1 เทคโนโลยีของอินเวอร์เตอร์

อินเวอร์เตอร์สามารถแบ่งตามสัญญาณรูปคลื่นด้านออกได้ 4 กลุ่มคือ รูปคลื่นสี่เหลี่ยม, รูปคลื่นไซน์ประยุกต์ (Modified sine wave), รูปคลื่นแบบหลายระดับ และแบบรูปคลื่น ไซน์ ดังรูปที่ 2.1 แสดงให้เห็นถึงรูปคลื่นของอินเวอร์เตอร์ในแต่ละกลุ่ม



รูปที่ 2.1 รูปคลื่นแรงดันขาออกของอินเวอร์เตอร์กลุ่มต่างๆ

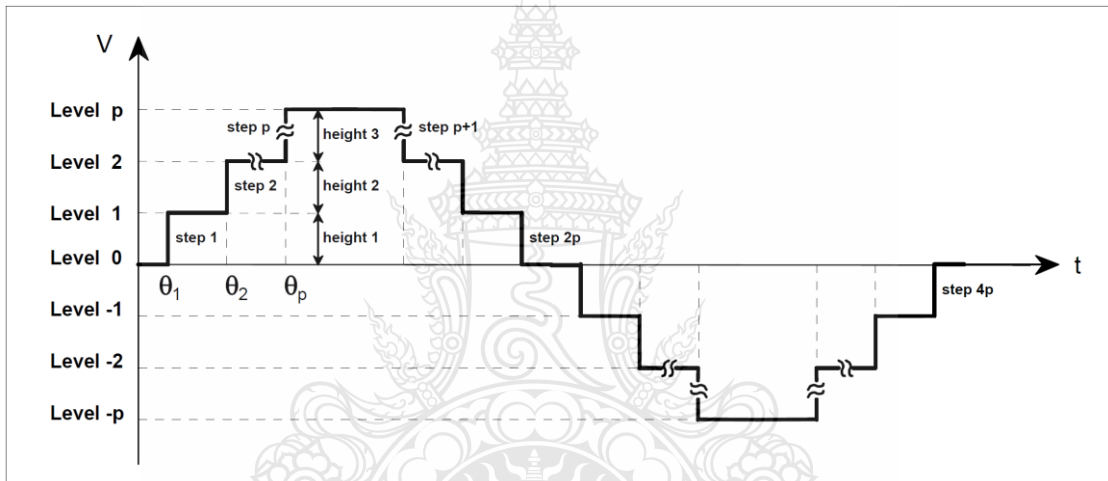
อินเวอร์เตอร์รูปคลื่นสี่เหลี่ยมและรูปคลื่น ไซน์ประยุกต์ (Modified sine wave) มีการใช้งานกันอย่างแพร่หลายในการใช้งานทั่วไปในตลาดในปัจจุบัน แต่เนื่องจากมีรูปคลื่นแรงดันขาออก เป็นรูปสัญญาณสี่เหลี่ยมทำให้มีค่าฮาร์มอนิกส์ลำดับต่ำๆ และทำให้มีค่า  $THD_v$  สูงมากซึ่งเป็นผลให้เกิดการสูญเสียกำลังไฟฟ้าสูงทำให้ไม่เหมาะสมกับงานอุตสาหกรรมทั่วไป

ส่วนอินเวอร์เตอร์หลายระดับและอินเวอร์เตอร์รูปคลื่น ไซน์ จากการพิจารณาจะเห็นว่าแรงดันขาออกมีรูปคลื่นใกล้เคียง ไซน์ ทำให้มีค่า  $THD_v$  ก่อนข้างต่ำ ข้อแตกต่างหลักของอินเวอร์เตอร์หลายระดับกับอินเวอร์เตอร์แบบรูปคลื่น ไซน์คือความถี่ในการสวิตซ์ ซึ่งคืออินเวอร์เตอร์แบบรูปคลื่น

ไซส์โดยใช้เทคนิค HF-PWM เกิดจากการสวิตซ์ซึ่งที่ความถี่สูงซึ่งก่อให้เกิดปัญหาทางด้านความเข้ากันได้ทางแม่เหล็กไฟฟ้า ส่วนอินเวอร์เตอร์หลายระดับในการประยุกต์ใช้งานกับระบบกำลังไฟฟ้าสูงคือมากกว่า 5 เมกกะวัตต์ จะเหมาะสมมากในการนำไปใช้ สำหรับการนำไปใช้งานกับระบบกำลังไฟฟ้า [1]

## 2.2 หลักการของอินเวอร์เตอร์หลายระดับ

อินเวอร์เตอร์หลายระดับ สามารถนิยามได้ว่า อุปกรณ์ซึ่งสามารถที่จะสร้างรูปคลื่นเป็นขั้นๆ การสร้างขั้นของรูปคลื่นเป็นดังรูปที่ 2.2



รูปที่ 2.2 การสร้างระดับเป็นขั้นของรูปคลื่นแรงดันขาออกของอินเวอร์เตอร์หลายระดับ

จากค่าตัวแปรต่างๆ ในรูปที่ 2.2 จะสามารถนิยามได้ดังนี้

$p$  คือ จำนวนขั้นในครึ่งคาบ

$2 * p + 1$  คือ จำนวนระดับของอินเวอร์เตอร์

$4 * p$  คือ จำนวนขั้นของอินเวอร์เตอร์

ความกว้างและความสูงของขั้นของรูปคลื่นสัญญาณสามารถที่จะเปลี่ยนแปลงค่าได้ ทั้งนี้ ความสูงของขั้นจะทำให้มีขนาดเท่ากันเท่านั้น ส่วนความกว้างของแต่ละขั้นจะเปลี่ยนแปลงตามรูปคลื่นที่ต้องการ ด้วยเหตุนี้รูปคลื่นแบบหลายระดับจะมีคุณลักษณะที่สมบูรณ์โดยมุมของแต่ละระดับ  $(\theta_1, \theta_2 \dots \theta_p)$  [2],[3]

เพราะว่าแต่ละรูปคลื่นของแรงดันหลายระดับขึ้นอยู่กับจำนวนระดับที่กำหนด ดังนั้นจึงมีความสำคัญที่จะต้องพิจารณาค่าของมุม ซึ่งจะแตกต่างจากค่าที่คำนวณจากค่าเฉลี่ยของรากล้าง



$$Mi = \frac{\left(\frac{V_{pk}}{\sqrt{2}}\right)}{V_{rms}} \quad (2.1)$$

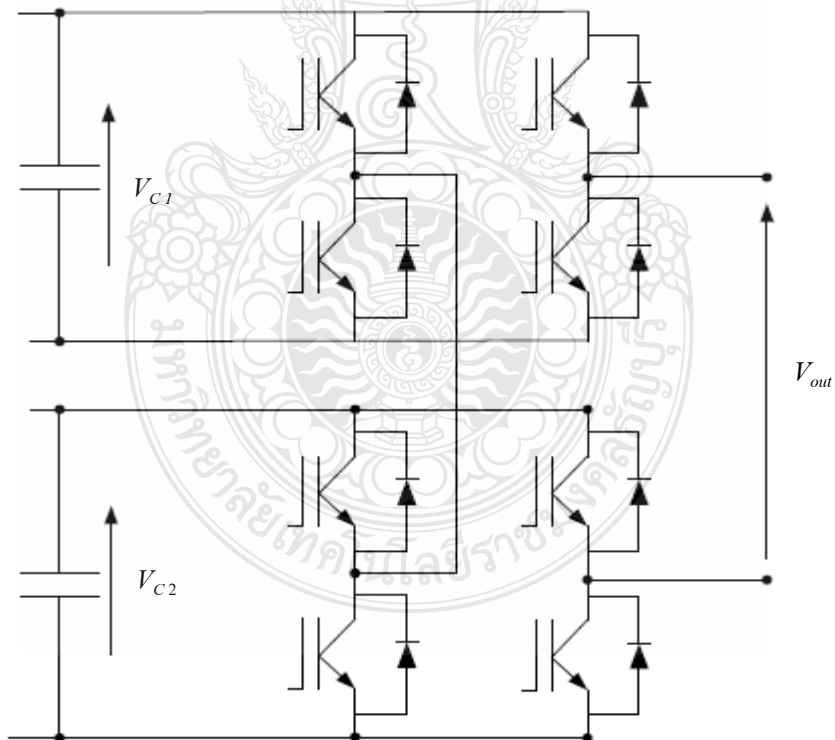
เมื่อ  $V_{pk}$  และ  $V_{rms}$  คือค่ายอดและค่าเฉลี่ยของรากลกำลังสองของแรงดันไฟฟ้าตามลำดับ

### 2.3 รูปแบบโครงสร้างของอินเวอร์เตอร์หลายระดับ

ที่ผ่านมาจนถึงปัจจุบันรูปแบบโครงสร้างของอินเวอร์เตอร์แบบหลายระดับเป็นทางเลือกที่ดีในการใช้งานของอินเวอร์เตอร์ความถี่ต่ำซึ่งมีรูปคลื่นแรงดันขาออกผิดเพี้ยนต่ำ โดยรูปแบบลักษณะโครงสร้างของอินเวอร์เตอร์หลายระดับได้นำไปใช้งานโดยทั่วไป โดยอินเวอร์เตอร์หลายระดับที่มีใช้กันส่วนใหญ่ มีดังนี้

#### 2.3.1 เคสเคด อินเวอร์เตอร์ เอช-บริดจ (Cascade Inverters H-Bridge)

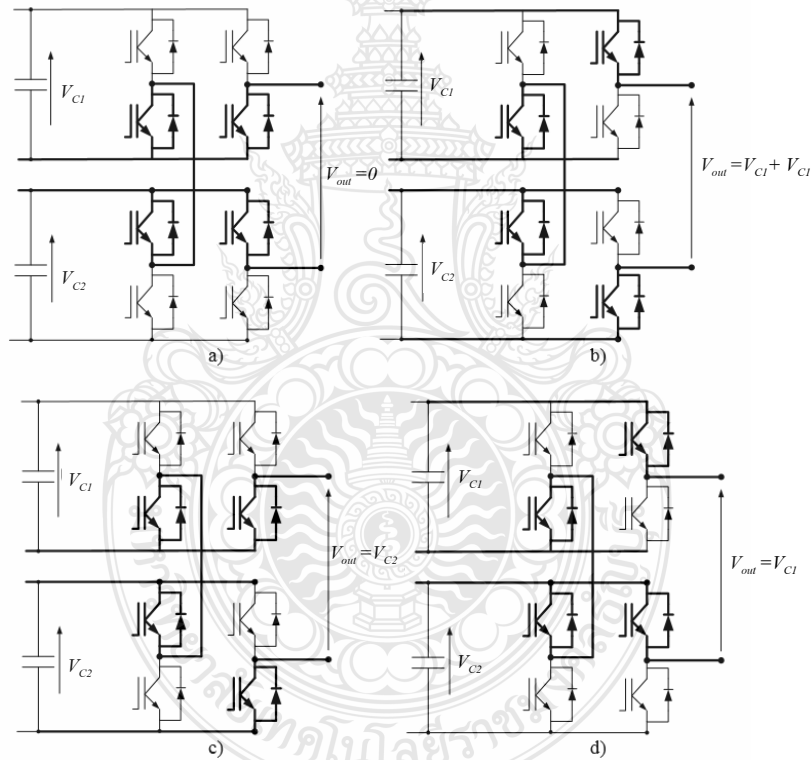
โครงสร้างพื้นฐานของเคสเคด อินเวอร์เตอร์หลายระดับ เชื่อมต่อกับ IGBT แสดงในรูปที่ 2.3



รูปที่ 2.3 โครงสร้างวงจรเคสเคด อินเวอร์เตอร์ เอช-บริดจ

โครงสร้างนี้เมื่อเริ่มทำงานจะเกิดความต่างของแรงดันขาออก 5 ระดับ:  $2V_{C2}, V_{C1}, 0, -V_{C1}, -2V_{C1}$  และเมื่อแรงดันไฟฟ้าที่  $V_{C1}$  เท่ากับ  $V_{C2}$  ความต่างของแรงดันขาออกจะเป็น 7 ระดับ:  $3V_{C1}, 2V_{C1}, V_{C1}, 0, -V_{C1}, -2V_{C1}, 3V_{C1}$  [4] แสดงในรูปที่ 2.4

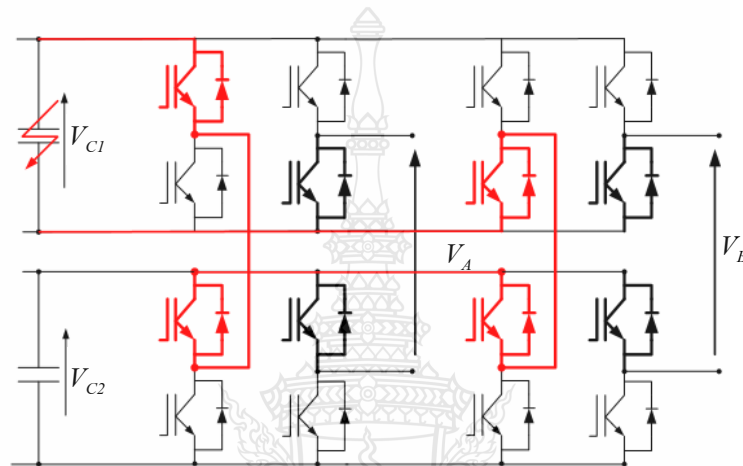
อีกหนึ่งในเรื่องที่สำคัญที่สุดในการสร้างแคสเคด อินเวอร์เตอร์ เอช-บริดจ คือการแยกแหล่งจ่ายไฟฟ้ากระแสตรงให้แต่ละวงจร ซึ่งถ้าหากไม่ทำการแยกแหล่งจ่ายไฟฟ้ากระแสตรงให้กับวงจรแล้ว จะทำให้เกิดความเสียหายจากการลัดวงจรของอุปกรณ์ IGBT ดังนั้นในการสร้างหม้อแปลงแยกส่วนจึงเป็นสิ่งสำคัญในการสร้างแคสเคด อินเวอร์เตอร์ เอช-บริดจ จึงทำให้เทคโนโลยีนี้ จึงไม่เหมาะสมกำลังใช้งานในระบบกำลังสูงๆ เพราะค่าใช้จ่ายในการสร้างแหล่งจ่ายไฟฟ้าแบบแยกส่วนที่มีขนาดใหญ่ซึ่งงบประมาณที่ค่อนข้างมาก ทำให้ เทคโนโลยีถูกใช้งานในระดับกำลังต่ำๆ เช่นระบบควบคุมความเร็วมอเตอร์



รูปที่ 2.4 ขั้นตอนการสร้างแรงดันขาออกของแคสเคด อินเวอร์เตอร์ เอช-บริดจ

แนวทางที่น่าสนใจที่ได้กล่าวไปแล้วนั้น เป็นส่วนหนึ่งของวิธีการแก้ปัญหา ของการใช้งานหม้อแปลงที่มีการแยกเอาท์พุท โดยสถานะที่กำจัดการสร้างแรงดันปกติ ที่เอาท์พุทของมิลติเลเวลอินเวอร์เตอร์ ดังรูปที่ 2.5 แสดงหนึ่งในสถานะแบบปกติ (มีการแบ่ง DC link ทุกเฟส) โดยสร้าง  $V_A = -V_{C1}$  และ  $V_B = 0$  หลังจากเชื่อมต่อแหล่งจ่าย DC สำหรับแต่ละแคสเคด การลัดวงจรที่เกิดขึ้น

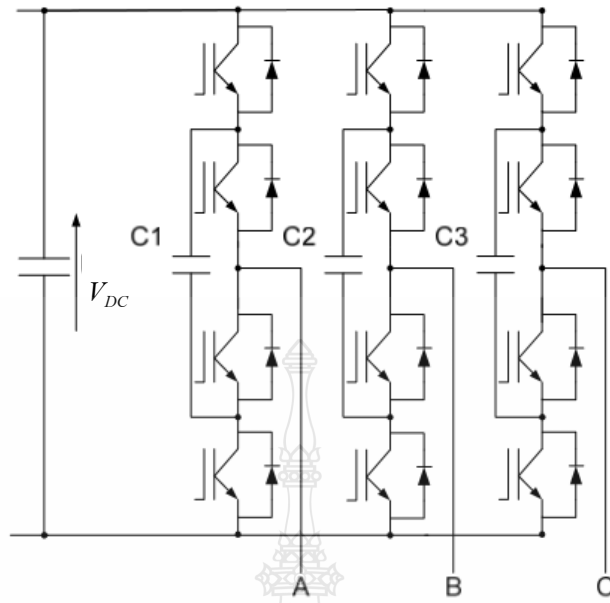
บน DC Link ซึ่งเราสามารถลดความอันตรายที่เกิดขึ้นจากแรงดันขาออกได้จากสมการ  $\sum_i V_{Ci}$  ถึง  $\sqrt{\frac{3}{2}} \sum_i V_{Ci}$  ดังนั้น โครงสร้างวงจรเคสเคด อินเวอร์เตอร์ เอช-บริดจ มีความเหมาะสมสำหรับงานด้านพลังงานขนาดเล็กและมีการใช้งานหนึ่งเฟสเป็นส่วนใหญ่ เช่น อินเวอร์เตอร์ DC/AC สำหรับระบบพลังงานเซลล์แสงอาทิตย์ซึ่งเชื่อมต่อ โดยตรงกับระบบแรงดันต่ำ [5] - [10]



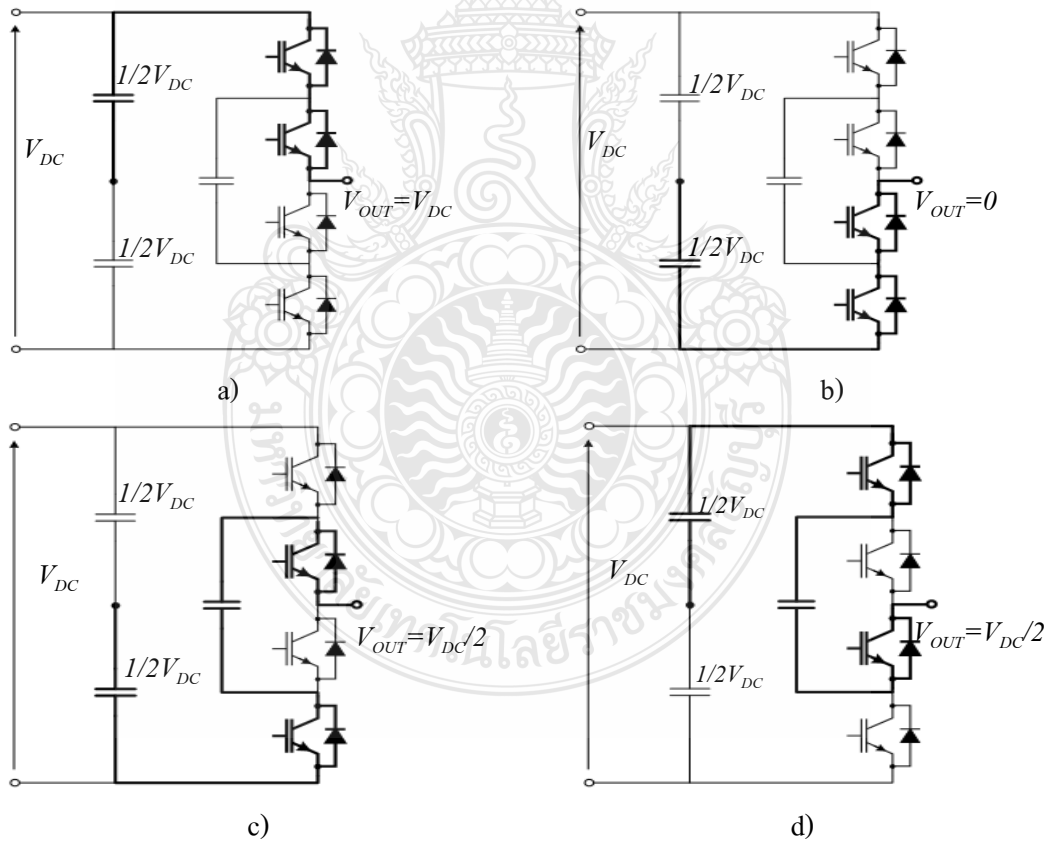
รูปที่ 2.5 สภาวะที่กำจัดการสร้างแรงดันปกติ ต่อ 1 แหล่งจ่าย DC

### 2.3.2 ฟลายอิง คาปาซิเตอร์ อินเวอร์เตอร์ (Flying Capacitor Inverters)

ฟลายอิง คาปาซิเตอร์ อินเวอร์เตอร์ เหมาะสมกับการใช้งานแบบหลายเฟสหรือระบบไฟฟ้าขนาดกลาง ดังรูปที่ 2.6 ฟลายอิง คาปาซิเตอร์ อินเวอร์เตอร์แบบ 3 ระดับ โดยหลักการดำเนินงานของโครงสร้างนี้จะขึ้นอยู่กับกำจัดการสร้างแรงดันเอาต์พุต จากแหล่งจ่าย  $V_{DC}$  และแรงดันตัวเก็บประจุ  $C1, C2, C3$  และเป็นเรื่องสำคัญมากที่จะต้องรักษาค่าคงที่ของแรงดันไฟฟ้า ในกรณีอินเวอร์เตอร์แบบสามระดับที่ระดับแรงดันขาออก  $0.5 V_{DC}$  เป็นกระบวนการอิสระสำหรับแต่ละขั้นตอนที่เกิดขึ้นเมื่อค่า  $0.5 V_{DC}$  ซึ่งเป็นแรงดันขาออกของแต่ละเฟส โดยมีความเป็นไปได้ของระดับแรงดัน 2 ทางคือ แรงดัน  $V_{C1}$  หรือ  $V_{DC} - V_{C1}$  การเลือกขั้นตอนใดขั้นตอนหนึ่งขึ้นอยู่กับทิศทางของกระแสออก ซึ่งอาจทำให้เกิดการชาร์จและการคายประจุของตัวเก็บประจุในแต่ละเฟส กลไกนี้จะช่วยให้ง่ายต่อการปรับสมดุลแรงดัน แต่ทำให้เกิดเทคนิคการมอดูเลตที่ซับซ้อนมากขึ้น เช่นเดียวกับไดโอดแคดมบ์อินเวอร์เตอร์ [11] - [13]



รูปที่ 2.6 โครงสร้างวงจรฟลายอิง คาปาซิเตอร์ อินเวอร์เตอร์แบบสามระดับ



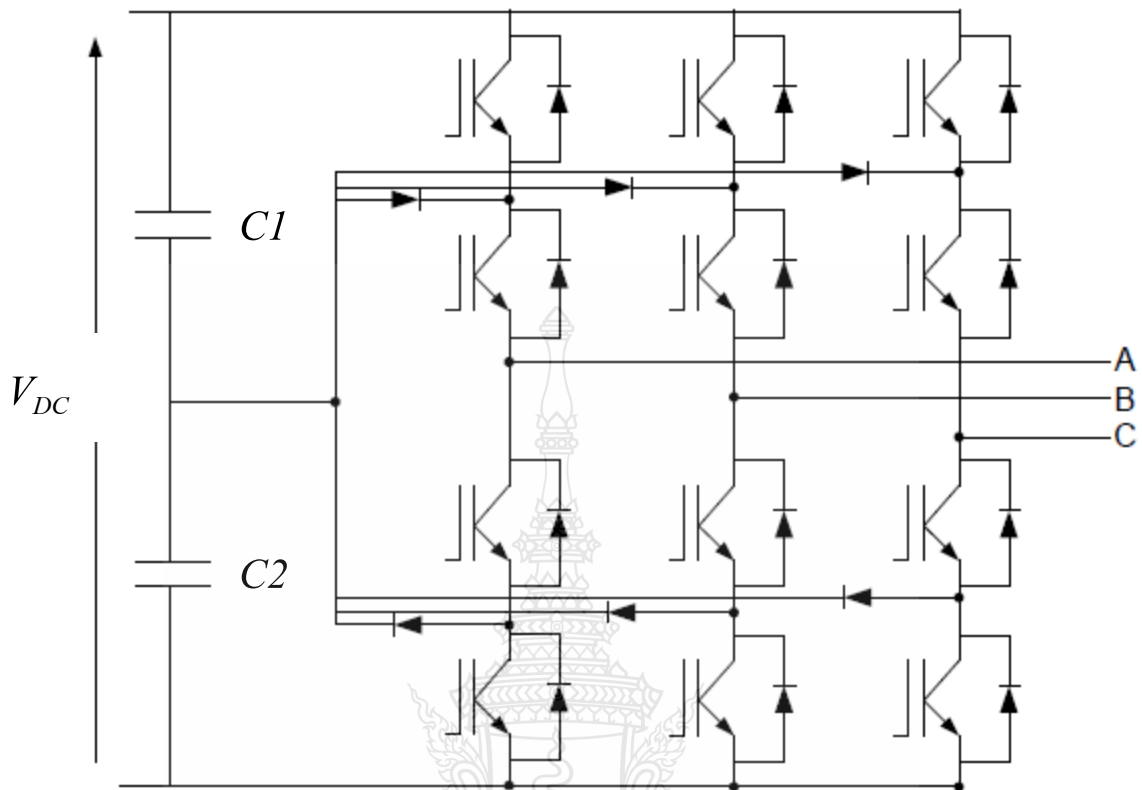
รูปที่ 2.7 การสร้างแรงดันขาออกของฟลายอิง คาปาซิเตอร์ อินเวอร์เตอร์ a) แรงดันขาออก= $V_{DC}$ ,  
b) แรงดันขาออก= $0$ , c) และ d) แรงดันขาออก= $V_{DC}/2$

การรักษาแรงดันคงที่ในตัวเก็บประจุทั้งหมดจะต้องใช้ตัวตัววงจรเพิ่มเติมสำหรับตัวเก็บประจุแต่ละตัว นอกจากนี้ จำนวนระดับเอาต์พุตของแรงดันที่สูงขึ้น จะต้องใช้ตัวเก็บประจุที่ทนต่อแรงดันสูงๆอีกด้วย FLC Inverter 3 ระดับ มี 2 ตัวเก็บประจุแรงดัน  $V_{DC}$  และ  $1/2 V_{DC}$  ส่วนชนิด 5 ระดับ จะมี 4 แรงดัน ได้แก่  $V_{DC}$ ,  $3/4 V_{DC}$ ,  $1/2 V_{DC}$  และ  $1/4 V_{DC}$

สิ่งที่ต้องระวังคือในช่วงการเกิดแรงดันไฟฟ้าที่เปลี่ยนจาก 0 จนเต็ม  $V_{DC}$  ตัวเก็บประจุ DC-LINK และ flying capacitors ที่มีการเชื่อมต่อแบบอนุกรมควรจะมีค่าแรงดันไฟฟ้าเดียวกันและตัวเก็บประจุควรมีค่าความจุเดียวกัน นอกจากนี้แรงดัน flying capacitor แต่ละตัวจะต้องทำการวัดค่า โดยคำนึงถึงราคาของการวัดค่าแรงดัน และค่าตัวเก็บประจุแรงดันที่สูง การสร้างพลังงานที่สูง แรงดันที่สูงซึ่งมีราคาแพงมาก [14]

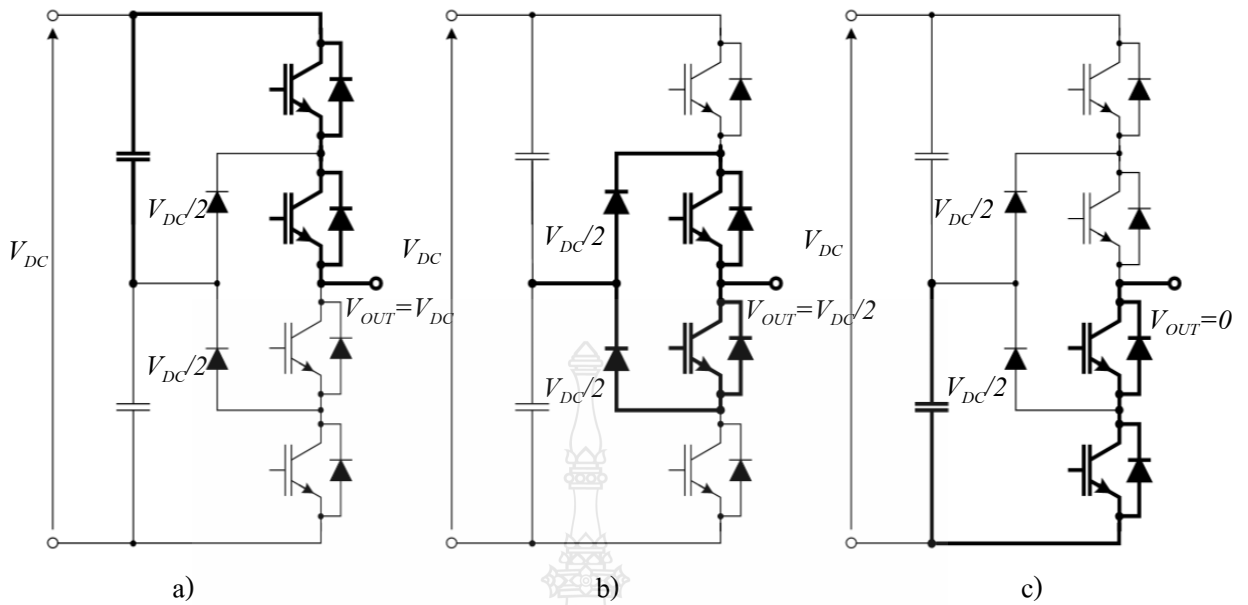
### 2.3.3 ไดโอดแคลมป์อินเวอร์เตอร์ (Diode Clamped Inverters)

ไดโอดแคลมป์อินเวอร์เตอร์ ลักษณะโครงสร้างแบบไดโอด-แคลมป์ ถูกนำเสนอโดย Nabae et al. ในปี ค.ศ. 1981 รูปแบบของอินเวอร์เตอร์แบบนี้แสดงให้เห็นได้ดังรูปที่ 2.8 เรียกว่าอินเวอร์เตอร์แบบไดโอดแคลมป์ 3 ระดับ [15] ซึ่งเป็นจุดเริ่มต้นของการใช้งานอย่างกว้างขวางของรูปแบบอินเวอร์เตอร์หลายระดับ และได้ขยายมาใช้ในงานอุตสาหกรรมอย่างต่อเนื่อง หลังจากนั้นอินเวอร์เตอร์แบบไดโอดแคลมป์สามารถสร้างจำนวนของระดับได้มากขึ้น โดยใช้หลักการเดียวกัน ได้มีการพัฒนามาเป็นระดับแรงดันแบบไดโอดแคลมป์ (Diode Clamped Voltage)



รูปที่ 2.8 โครงสร้างวงจรไดโอดแคลมป์อินเวอร์เตอร์แบบสามระดับ

ในรูปแบบของไดโอดแคลมป์อินเวอร์เตอร์แบบหลายระดับ การรักษาระดับแรงดันไฟฟ้าให้เท่ากันในตัวเก็บประจุแต่ละตัวนั้นเป็นสิ่งที่จำเป็นสำหรับการทำงานของวงจรอินเวอร์เตอร์ เมื่อได้รับคำสั่งแรงดันเอาต์พุตที่ต่ำ จะง่ายต่อรักษาความสมดุลของแรงดันไฟฟ้าที่แม้จะมีมากกว่าสามระดับ เช่นในกรณีที่พลังงานสามารถนำไปใช้โดยตรงจากหนึ่งในตัวเก็บประจุที่มีแรงดันไฟฟ้าสูงสุดเมื่อแรงดันอ้างอิงมีขนาดใหญ่ในกลุ่มของตัวเก็บประจุ จะทำให้สามารถควบคุมได้ สำหรับแรงดันไฟฟ้าที่ได้รับคำสั่งใกล้ถึงขีดจำกัดของช่วงการทำงานของวงจรอินเวอร์เตอร์ ตัวที่สูงกว่าและต่ำกว่าตัวเก็บประจุจะถูกนำมาใช้เป็นอีกทางเลือกหนึ่ง (จะเลือกใช้ตัวที่ค่าสูงกว่าและค่าต่ำกว่า) แต่ตัวเก็บประจุที่อยู่ตรงกลางจะถูกใช้ตลอดเวลา นั่นจึงเป็นเหตุผลว่าทำไมการรักษาสมดุลของแรงดันไฟฟ้าเป็นเรื่องยาก สำหรับไดโอดแคลมป์อินเวอร์เตอร์ที่มากกว่า 3 ระดับและยังมีตัวเก็บประจุเพียงสองตัว [16] - [20]



รูปที่ 2.9 การสร้างแรงดันขาออกของไดโอดแคลมป์อินเวอร์เตอร์ a) แรงดันขาออก =  $V_{DC}$   
 b) แรงดันขาออก =  $V_{DC}/2$ , c) แรงดันขาออก = 0

### 2.3.4 คุณลักษณะของอินเวอร์เตอร์

อินเวอร์เตอร์ที่ได้นำเสนอไปนั้นถูกกำหนดสำหรับการใช้งานที่แตกต่างกัน ดังตารางที่ 1 ประกอบด้วยค่าพารามิเตอร์ต่างๆของอินเวอร์เตอร์ ทุกโครงสร้างใช้จำนวนของ IGBT เท่ากัน

อินเวอร์เตอร์แบบไดโอดแคลมป์จะใช้อุปกรณ์ไดโอดซึ่งจะไม่ใช้ในรูปแบบอื่น เคสเคด อินเวอร์เตอร์ เอช-บริดจ์ ไม่เหมาะสมกับการใช้งานในระบบกำลังสูงๆเพราะค่าใช้จ่ายในการสร้างแหล่งจ่ายไฟฟ้าแบบแยกส่วนที่มีขนาดใหญ่ซึ่งงบประมาณที่ค่อนข้างมาก ทำให้เทคโนโลยีถูกใช้งานในระดับกำลังต่ำๆ เช่น ระบบควบคุมความเร็วมอเตอร์

โครงสร้างวงจรอินเวอร์เตอร์ชนิดฟลายอิงคาปาซิเตอร์ เหมาะสมกับการใช้งานประเภท Adjustable Speed Drives (ASD) แต่ข้อเสียคือตัวเก็บประจุในระดับแรงดันสูง ก็จะมีจำนวนมากขึ้น ส่งผลทำให้อินเวอร์เตอร์เหล่านี้มีราคาแพง ดังตารางที่ 2 แสดงจำนวนของสภาวะที่เป็นไปได้ของอินเวอร์เตอร์หลายระดับชนิดต่างๆ [16]

ตารางที่ 2.1 ค่าพารามิเตอร์ต่างๆของอินเวอร์เตอร์

Topology	Number of levels	Number of IGBT	Number of Diodes	Number of Capacitors*	Number of DC voltage measurement
Diode	3	12	6	4	2
	4	18	18	9	3
Clamped	5	24	24	16	4
Inverters	n	6(n-1)	3(n-1)(n-2)	(n-1) <sup>2</sup>	n-1
Flying Capacitor	3	12	0	7	4
	4	18	0	24	7
	5	24	0	58	10
Inverters	n	6(n-1)	0	$(n-1)^2 + 3 \cdot \sum_{i=0}^{n-2} i^2$	3(n-2)+1
Cascade Inverters	3	12	0	3	3
	4	18	0	4	4
	5	24	0	6	6
H-Bridge	n	6(n-1)	0	$\text{Int}\left(\frac{3 \cdot n - 3}{2}\right)$	$\text{Int}\left(\frac{3 \cdot n - 3}{2}\right)$

\* อ้างอิงจากแหล่งจ่าย DC link capacitor 2ระดับ ในอุปกรณ์อินเวอร์เตอร์เดียวกัน[16]

ตารางที่ 2.2 จำนวนของสภาวะที่เป็นไปได้ของอินเวอร์เตอร์หลายระดับ

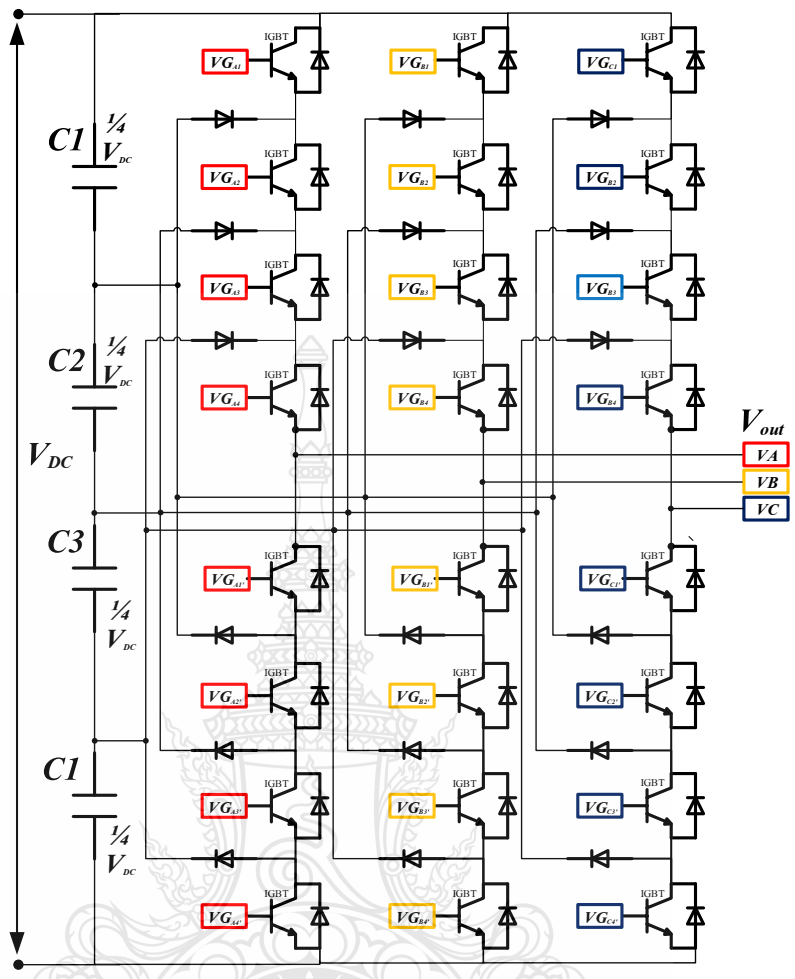
Topology	Number of levels	Number of Possible states	Number of Difference states
Diode	3	27	19
	4	64	37
Clamped	5	125	61
Inverters	n	n <sup>3</sup>	n <sup>3</sup> -(n-1) <sup>3</sup>
Flying Capacitor	3	64	19
	4	512	37
	5	4096	61
Inverters	n	2 <sup>3(n-1)</sup>	n <sup>3</sup> -(n-1) <sup>3</sup>
Cascade Inverters	3	64	19
	4	512	37
	5	4096	61
H-Bridge	n	2 <sup>3(n-1)</sup>	n <sup>3</sup> -(n-1) <sup>3</sup>



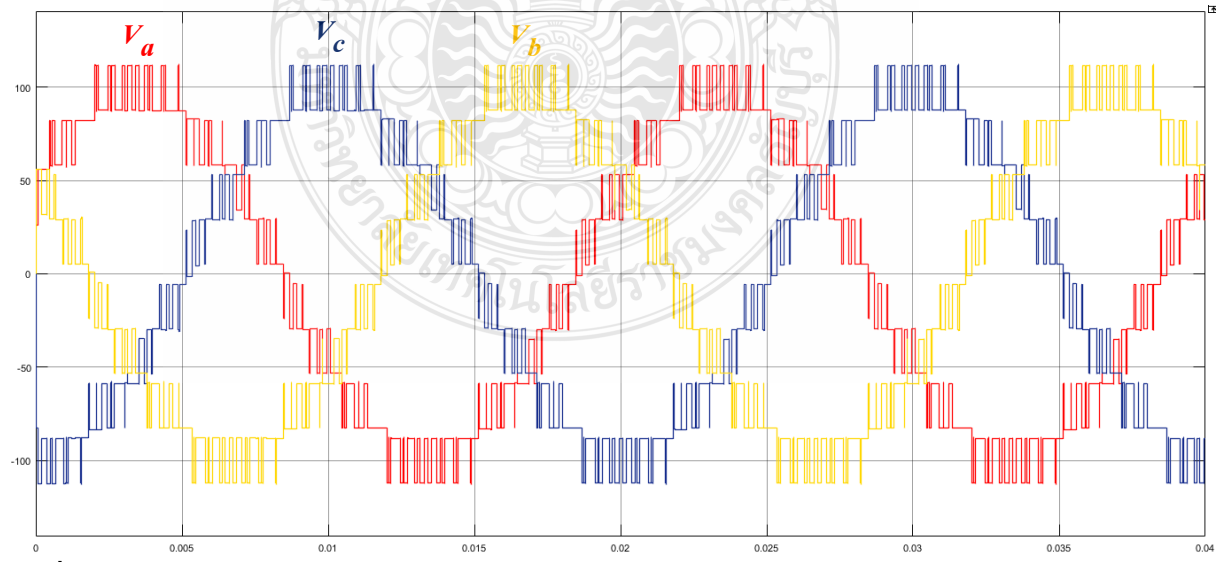
งานวิจัยนี้ได้นำโครงสร้างของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ มาประยุกต์ใช้ในงานวิจัย ซึ่งในโครงสร้างจะประกอบด้วย อุปกรณ์สวิตซ์ทั้งหมด 24 ตัว โดยแบ่งเป็น เฟสละ 8 ตัว และแบ่งแรงดันออกเป็น 4 ระดับโดยใช้ตัวเก็บประจุในการแบ่งแรงดัน ซึ่งตัวเก็บประจุ 1 ตัวจะรับแรงดันที่  $\frac{1}{4} V_{DC}$  ของแรงดันขาเข้าอินเวอร์เตอร์ดังรูปที่ 2.10 ซึ่งอุปกรณ์สวิตซ์จะถูกสั่งงานด้วยสัญญาณมอดูเลชันที่ได้จากการเปรียบเทียบสัญญาณอ้างอิงและสัญญาณคลื่นพาห์

อุปกรณ์สวิตซ์ในแต่ละเฟส จะมี 8 ตัว โดยแบ่งเป็นกึ่งด้านบน 4 ตัว และกึ่งด้านล่าง 4 ตัว ซึ่งสัญญาณที่สั่งงานอุปกรณ์สวิตซ์นั้น จะเป็นสัญญาณที่ได้จากการมอดูเลชัน เช่นสัญญาณมอดูเลชันแบบ SPWM บนสัญญาณคลื่นพาห์ PD ดังจะกล่าวต่อไปในบทที่ 3 รูปที่ 3.15 ซึ่งสัญญาณมอดูเลชัน 1 เฟสจะมี 4 สัญญาณ ( $V_{G_{A1}}, V_{G_{A2}}, V_{G_{A3}}, V_{G_{A4}}$ ) จะเป็นสัญญาณที่สั่งงานอุปกรณ์สวิตซ์ที่อยู่กึ่งด้านบน 4 ตัว และสัญญาณที่สั่งงานอุปกรณ์สวิตซ์ที่อยู่กึ่งด้านล่าง 4 ตัว จะเป็นสัญญาณมอดูเลชันที่ทำการกลับสัญญาณ เช่น สัญญาณ  $V_{G_{A1}}$  ที่สั่งงานสวิตซ์  $V_{G_{A1}}$  เมื่อทำการกลับสัญญาณ จะเป็นสัญญาณที่สั่งงานสวิตซ์  $V_{G_{A1}}$  และแต่ละเฟสจะมีหลักการการทำงานที่เหมือนกัน ต่างกันที่สัญญาณมอดูเลชันในแต่ละเฟสนั้น จะมีมุมที่ห่างกันเป็นมุม 120 องศาทางไฟฟ้า และเมื่อนำสัญญาณมอดูเลชันจากรูปที่ 3.15 สั่งงานอุปกรณ์สวิตซ์ดังรูปที่ 2.10 จะได้แรงดันขาออก ( $V_{out}$ ) จะได้แรงดันขาออกดังรูปที่ 2.11





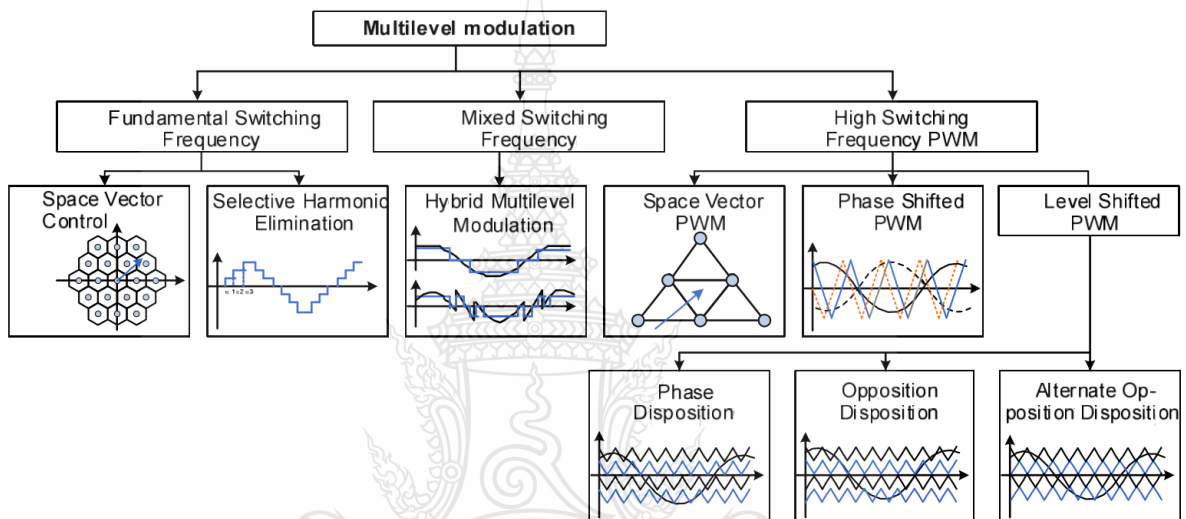
รูปที่ 2.10 โครงสร้างของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคสเคดมีขั้นตอน 5 ระดับ



รูปที่ 2.11 ตัวอย่างแรงดันขาออกของอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคสเคดมีขั้นตอน 5 ระดับ

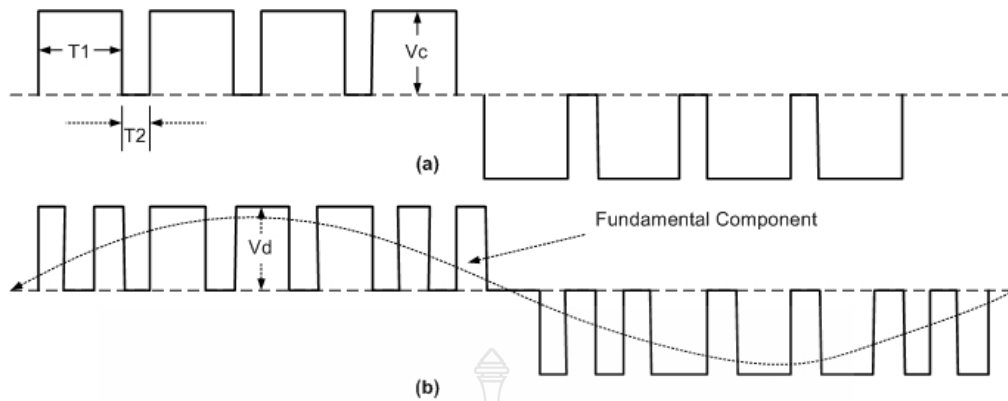
## 2.4 ทฤษฎีพื้นฐานเกี่ยวกับการมอดูเลชันแบบปรับความกว้างพัลส์ (Pulse Width Modulation: PWM)

ในเนื้อหาก่อนหน้านี้ได้อธิบายถึงโครงสร้าง และ ข้อดีข้อเสียต่างๆของอินเวอร์เตอร์หลายระดับในรูปแบบต่าง และอินเวอร์เตอร์เหล่านั้นต้องมีสัญญาณควบคุมเพื่อสั่งงานอุปกรณ์สวิตชิงและในปัจจุบันได้มีหลากหลายวิธีการในการมอดูเลชันสำหรับใช้ในอินเวอร์เตอร์หลายระดับซึ่งจะแสดงอยู่ในรูปที่ 2.12 แต่ในงานวิจัยนี้ได้เลือกวิธี Level Shifted Carriers มาใช้ในการทดลอง[21]-[36]



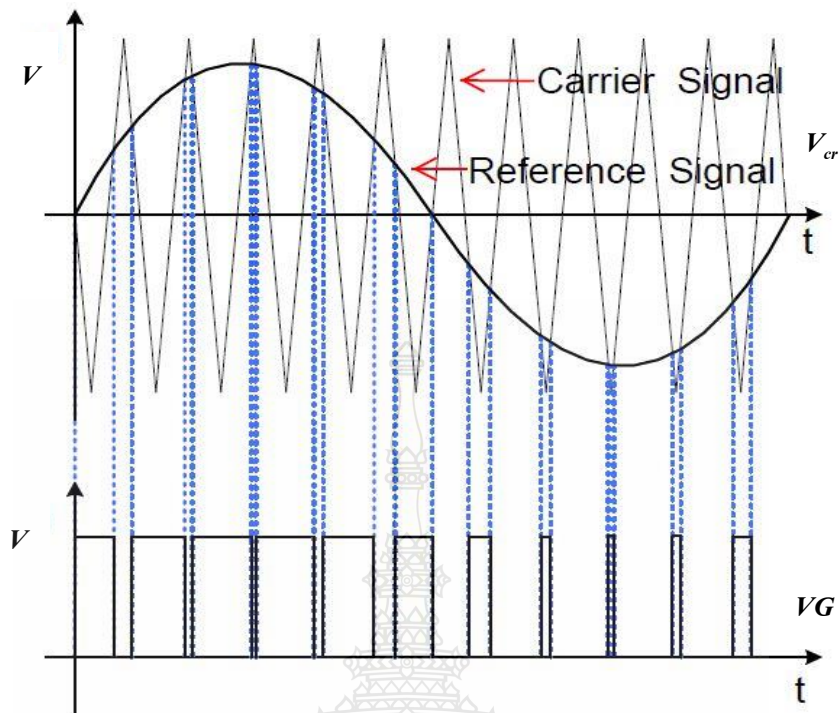
รูปที่ 2.12 การมอดูเลชันสำหรับใช้ในอินเวอร์เตอร์หลายระดับแบบต่างๆ

การมอดูเลชันความกว้างพัลส์ (PWM : Pulse Width Modulation ) คือ การแปลงค่าแอมพลิจูดของสัญญาณให้อยู่ในรูปของความกว้างพัลส์ โดยถ้าสัญญาณมีแอมพลิจูดต่ำ ค่าความกว้างพัลส์ก็จะแคบ ถ้าสัญญาณมีแอมพลิจูดสูง ความกว้างพัลส์ก็จะกว้าง ค่าแอมพลิจูดที่นำมาแปลงเป็นความกว้างพัลส์นี้จะได้มาจากการแซมปลิง (Sampling) สัญญาณ แล้วนำค่าที่แซมปลิงที่ได้นี้ไปสร้างพัลส์ที่มีแอมพลิจูดคงที่ แต่ความกว้างแปรผันตรงกับขนาดสัญญาณที่ถูกแซมปลิง ดังนั้นถ้าสัญญาณอินพุตถูกแซมปลิง  $n$  ครั้งต่อไซเคิล ก็จะได้สัญญาณพัลส์ออกมา  $n$  ลูกต่อไซเคิล ลักษณะสัญญาณ PWM แสดงในรูปที่ 2.13



รูปที่ 2.13 ลักษณะของสัญญาณ PWM

จากรูปที่ 2.13 เป็นการสร้างสัญญาณ PWM จากสัญญาณอินพุตที่เป็นรูปคลื่นสี่เหลี่ยม ซึ่งไม่แสดงให้เห็นลักษณะของสัญญาณอินพุตในรูปนี้ เนื่องจากสัญญาณรูปคลื่นสี่เหลี่ยมมีแอมพลิจูดคงที่ ดังนั้นรูปคลื่น PWM ที่ได้จะมีความกว้างพัลส์คงที่ จากรูปที่ 2.13 มีพัลส์ใน 1 ไซเคิล แสดงว่ามี การแซมปลิง 8 ครั้งใน 1 ไซเคิลนั่นเอง ดังรูปที่ 2.14 เป็นการสร้างพัลส์ PWM จากรูปคลื่นไซน์ ซึ่งแสดงในรูปด้วยเส้นประจะเห็นได้ว่ามีค่าแอมพลิจูดต่ำๆ พัลส์จะแคบ ที่แอมพลิจูดสูงๆ พัลส์จะกว้าง ทำให้ PWM ของรูปคลื่นมีลักษณะที่เริ่มจากพัลส์แคบๆก่อนแล้วค่อยๆ กว้างขึ้นเรื่อยๆ จนถึงจุดพีค (Peak) ของพัลส์รูปคลื่นไซน์จะกว้างที่สุดแล้วจะค่อยๆลดความกว้างลงเรื่อย ๆจนเป็นศูนย์ แล้วจึงเริ่ม กลับค่าเป็นลบ โดยรูปคลื่นในช่วงบวกและลบจะสมมาตรซึ่งกันและกัน จะนำหลักการพื้นฐานของ PWMมาใช้ โดยการนำเอาสัญญาณอ้างอิงที่มีความถี่ของรูปคลื่นเท่ากับความถี่ของแรงดันเอาต์พุตที่ต้องการ ซึ่งส่วนใหญ่จะเป็นรูปคลื่นไซน์ และสัญญาณคลื่นพาห้ที่มีความถี่ของรูปคลื่นเท่ากับความถี่ สวิตซิ่ง ซึ่งจะเป็นสัญญาณสามเหลี่ยม มาทำการมอดูเลชัน แล้วนำสัญญาณที่ได้ไปขับขาเกตอุปกรณ์ สวิตซิ่ง [37] – [41]



รูปที่ 2.14 การเปรียบเทียบสัญญาณสามเหลี่ยมกับสัญญาณไซน์

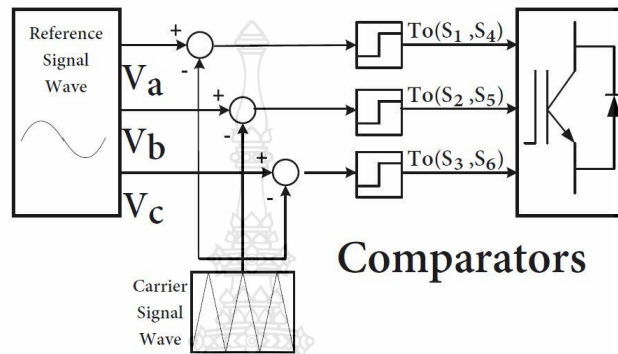
ในการควบคุมระดับแรงดันให้คงที่ของแหล่งจ่ายไฟสวิตชิง ซึ่งโดยทั่วไปจะใช้เทคนิคการควบคุมความกว้างของพัลส์ (PWM) ซึ่งเป็นการควบคุม โดยการเปลี่ยนแปลงช่วงเวลาที่อยู่กรณีสวิตชิงอิเล็กทรอนิกส์ เช่น ทรานซิสเตอร์, มอสเฟต, ไอจีบีที หรืออื่นๆ เป็นผลให้เกิดการควบคุมแรงดันที่เอาต์พุตให้ได้ค่าตามที่ต้องการ ซึ่งข้อดีของการควบคุมแรงดันแบบ PWM คือสามารถรักษาระดับแรงดันให้มีความคงที่สูง เพราะมีการป้อนกลับระดับแรงดันจากเอาต์พุตมาใช้ในการควบคุมด้วย รวมทั้งทำให้เกิดการสูญเสียกำลังงานในการควบคุมแรงดันต่ำ ส่งผลให้มีเสถียรภาพต่อการเปลี่ยนแปลงของอุณหภูมิต่อการใช้งานสูง

## 2.5 รูปแบบของสัญญาณอ้างอิง (Reference Signal)

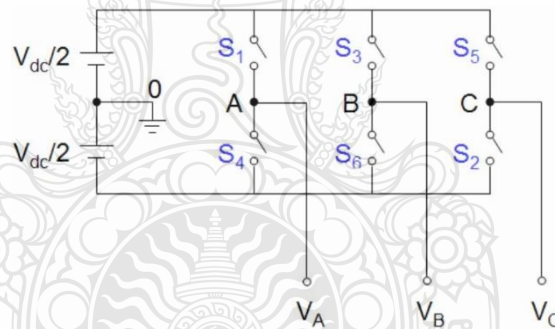
### 2.5.1 การมอดูเลชันความกว้างพัลส์แบบไซน์ (Sinusoidal Pulse Width Modulation: SPWM)

ในการสร้างสัญญาณ SPWM รูปคลื่นไซน์ถูกจัดให้เป็นสัญญาณอ้างอิง (Reference Signal) โดยที่ความถี่ของรูปคลื่นไซน์จะต้องเท่ากับความถี่ของแรงดันเอาต์พุตที่ต้องการ เพื่อมอดูเลชันกับรูปสัญญาณคลื่นพาห์ (Carrier Signal) ความถี่ของสัญญาณคลื่นพาห์จะต้องมีความถี่เท่ากับ ความถี่สวิตชิง เมื่อนำสัญญาณทั้งสองมอดูเลชันจะเกิดเป็นสัญญาณพัลส์ (Pulse) [42] และนำสัญญาณพัลส์ที่ได้ไปขับขาเกตอุปกรณ์สวิตชิง โดยจะใช้สัญญาณต่ำเป็น OFF และสัญญาณสูงเป็น ON

ใน SPWM แบบ 3 เฟส เมื่อสัญญาณแรงดันสามเหลี่ยม ( $V_T$ ) หรือ สัญญาณคลื่นพาห้ (Carrier Signal) เทียบกับตัวควบคุมแรงดันไฟฟ้าไซน์ทั้งสาม ( $V_A$ ,  $V_B$  และ  $V_C$ ) โดยแต่ละเฟสจะห่างกันเป็น 120 องศาทางไฟฟ้า และนำสัญญาณพัลส์ที่ได้ไปขับขาเกตอุปกรณ์สวิตซ์ ซึ่งจะใช้สัญญาณต่ำเป็น OFF และสัญญาณสูงเป็น ON ซึ่งในอินเวอร์เตอร์แบบ 3 เฟส จะใช้อุปกรณ์สวิตซ์ขั้วต่ำ 6 ตัวใน รูปแบบ 2 ระดับ ทำการสร้างสัญญาณควบคุมดังรูปที่ 2.15 และทำการต่ออุปกรณ์ดังรูปที่ 2.16



รูปที่ 2.15 สัญญาณควบคุมสำหรับ SPWM [43]



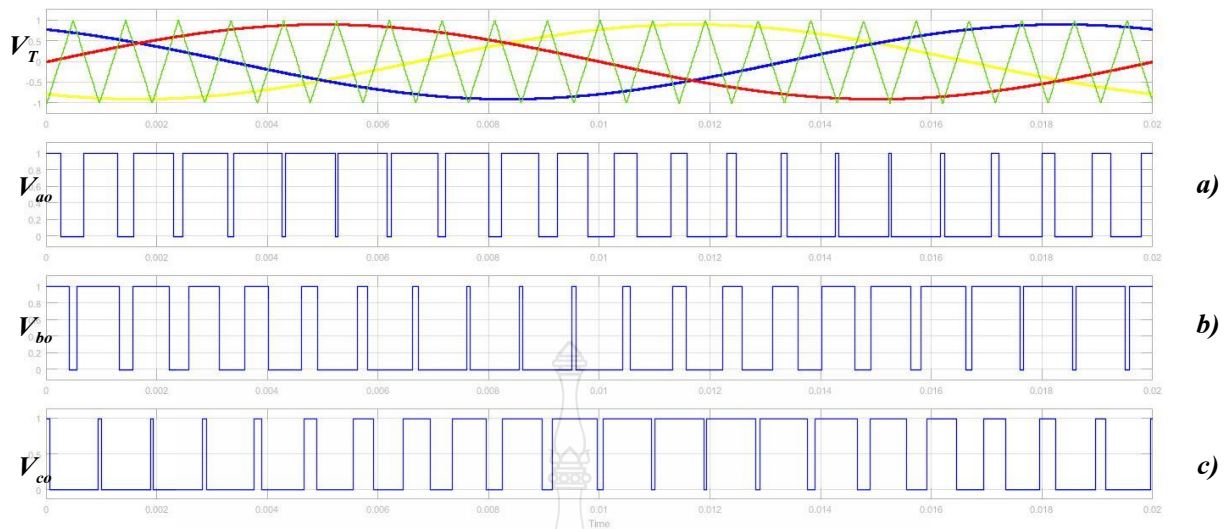
รูปที่ 2.16 การต่ออุปกรณ์อินเวอร์เตอร์แบบสามเฟส [43]

แรงดันขาออก  $V_{ao}$ ,  $V_{bo}$ , and  $V_{co}$  ของระหว่างอุปกรณ์สวิตซ์ในอินเวอร์เตอร์จะเท่ากับ  $-V_{dc}=2$  and  $+V_{dc}=2$  เมื่อ  $V_{dc}$  คือแรงดันไฟฟ้ากระแสตรงรวมของแหล่งจ่าย

รูปคลื่นสัญญาณอ้างอิง (Reference Signal) จะต้องมีค่าน้อยกว่ารูปคลื่นสัญญาณคลื่นพาห้ (Carrier Signal) เมื่ออุปกรณ์สวิตซ์ในเฟสนั้นมีการ ON สวิตซ์อีกตัวที่อยู่ในเฟสเดียวกันจะต้อง OFF ซึ่งการจับคู่ของสัญญาณควบคุมจะได้ดังนี้ (( $S_1, S_4$ ), ( $S_3, S_6$ ), and ( $S_5, S_2$ )) ซึ่งจะได้เงื่อนไขดังนี้

- $S_1$  มีสถานะ ON เมื่อ  $V_a \geq V_T$ ,  $S_4$  มีสถานะ ON เมื่อ  $V_a \leq V_T$
- $S_3$  มีสถานะ ON เมื่อ  $V_b \geq V_T$ ,  $S_6$  มีสถานะ ON เมื่อ  $V_b \leq V_T$  (2.2)
- $S_5$  มีสถานะ ON เมื่อ  $V_c \geq V_T$ ,  $S_2$  มีสถานะ ON เมื่อ  $V_c \leq V_T$





รูปที่ 2.17 SPWM แบบ 3 เฟส a). สัญญาณอ้างอิง (a,b,c) และสัญญาณคลื่นพาส์, b). แรงดัน  $V_{a0}$ , c). แรงดัน  $V_{b0}$  และ d). แรงดัน  $V_{c0}$  [43]

ในรูปที่ 2.17 แสดงความกว้างของพัลส์ขึ้นอยู่กับจุดตัดของรูปคลื่นสามเหลี่ยมและไซน์ ซึ่งแรงดันไฟฟ้าเอาต์พุตอินเวอร์เตอร์จะถูกกำหนดดังต่อไปนี้ [44]

$$\begin{aligned} \text{ถ้า} \quad & V_a \geq V_T \quad \text{ดังนั้น} \quad V_{a0} = 0.5V_{dc} \\ & V_b \geq V_T \quad \text{ดังนั้น} \quad V_{b0} = 0.5V_{dc} \end{aligned}$$

(2.3)

$$V_c \geq V_T \quad \text{ดังนั้น} \quad V_{c0} = 0.5V_{dc}$$

$$\begin{aligned} \text{และถ้า} \quad & V_a \leq V_T \quad \text{ดังนั้น} \quad V_{a0} = -0.5V_{dc} \\ & V_b \leq V_T \quad \text{ดังนั้น} \quad V_{b0} = -0.5V_{dc} \end{aligned}$$

(2.4)

$$V_c \leq V_T \quad \text{ดังนั้น} \quad V_{c0} = -0.5V_{dc}$$

สมการ แรงดันไฟฟ้า line-to-line ที่เกิดขึ้นจากอินเวอร์เตอร์

## 2.5.2 การมอดูเลชันความกว้างพัลส์แบบฮาร์โมนิกอินเจกต์ (Harmonic Injected Pulse Width Modulation: HIPWM)

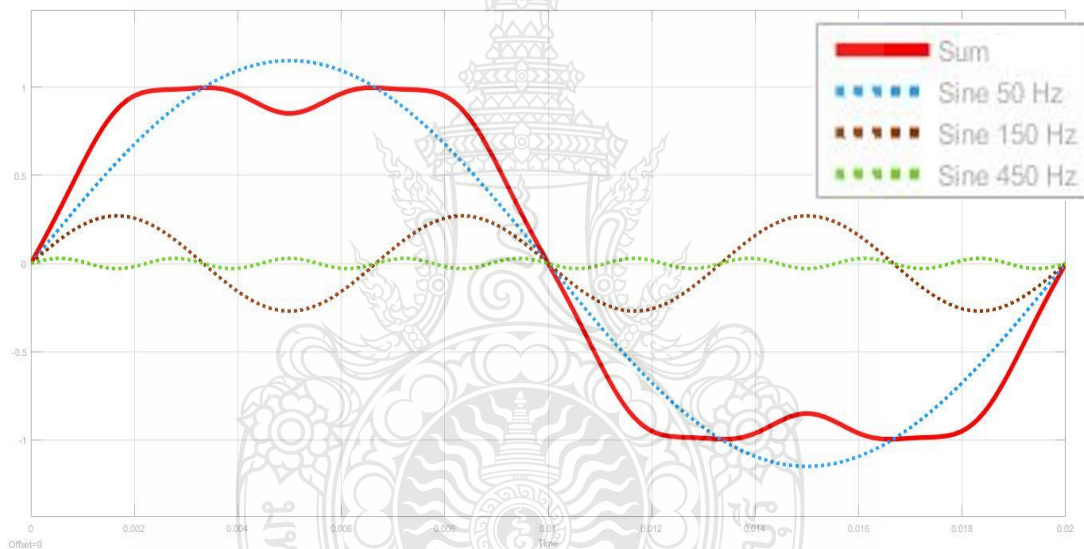
ในการสร้างสัญญาณ HIPWM จะมีลักษณะการดำเนินการลักษณะเดียวกับ SPWM แต่ต่างกันที่ลักษณะสัญญาณอ้างอิง(Reference Signal) ไม่ได้ประกอบด้วยรูปคลื่นไซน์ แต่ประกอบด้วย Harmonic injection ซึ่งถูกสร้างจาก การนำรูปคลื่นไซน์ที่มีความถี่ของรูปคลื่นเท่ากับความถี่ของ

แรงดันเอาต์พุตที่ต้องการ และกำหนดให้แอมพลิจูด=1.15 เพื่อรวมกับรูปคลื่นไซน์ที่มีความถี่เป็นสามเท่าของความถี่แรงดันเอาต์พุตที่ต้องการ กำหนดให้แอมพลิจูด=  $x_3$  มีค่าเป็น 0.27 และรวมกับรูปคลื่นไซน์ที่มีความถี่เป็น 9 เท่าของความถี่แรงดันเอาต์พุตที่ต้องการ กำหนดให้แอมพลิจูด=  $x_9$  มีค่าเป็น 0.029 ดังสมการ [45]

$$V_{control,a} = 1.15 \sin(\omega t) + X_3 \sin(3\omega t) - X_9 \sin(9\omega t)$$

$$V_{control,a} = 1.15 \sin\left(\omega t \frac{2\pi}{3}\right) + X_3 \sin\left(3\omega t \frac{2\pi}{3}\right) - X_9 \sin\left(9\omega t \frac{2\pi}{3}\right) \quad (2.5)$$

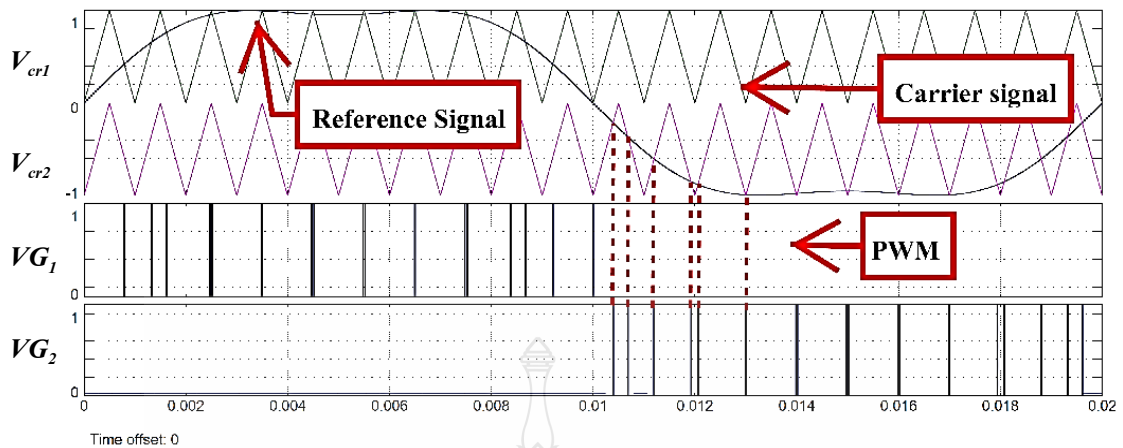
ซึ่งจะส่งผลทำให้เกิดรูปคลื่น ดังรูปที่ 2.18



รูปที่ 2.18 รูปแบบการสร้างสัญญาณอ้างอิงแบบ Harmonic Injected Waveform

เมื่อได้สัญญาณอ้างอิง (Reference Signal) ที่เป็นรูปคลื่นแบบ Harmonic injection สัญญาณที่ได้จะนำไปมอดูเลชันกับสัญญาณคลื่นพาห้ (Carrier Signal) โดยความถี่ของรูปคลื่นสัญญาณอ้างอิง (Reference Signal) จะต้องมีความถี่เท่ากับความถี่สวิตซิ่ง เมื่อนำสัญญาณทั้งสองมอดูเลชันจะเกิดเป็นสัญญาณพัลส์ (Pulse) และนำสัญญาณพัลส์ที่ได้ไปขับขาเกตอุปกรณ์สวิตซิ่ง โดยจะใช้สัญญาณต่ำเป็น OFF และสัญญาณสูงเป็น ON ดังรูปที่ 2.19





รูปที่ 2.19 การสร้างสัญญาณควบคุมแต่ละ Half Cycle ด้วยหลักการ Harmonic Injected PWM

## 2.6 วิธีการมอดูเลชันด้วยสัญญาณคลื่นพาห์ (Carrier Signal)

วิธีการมอดูเลชันด้วยสัญญาณคลื่นพาห์ที่ใช้ในงานวิจัยนี้ มี 3 วิธีการ คือ PD (Phase Disposition), POD (Phase Opposition Displacement) และ APOD (Alternative Phase Opposition Displacement) [46] โดยจำนวนของสัญญาณคลื่นพาห์ที่ใช้เทียบกับสัญญาณอ้างอิง จะถูกกำหนดด้วยจำนวนระดับของอินเวอร์เตอร์ โดย  $p$  คือจำนวนระดับของอินเวอร์เตอร์,  $p-1$  คือ จำนวนของสัญญาณคลื่นพาห์ และ  $x$  คือ ขนาดแอมพลิจูดของสัญญาณคลื่นพาห์โดยเขียนเป็นสมการดังนี้

$$x = \left( \frac{2}{p-1} \right) \quad (2.6)$$

สัญญาณคลื่นพาห์แต่ละรูปแบบจะมีลักษณะค่ามุมของสัญญาณในแต่ละระดับต่างกัน ซึ่งกำหนดให้  $\theta$  คือ ค่ามุมของสัญญาณคลื่นพาห์ โดยแต่ละรูปแบบจะมีลักษณะค่ามุมของสัญญาณ ดังนี้

- รูปแบบ PD มีค่ามุมของสัญญาณคลื่นพาห์ ( $\theta$ ) เท่ากับ  $\frac{3\pi}{2}$  ทุกระดับสัญญาณคลื่นพาห์
- รูปแบบ POD ค่ามุมของสัญญาณคลื่นพาห์ ( $\theta$ ) ที่มีค่าแอมพลิจูดเป็นบวก เท่ากับ  $\frac{3\pi}{2}$  และ ที่มีค่าแอมพลิจูดเป็นลบ เท่ากับ  $\frac{\pi}{2}$
- รูปแบบ APOD ค่ามุมของสัญญาณคลื่นพาห์ ( $\theta$ ) ที่อยู่ติดกันจะมีค่าต่างกัน ซึ่งกำหนดให้มีค่าเท่ากับ  $\frac{3\pi}{2}$  และ  $\frac{\pi}{2}$

การกำหนดระดับของสัญญาณคลื่นพาห์ จะกำหนดจากสัญญาณที่อยู่บนสุดก่อน โดยกำหนดค่าระดับสัญญาณให้เท่ากับ  $y$  จากนั้นระดับสัญญาณที่อยู่ต่ำลงมาจะถูกกำหนดให้เท่ากับ  $y-x$  และสัญญาณที่อยู่ต่ำลงมาจะถูกกลับด้วย  $x$  เพิ่มขึ้นตามลำดับดังสมการ

$$y = \left( \frac{p-2}{p-1} \right) \quad (2.7)$$

จากนั้นทำการหาค่าแรงดันของสัญญาณคลื่นพาห้  $V_{cr}$  โดยแทนค่าลงในสมการที่ 2.8 และสมการที่ 2.9 สำหรับสัญญาณที่อยู่ระดับต่ำลงมา

$$V_{cr1} = \left( \frac{x}{\pi} \sin^{-1}(\sin(\omega t + \theta)) \right) + y \quad (2.8)$$

$$V_{cr...n} = \left( \frac{x}{\pi} \sin^{-1}(\sin(\omega t + \theta)) \right) + (y - x... - x_n) \quad (2.9)$$

### 2.6.1 วิธีการมอดูเลชันบนสัญญาณคลื่นพาห้แบบ PD

วิธีการแบบ PD (Phase Disposition) จะมีสัญญาณคลื่นพาห้เป็นรูปคลื่นสามเหลี่ยม โดยมีลักษณะสัญญาณที่มีมุมเฟสเป็นมุมเดียวกันของทุกสัญญาณ

ตัวอย่าง สัญญาณคลื่นพาห้แบบ PD สำหรับอินเวอร์เตอร์ 5 ระดับ ที่มีค่าความถี่สวิตชิ่งเท่ากับ 1500 Hz เทียบกับสัญญาณอ้างอิง Sinusoidal ที่มีความถี่ 50 HZ แทนค่าลงในสมการที่ 2.8 และ สมการที่ 2.9

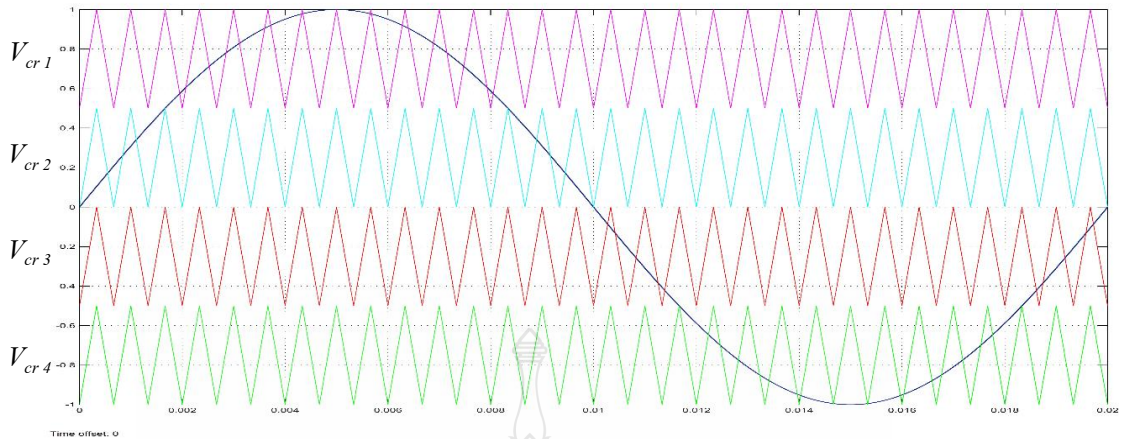
$$V_{cr1} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{3\pi}{2} \right) \right) \right) + (0.75)$$

$$V_{cr2} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5)$$

$$V_{cr3} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5)$$

$$V_{cr4} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5 - 0.5)$$

ซึ่งจะได้สัญญาณดังรูปที่ 2.20



รูปที่ 2.20 วิธีการมอดูเลชั่นบนสัญญาณคลื่นพาห์แบบ PD สำหรับไดโอดแคลมป์ 5 ระดับ

### 2.6.2 วิธีการมอดูเลชั่นบนสัญญาณคลื่นพาห์แบบ POD

วิธีการแบบ POD (Phase Opposition Displacement) มีลักษณะสัญญาณคลื่นพาห์เป็นรูปคลื่นสามเหลี่ยม โดยมีลักษณะสัญญาณที่ที่อยู่เหนือเส้นศูนย์ห่างจากสัญญาณที่อยู่ใต้เส้นศูนย์เป็นมุม 180 องศาทางไฟฟ้า

ตัวอย่าง สัญญาณคลื่นพาห์แบบ POD สำหรับอินเวอร์เตอร์ 5 ระดับ ที่มีค่าความถี่สวิตชิ่งเท่ากับ 1500 Hz เทียบกับสัญญาณอ้างอิง Sinusoidal ที่มีความถี่ 50 HZ แทนค่าลงในสมการที่ 2.8 และ สมการที่ 2.9

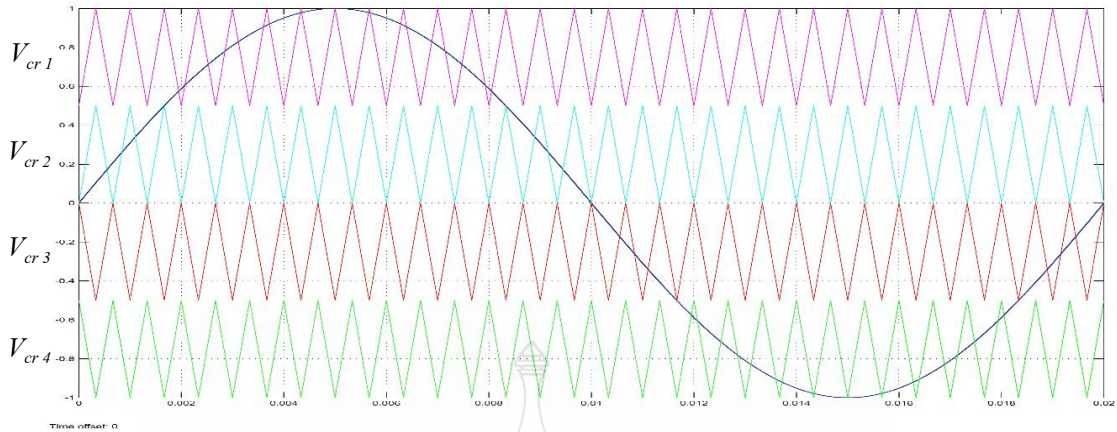
$$V_{cr1} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{3\pi}{2} \right) \right) \right) + (0.75)$$

$$V_{cr2} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5)$$

$$V_{cr3} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5)$$

$$V_{cr4} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5 - 0.5)$$

ซึ่งจะได้สัญญาณดังรูปที่ 2.21



รูปที่ 2.21 วิธีการมอดูเลชันบนสัญญาณคลื่นพาห์แบบ POD สำหรับไดโอดเคลมปี 5 ระดับ

### 2.6.3 วิธีการมอดูเลชันบนสัญญาณคลื่นพาห์แบบ APOD

วิธีการแบบ APOD (Alternative Phase Opposition Displacement) มีลักษณะสัญญาณคลื่นพาห์เป็นรูปคลื่นสามเหลี่ยม โดยมีลักษณะสัญญาณแต่ละสัญญาณมีมุมห่างกันเป็นมุม 180 องศาทางไฟฟ้า

ตัวอย่าง สัญญาณคลื่นพาห์แบบ APOD สำหรับอินเวอร์เตอร์ 5 ระดับ ที่มีค่าความถี่สวิตช์เท่ากับ 1500 Hz เทียบกับสัญญาณอ้างอิง Sinusoidal ที่มีความถี่ 50 Hz แทนค่าลงในสมการที่ 2.8 และ สมการที่ 2.9

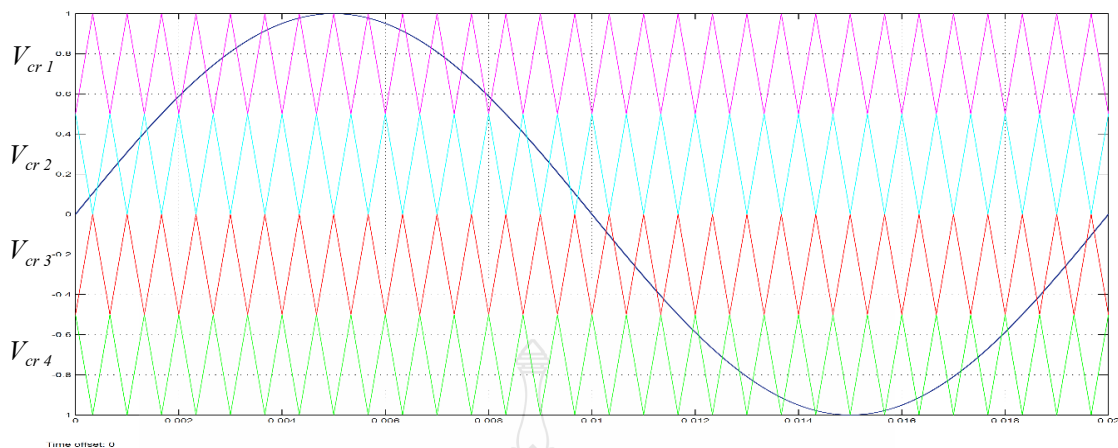
$$V_{cr1} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{3\pi}{2} \right) \right) \right) + (0.75)$$

$$V_{cr2} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{\pi}{2} \right) \right) \right) + (0.75 - 0.5)$$

$$V_{cr3} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5)$$

$$V_{cr4} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1500t) + \frac{\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5 - 0.5)$$

ซึ่งจะได้สัญญาณดังรูปที่ 2.22



รูปที่ 2.22 วิธีการมอดูเลชันบนสัญญาณคลื่นพาห์แบบ APOD สำหรับไดโอดแคดมปี 5 ระดับ

## 2.7 อุปกรณ์สวิตชิงในวงจรอิเล็กทรอนิกส์กำลัง

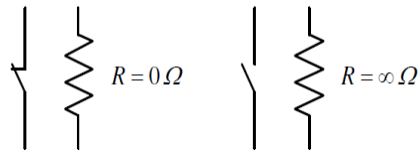
อุปกรณ์สวิตชิงอิเล็กทรอนิกส์กำลังเป็นอุปกรณ์หลักที่ใช้ในวงจรอิเล็กทรอนิกส์กำลังทั่วไป ซึ่งอุปกรณ์ดังกล่าวจะทำงานใน 2 สถานะ คือ สถานะนำกระแส และสถานะหยุดนำกระแส ทั้งนี้ในเชิงทฤษฎี อุปกรณ์สวิตชิงอิเล็กทรอนิกส์จะถูกสมมติให้เป็นสวิตชิงอุดมคติ เพื่อให้ง่ายต่อการวิเคราะห์วงจร อย่างไรก็ตามความเข้าใจคุณลักษณะแรงดันและกระแสของอุปกรณ์สวิตชิงอิเล็กทรอนิกส์กำลังแต่ละชนิดมีความจำเป็นอย่างยิ่งในการนำไปประยุกต์ใช้งาน [47]

อุปกรณ์สวิตชิงอิเล็กทรอนิกส์กำลังควรมีคุณลักษณะทางอุดมคติดังนี้

- สามารถทนแรงดันพังทลายได้สูง ซึ่งขึ้นอยู่กับพิกัดแรงดันใช้งาน
- มีแรงดันตกคร่อมขณะนำกระแสต่ำทำให้มีกำลังไฟฟ้าสูญเสียต่ำ
- มีความเร็วสูงในการเปลี่ยนสถานะทำงาน
- ทนต่ออุณหภูมิสูงขณะใช้งาน
- ควบคุมได้ง่าย

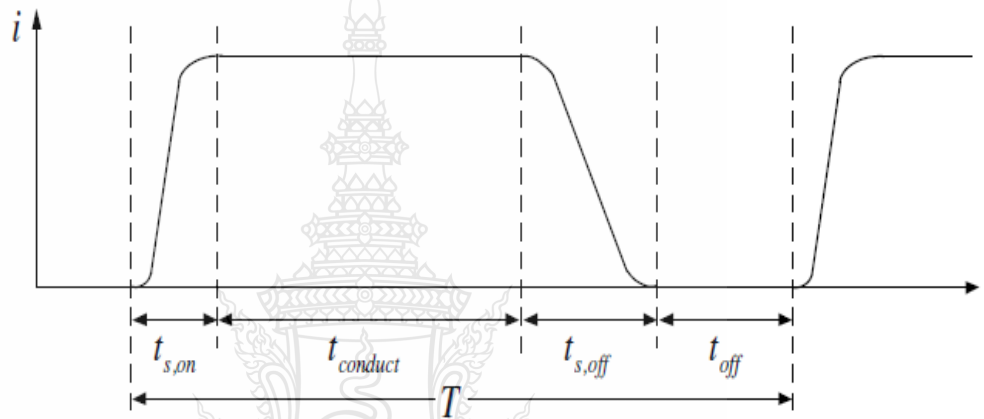
โดยทั่วไปอุปกรณ์สวิตชิงอิเล็กทรอนิกส์กำลังจะทำงานเป็นสวิตชิงในวงจร ซึ่งขณะนำกระแส ค่าความต้านทานของอุปกรณ์จะต่ำมาก (ใกล้เคียงศูนย์) และขณะหยุดนำกระแส ค่าความต้านทานของอุปกรณ์จะสูงมาก (ใกล้เคียงค่าอนันต์) ดังวงจรสมมูลในรูปที่ 2.23





รูปที่ 2.23 วงจรสมมูลของอุปกรณ์สวิตซ์อิเล็คทรอนิกส์กำลัง

ขณะอุปกรณ์สวิตซ์อิเล็คทรอนิกส์กำลังเปลี่ยนสถานะทำงาน จะเกิดกำลังไฟฟ้าสูญเสียขึ้น ซึ่งกำลังไฟฟ้าสูญเสียจากการทำงานทั้ง 2 สถานะ แสดงดังรูปที่ 2.24



รูปที่ 2.24 ค่ากระแสที่ไหลผ่านอุปกรณ์สวิตซ์อิเล็คทรอนิกส์กำลังในช่วงเวลาต่างๆ

- เมื่อ  $t_{s,on}$  คือ ช่วงเวลาเริ่มนำกระแส (Turn On)  
 $t_{conduct}$  คือ ช่วงเวลานำกระแส (On)  
 $t_{s,off}$  คือ ช่วงเวลาเริ่มหยุดนำกระแส (Turn Off)  
 $t_{off}$  คือ ช่วงเวลาหยุดนำกระแส

การสูญเสียที่สวิตซ์อิเล็คทรอนิกส์กำลังแบ่งได้เป็น 2 ส่วนคือ สูญเสียขณะนำกระแส ( $W_{con,loss}$ ) และ ขณะสวิตซ์ ( $W_{s,loss}$ ) โดยการสูญเสียขณะสวิตซ์แบ่งได้อีกเป็น 2 ส่วน คือ ช่วงเริ่มนำกระแส (Turn-On Loss:  $W_{s,on,loss}$ ) และช่วงเริ่มหยุดนำกระแส (Turn-Off Loss:  $W_{s,off,loss}$ ) ค่าพลังงานสูญเสียต่างๆ สามารถคำนวณได้ดังสมการที่ 2.5

$$\begin{aligned}
 W_{con,loss} &= V_d I_d t_{conduct} \\
 W_{s,on,loss} &= \frac{1}{2} V_d I_d t_{s,on} \\
 W_{s,off,loss} &= \frac{1}{2} V_d I_d t_{s,off}
 \end{aligned}
 \tag{2.10}$$

วัตถุประสงค์ของการออกแบบอุปกรณ์สวิตซ์อิเล็กทรอนิกส์กำลังคือค่าที่น้อยที่สุดของการสูญเสียขณะนำกระแสและการสูญเสียขณะสวิตซ์ซึ่งรวมกัน (อยู่ในรูปของความร้อน) เพราะอุณหภูมิการทำงานสูงสุด  $T_{jmax}$  จะต้องถูกจำกัดเพื่อป้องกันอุณหภูมิเบรกดาวน์ ดังนั้นกำลังสูญเสียสูงสุดหาได้จากสมการที่ 2.6

$$P_{AVmax} \leq \frac{T_{jmax}}{R_{thja}} \quad (2.11)$$

เมื่อ  $T_{jmax}$  คือ อุณหภูมิสูงสุดที่จุดต่อ

$T_a$  คืออุณหภูมิแวดล้อม

$R_{thja}$  คือ ความต้านทานความร้อนระหว่างจุดต่อของสารกึ่งตัวนำและสภาพแวดล้อม

อุณหภูมิการทำงานสูงสุด  $T_{jmax}$  จะลดลงด้วยอุปกรณ์ป้องกันแรงดัน [48] ซึ่งอุณหภูมิวิกฤติและอุณหภูมิการทำงานสูงสุด  $T_{jmax}$  ที่ปลอดภัยของอุปกรณ์สารกึ่งตัวนำสามารถแสดงได้ดังรูปที่ 2.25 ค่ากำลังไฟฟ้าสูญเสียของอุปกรณ์สวิตซ์อิเล็กทรอนิกส์กำลังในขณะทำงานที่ความถี่  $f$  สามารถหาได้จากสมการที่ 2.7

$$P_{AV} = \psi I_{on} V_{on} + f (W_{on} + W_{off}) \quad (2.12)$$

เมื่อ  $I_{on}$  คือ กระแสในขณะนำกระแส

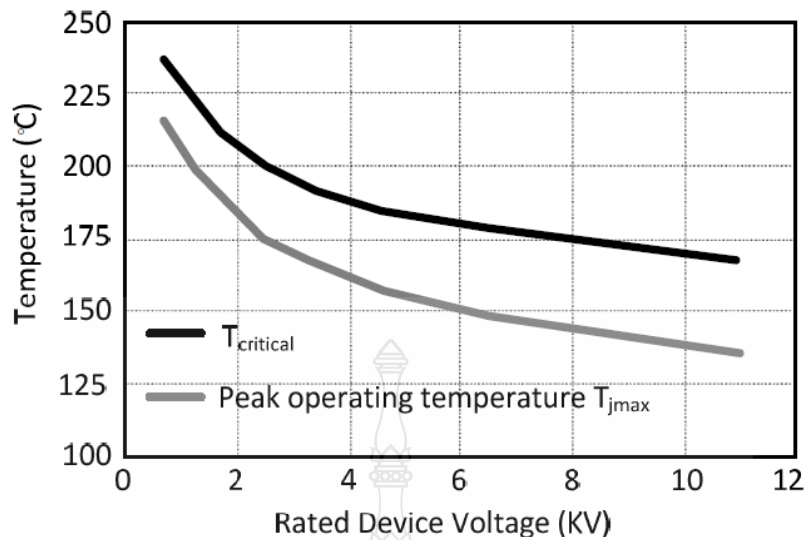
$V_{on}$  คือ แรงดันขณะนำกระแส

$W_{on}$  คือ การสูญเสียขณะนำกระแส

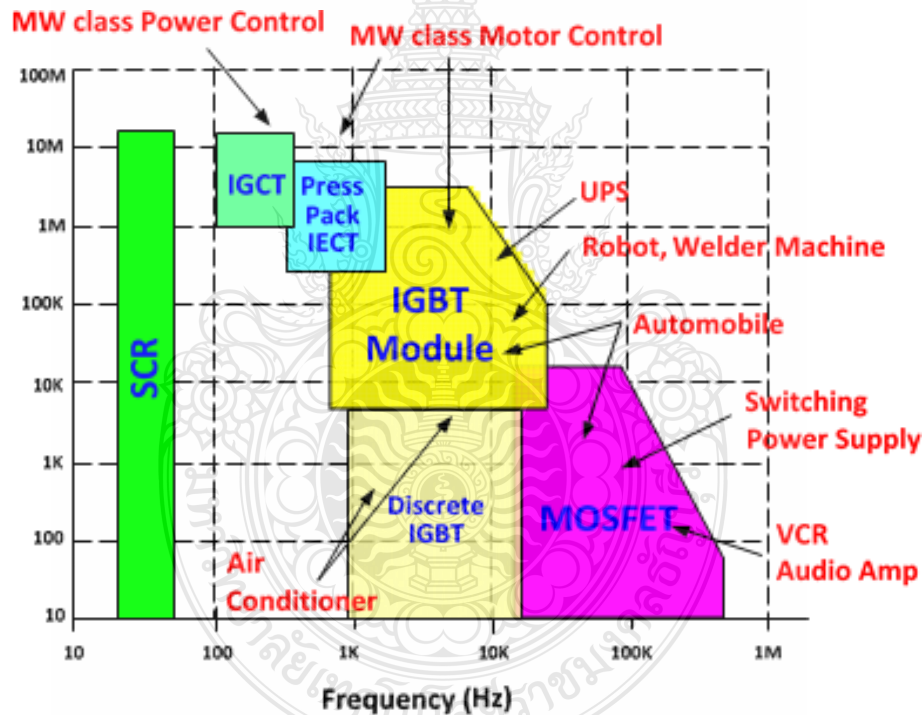
$W_{off}$  คือ การสูญเสียขณะหยุดนำกระแส

$\psi$  คือ Duty Cycle

จากสมการที่ 2.25 และ 2.26 เป็นข้อจำกัดสำหรับการนำอุปกรณ์สวิตซ์อิเล็กทรอนิกส์กำลังไปประยุกต์ใช้งานตามที่แสดงในรูปที่ 2.25 และ 2.26



รูปที่ 2.25 อุณหภูมิวิกฤตและอุณหภูมิการทำงานสูงสุด  $T_{jmax}$  ที่ปลอดภัยของอุปกรณ์สารกึ่งนำ[3]



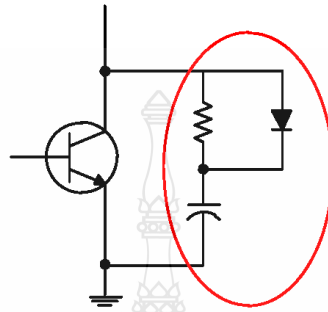
รูปที่ 2.26 พิกัดกำลังไฟฟ้าของอุปกรณ์สวิตซิ่งอิเล็กทรอนิกส์กำลังและการประยุกต์ใช้งาน[45]

การพัฒนาอุปกรณ์สวิตซิ่งอิเล็กทรอนิกส์กำลังในปัจจุบันสามารถพัฒนาไปที่พิกัดที่สูงขึ้นมาก ดังแสดงในรูปที่ 2.26 สำหรับวิทยานิพนธ์นี้ขนาดกำลังไฟฟ้าที่ใช้คือ 2 กิโลวัตต์ ความถี่สวิตซิ่ง 10 กิโลเฮิรตซ์ ซึ่งอุปกรณ์สวิตซิ่งอิเล็กทรอนิกส์กำลังที่พิจารณาเลือกใช้คือ ไอจีบีที

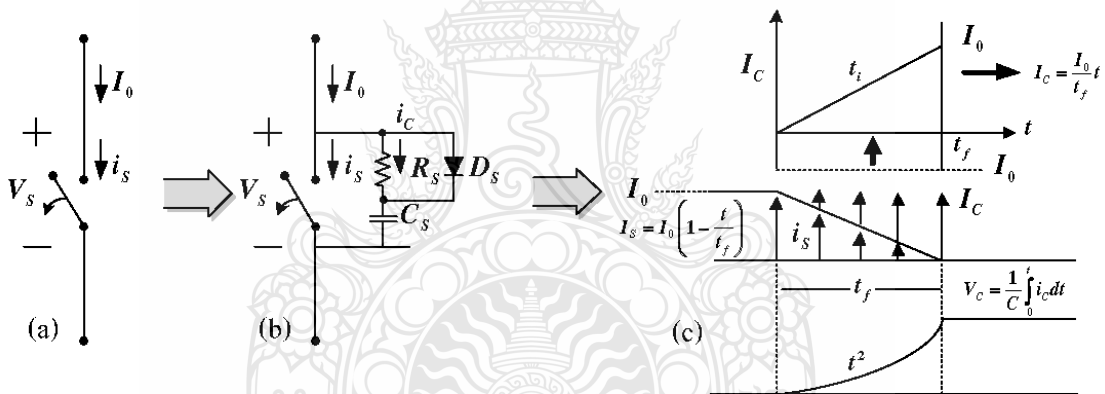


## 2.8 วงจรสแน็บเบอร์

วงจรสแน็บเบอร์ (Snubber Circuit) เป็นวงจรที่ช่วยลดการเกิดแรงดันเกิน (Over Voltage) คร่อมสวิตช์ขณะเริ่มนำและเริ่มหยุดนำกระแสในวงจรโหลด R-L ดังรูปที่ 2.27 แสดงการต่อวงจรสแน็บเบอร์



รูปที่ 2.27 วงจรสแน็บเบอร์



รูปที่ 2.28 การแบ่งกระแส  $I_0$  เป็น  $I_s$  และ  $I_c$

2.8.1 การคำนวณหาค่าตัวเก็บประจุของสแน็บเบอร์ จากรูปที่ 2.28 (a) จะเห็นได้ว่ากระแสมีทิศทางไหลทางเดียวตลอด เมื่อสวิตช์ทำงานในลักษณะตัด/ต่อวงจรจะทำให้กระแสเกิดการหยุดไหลในทันทีทันใดจึงทำให้เกิดแรงดันสไปก์จากการที่กระแสเปลี่ยนแปลงทันทีทันใด อันเป็นผลจากค่า L ในแหล่งจ่าย ดังนั้นจึงต้องสร้างเส้นทางไหลใหม่ให้กับกระแส ดังรูปที่ 2.28 (b) เมื่อสวิตช์จากออกแล้วกระแส ( $I_0$ ) ก็ยังไหลไปในทิศทางเดิมแล้วค่อยๆ ลดลง ดังรูปที่ 2.28 (c) จะเห็นได้ว่ามีทางกระแสไหลได้สองทางโดยการใส่วงจร  $R_s C_s$  สแน็บเบอร์เพิ่มเข้าไปในวงจร จากนั้นจึงต้องหาค่าของ  $R_s C_s$  สแน็บเบอร์ที่ใส่เข้าไป โดยเริ่มจากการคำนวณหาที่มาของสมการหาค่า  $C_s$  ของสแน็บเบอร์จากลักษณะการแบ่งกระแส  $I_0$  เป็น  $I_s$  และ  $I_c$  ดังรูปที่ 2.28 (c) เมื่อแรงดันที่ตกคร่อม  $C_s$  มีค่าเท่ากับ

แรงดันแหล่งจ่ายกระแสที่ไหลผ่าน  $C_s$  จะหยุดไหลคั้งนั้น  $V_c$  เท่ากับ  $V_s(V_d)$  จะได้ดังในสมการที่ 2.8 [45]

$$V_s = \frac{1}{C_s} \int_0^{t_f} i_c dt \quad (2.13)$$

$$V_s = \frac{1}{C_s} \int_0^{t_f} I_0 \frac{t}{t_f} dt \quad (2.14)$$

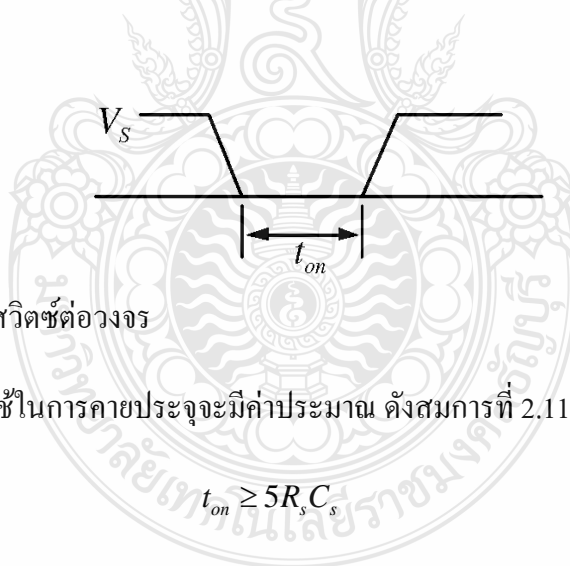
คั้งนั้นจะได้สมการ  $C_s$  คั้งนี้

$$C_s = \frac{I_0 t_f}{2V_s} \quad (2.15)$$

โดย  $t_f$  คือ เวลาเริ่มหยุดนำกระแสของสวิตช์

### 2.8.2 การคำนวณหาค่าความต้านทานของสับเบอร์

ในรูปที่ 2.29 ช่วงเวลาที่สวิตช์นำกระแส ( $t_{on}$ ) จะต้องมากพอที่จะให้ตัวเก็บประจุ ( $C$ ) สับเบอร์คายประจุได้หมดก่อนที่สวิตช์จะหยุดนำกระแสในครั้งต่อไป



รูปที่ 2.29 ช่วงเวลาที่สวิตช์ต่อวงจร

โดยทั่วไปแล้วเวลาที่ใช้ในการคายประจุจะมีค่าประมาณ ดังสมการที่ 2.11

$$t_{on} \geq 5R_s C_s \quad (2.16)$$

จากสมการที่ 3.6 จะได้ว่า

$$R_s \leq \frac{t_{on}}{5C_s} \quad (2.17)$$

$t_{on}$  คือ ช่วงเวลาการนำกระแสของสวิตช์ที่วัฏจักรงานร้อยละ 50

ค่ากำลังไฟฟ้าสูญเสียที่ไอจีบีทีขณะเริ่มหยุดนำกระแสหาได้จากสมการที่ 2.13

$$P_Q = \frac{1}{2} I_0 V_s (t_s + t_f) f_s \quad (2.18)$$

เมื่อไอ้วงจรสับเบอร์แล้ว ที่ช่วงเวลาเริ่มหยุดนำกระแส ค่ากำลังไฟฟ้าสูญเสียที่ไอจีบีทีจะหาได้จากสมการที่ 2.14 ซึ่งเท่ากับ

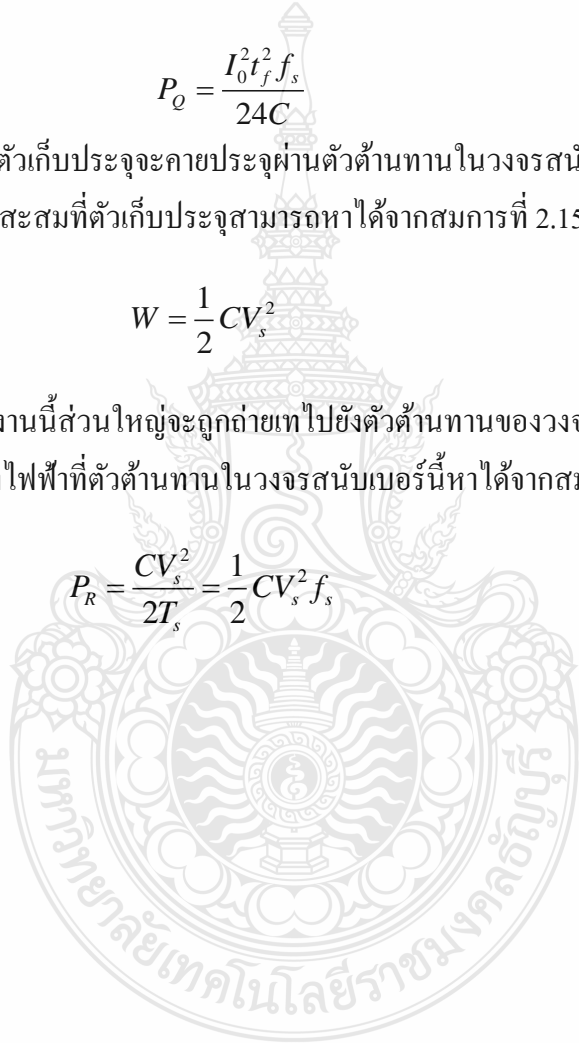
$$P_Q = \frac{I_0^2 t_f^2 f_s}{24C} \quad (2.19)$$

ทั้งนี้ตัวเก็บประจุจะคายประจุผ่านตัวต้านทานในวงจรสับเบอร์ขณะไอจีบีทีเริ่มนำกระแส ซึ่งพลังงานสะสมที่ตัวเก็บประจุสามารถหาได้จากสมการที่ 2.15

$$W = \frac{1}{2} C V_s^2 \quad (2.20)$$

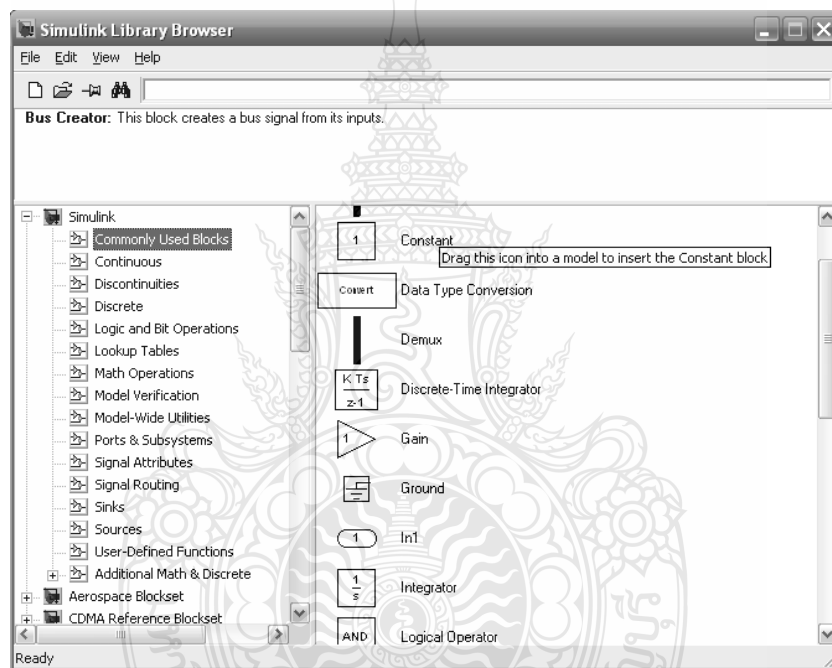
พลังงานนี้ส่วนใหญ่จะถูกถ่ายเทไปยังตัวต้านทานของวงจรสับเบอร์ขณะไอจีบีทีเริ่มนำกระแส ซึ่งกำลังไฟฟ้าที่ตัวต้านทานในวงจรสับเบอร์นี้หาได้จากสมการที่ 2.16

$$P_R = \frac{C V_s^2}{2T_s} = \frac{1}{2} C V_s^2 f_s \quad (2.21)$$



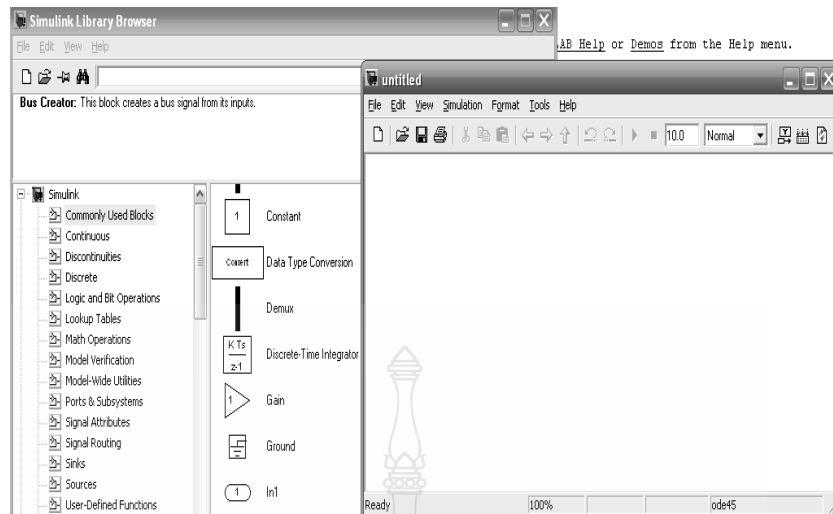
## 2.9 วิธีการใช้ MATLAB/Simulink

โปรแกรม MATLAB/Simulink เป็นโปรแกรมในส่วนที่เพิ่มเติมเข้ามาในโปรแกรม MATLAB ซึ่งเป็นโปรแกรมคำนวณเชิงตัวเลขที่มีประโยชน์อย่างหลากหลาย เช่น การใช้งานฟังก์ชันทางคณิตศาสตร์ขั้นสูง การคำนวณในเชิงตัวแปรเพื่อแก้สมการ การใช้งานร่วมกับฮาร์ดแวร์รูปแบบต่างๆ เป็นต้น ในส่วนของ Simulink นั้นเป็นเครื่องมือที่ใช้ในการเขียนโปรแกรมเพื่อหาคำตอบของสมการทางคณิตศาสตร์ โดยใช้รูปแบบของ Block Diagram เป็นหลักทำให้มีความง่ายและสะดวกมากยิ่งขึ้นสำหรับองค์ประกอบของโปรแกรมนั้น จะสามารถสร้างแบบจำลองได้โดยใช้ Building Blocks ที่มีมาให้จาก Simulink Library Browser ดังรูปที่ 2.30[49]

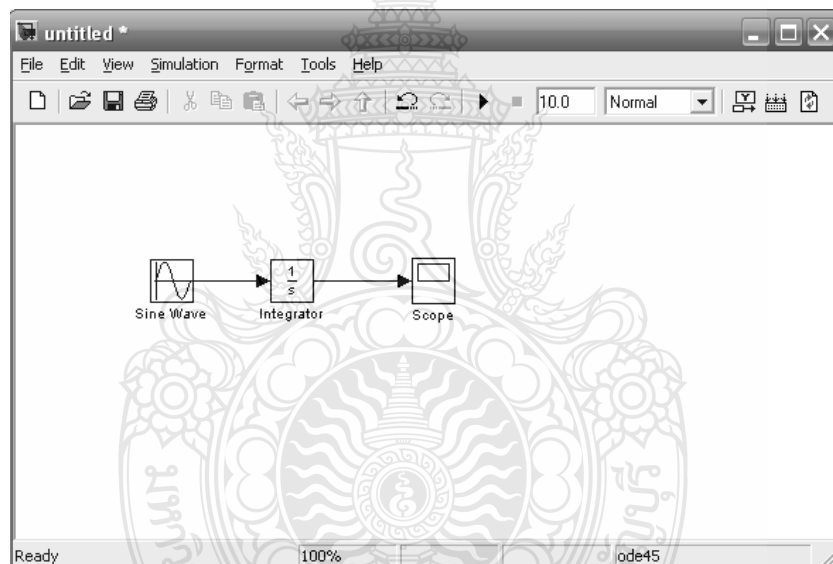


รูปที่ 2.30 Block Diagram พื้นฐานใน Simulink Library Browser

ในโปรแกรม Simulink นั้น การจำลองปัญหาอาศัยการสร้างแผนภูมิ (Simulation Diagram) เพื่อกำหนด การรับ และส่งผ่านสัญญาณ ข้อมูลจากblockหนึ่งจะถูกส่งผ่านไปอีกblockหนึ่งโดยจะผ่านเส้นเชื่อมต่อระหว่างกัน โดยที่สามารถดูผลลัพธ์ของข้อมูลได้หลายลักษณะทั้ง Oscilloscope หรือ Display โดยสามารถเลือกจากในส่วนของ Sink ดังรูปที่ 2.31 และ 2.32



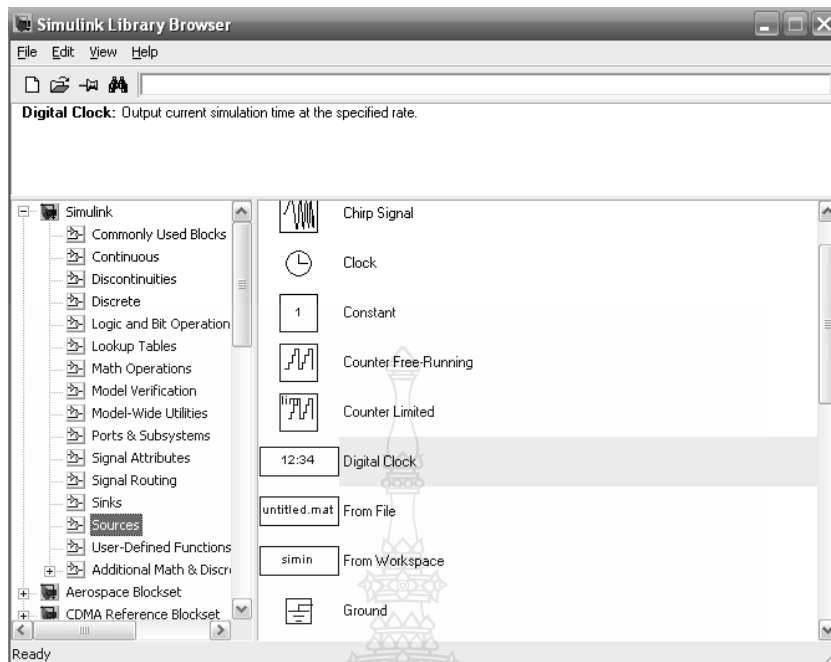
รูปที่ 2.31 หน้าต่างสำหรับสร้างระบบจำลองของ Simulink



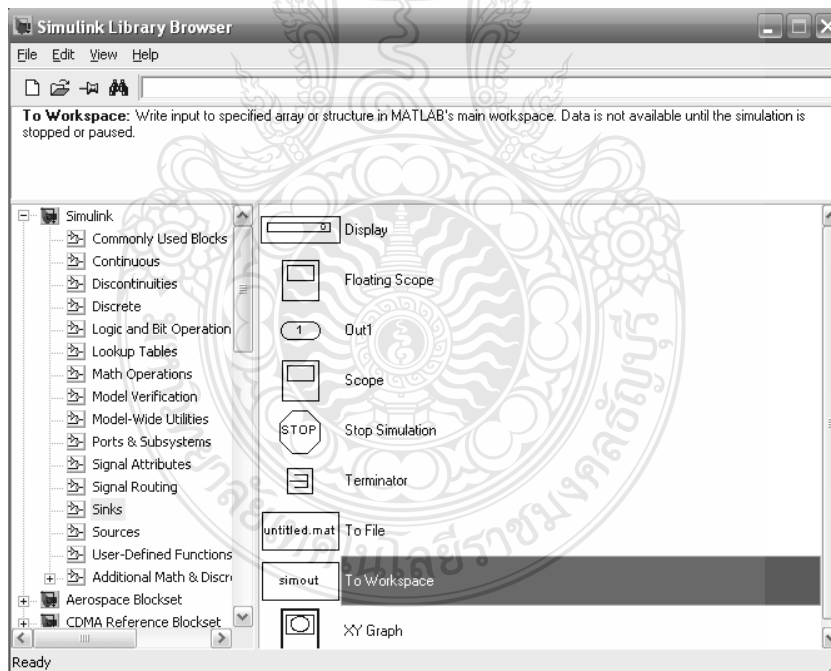
รูปที่ 2.32 การเชื่อมต่อระหว่าง Block ของ Simulink

### 2.9.1 กลุ่มของ Block พื้นฐานใน Simulink

2.9.1.1 แหล่งกำเนิดสัญญาณ (Source) และแหล่งแสดงสัญญาณ (Sinks) กลุ่มของ Source ที่กำหนดมาให้ประกอบด้วยแหล่งกำเนิดข้อมูลหรือสัญญาณ เช่น แหล่งกำเนิดค่าคงที่ (Constant), แหล่งกำเนิดสัญญาณพัลส์ (Pulse Generator) แหล่งกำเนิดสัญญาณรูปไซน์ (Sine Wave) หรือแหล่งกำเนิดสัญญาณนาฬิกา (Clock) ที่มักใช้เพื่อจับเวลาการจำลองปัญหาเป็นต้น ดังรูปที่ 2.33 กลุ่มของ Sinks เป็นกลุ่มที่จะใช้สำหรับเก็บข้อมูล (To Workspace) และแสดงผลของการแก้ปัญหา (Scope Display) เป็นต้น ดังรูปที่ 2.34

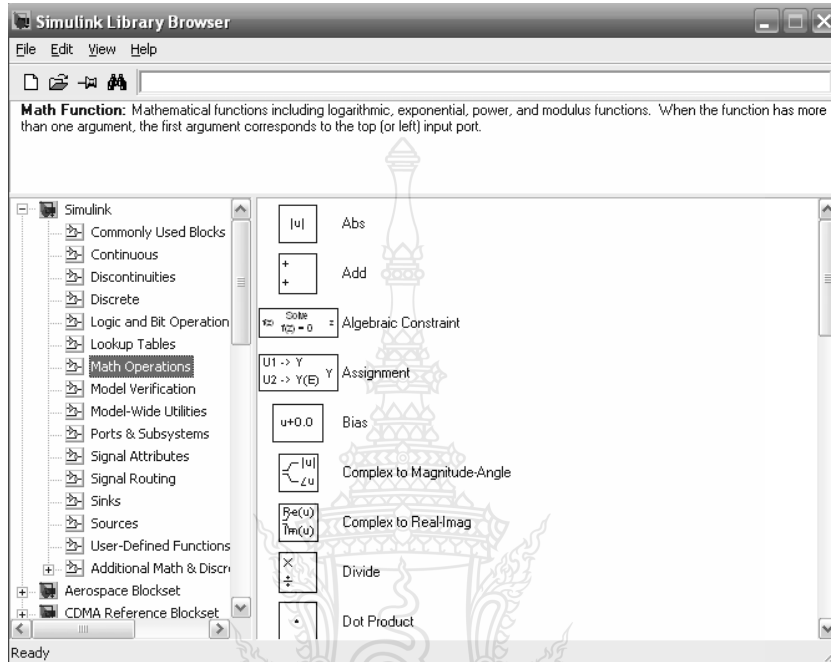


รูปที่ 2.33 กลุ่ม Block ของ Source



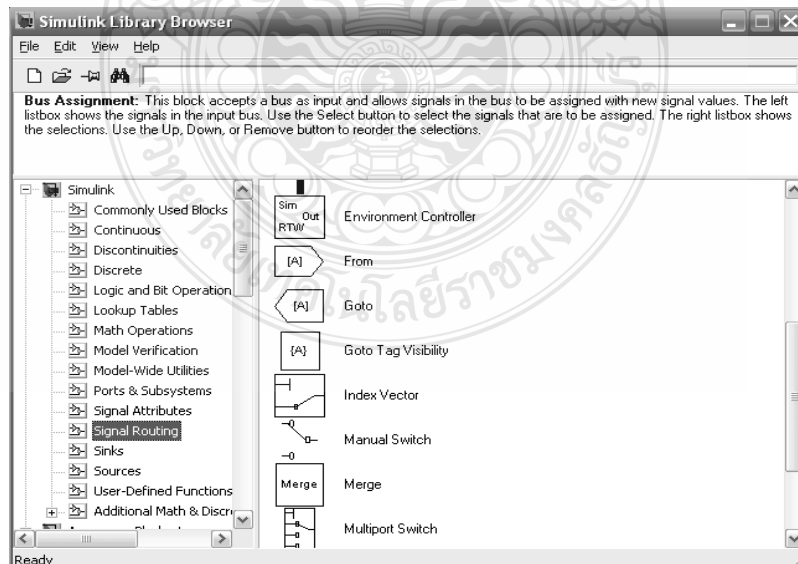
รูปที่ 2.34 กลุ่ม Block ของ Sinks

2.9.1.2 การดำเนินการทางคณิตศาสตร์ (Math Operation) กลุ่ม Math Operation มีหน้าที่เกี่ยวข้องกับการดำเนินการคณิตศาสตร์ต่างๆ เช่น การบวก (Add) ฟังก์ชันทางคณิตศาสตร์ (Math Function) และการคูณตัวแปร (Gain) เป็นต้น



รูปที่ 2.35 กลุ่ม Block ของ Math Operations

### 2.9.1.3 ทางเดินสัญญาณ (Signal Routing)



รูปที่ 2.36 กลุ่ม Block ของ Signal Routing

ในการจำลองระบบที่มีความซับซ้อน บางครั้งมีความจำเป็นต้องมีการรับส่งสัญญาณจากส่วนหนึ่งของระบบ ไปสู่อีกส่วนหนึ่งของระบบ ซึ่งการใช้เส้นเชื่อมอาจไม่สะดวกในการทำงาน ซึ่ง Block ในกลุ่มนี้เป็นประเภท GOTO, FROM และ Multiplexing จะทำให้แผนภูมิมีความเป็นระเบียบมากขึ้น ดังรูปที่ 2.36

## 2.9.2 การกำหนดค่าคงที่ในการจำลองปัญหา (Parameters Configuration)

การจำลองปัญหาในคอมพิวเตอร์นั้น มีข้อสังเกตที่ต้องพึงระวัง คือระยะเวลาที่สนใจในการจำลองปัญหากับระยะเวลาในการจำลองปัญหา เช่นคอมพิวเตอร์อาจใช้ระยะเวลาในการจำลองการตอบสนองในช่วง 10 นาที ของระบบที่สนใจเพียง 1 วินาที ทำให้ระยะเวลาที่คอมพิวเตอร์ใช้ในการหาคำตอบของปัญหาที่สนใจไม่ตรงกัน ในการจำลองปัญหาโดยใช้ระเบียบวิธีเชิงตัวเลขที่ Step Size มีค่าไม่คงที่ (Variable Step Size) ค่า Step Size ที่มากที่สุดและน้อยที่สุดสามารถกำหนดได้ อย่างไรก็ตามระเบียบวิธีเชิงตัวเลขที่ Step Size มีค่าคงที่ (Fixed Step Size) เป็นวิธีที่มักจะนิยมใช้ในการจำลองปัญหา เนื่องจากสามารถระบุช่วงเวลาหรือจุดของเวลาที่สนใจได้อย่างแม่นยำ ดังรูปที่ 2.37



รูปที่ 2.37 หน้าต่างที่ใช้กำหนดค่าคงที่ในการจำลองปัญหา



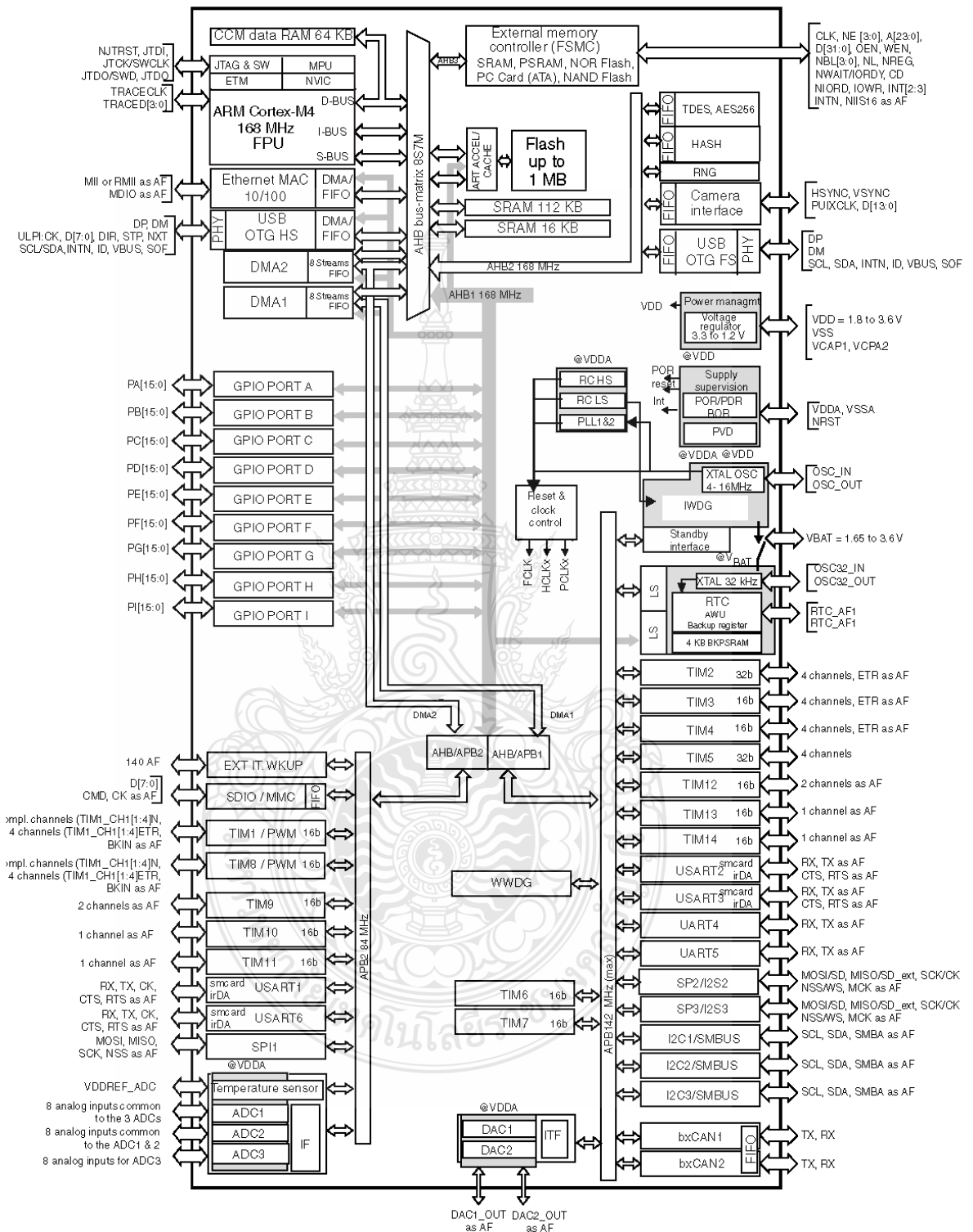
## 2.10 บอร์ดควบคุม (STM32F417IG)

บอร์ดควบคุมทำหน้าที่เชื่อมต่อแบบจำลองการทำงานระบบควบคุมด้วยโปรแกรม MATLAB/Simulink กับกระบวนการจริง โดยผ่าน Blocksets และสามารถปรับเปลี่ยนค่าพารามิเตอร์ต่างๆที่ออกแบบด้วยเวลาจริง บอร์ดควบคุมประกอบด้วยจำนวนช่อง A/D, D/A, PWM, Digital I/O และ Encoder ซึ่งใช้สำหรับระบบควบคุม เช่น การควบคุมมอเตอร์ไฟฟ้ากระแสสลับด้วยเวกเตอร์การควบคุมแกนกลและการควบคุมกระบวนการแบบไม่เป็นเชิงเส้นที่ซับซ้อน เป็นต้น คุณลักษณะของการ์ด อินเทอร์เน็ต (STM32F417IG)

- เป็นบอร์ดสำหรับควบคุมแบบเวลาจริง (Real- Time) ผ่านสล็อต ARM Cortex-M4
- ช่องสัญญาณ A/D จำนวน 24 ช่อง ความละเอียด 12 และ 16 บิต แรงดันอินพุต +- 5V
- ช่องสัญญาณ D/A จำนวน 8 ช่อง ความละเอียด 16 บิต แรงดันอินพุต +- 5V
- สัญญาณ PWM จำนวน 24 ช่อง
- ดิจิตอล I/O จำนวน 54 ช่องแบบขนาน
- ช่องสัญญาณสำหรับแอนะล็อกเคอร์เซอร์ จำนวน 2 ช่อง
- ช่องสัญญาณอินเทอร์เน็ตแบบอนุกรมผ่าน RS232, RS485
- เชื่อมต่อกับคอมพิวเตอร์ ผ่าน USB 2.0
- ไดรเวอร์ซอฟต์แวร์สำหรับ MATLAB/Simulink



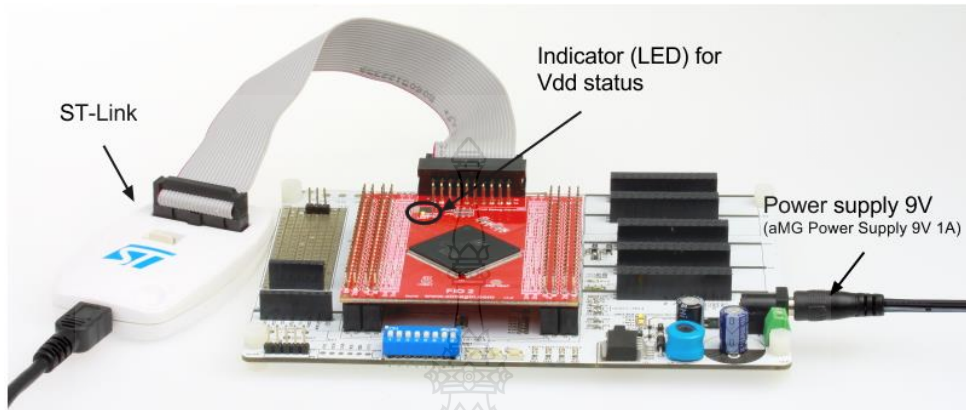
รูปที่ 2.38 บอร์ดควบคุม (STM32F417IG)



รูปที่ 2.39 บล็อกไดอะแกรมฮาร์ดแวร์บอร์ดควบคุม (STM32F417IG)

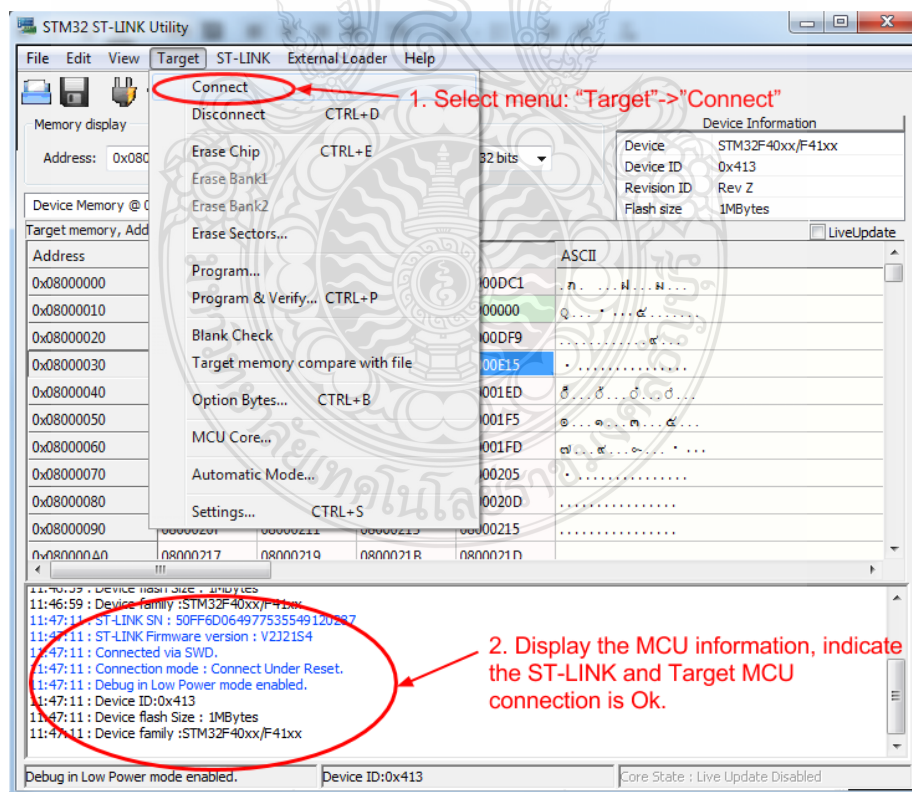
## 2.10.1 การเชื่อมต่อบอร์ดควบคุม STM32F417IG และทดสอบการเชื่อมต่อ ST-Link

2.10.1.1 ทำการติดตั้งบอร์ดควบคุม STM32F417IG เชื่อมต่อ ST-Link และไฟเลี้ยงเข้ากับบอร์ด aMG F4 Connect2 ดังรูปที่ 2.40[50]



รูปที่ 2.40 การติดตั้งบอร์ดควบคุม STM32F417IG และ ST-Link

2.10.1.2 ทำการเชื่อมต่อ ST-Link กับคอมพิวเตอร์ด้วยสาย USB จากนั้นเปิดโปรแกรม ST-Link Utilities ดังรูปที่ 2.41



รูปที่ 2.41 แสดงหน้าต่างโปรแกรม ST-Link Utilities เมื่อเชื่อมต่อ ST-Link

2.10.1.3 เลือกเมนู “Target”->“Connect” เพื่อทดสอบการเชื่อมต่อ

2.10.1.4 สถานะของการเชื่อมต่อจะแสดงเป็นข้อความ หากมีข้อมูลของไมโครคอนโทรลเลอร์แสดงบนหน้าต่างของโปรแกรมดังรูปที่ 2.41 นั้นหมายความว่า การเชื่อมต่อเป็นปกติ

2.10.1.5 ปิดโปรแกรม ST-Link

2.10.1.6 หลังจากเสร็จสิ้นทดสอบการเชื่อมต่อ ST-Link ผู้ใช้งานควรปิดโปรแกรม ST-Link Utilities เพื่อป้องกันข้อผิดพลาดในการเชื่อมต่อและ Download Model ด้วย Wajung Blockset

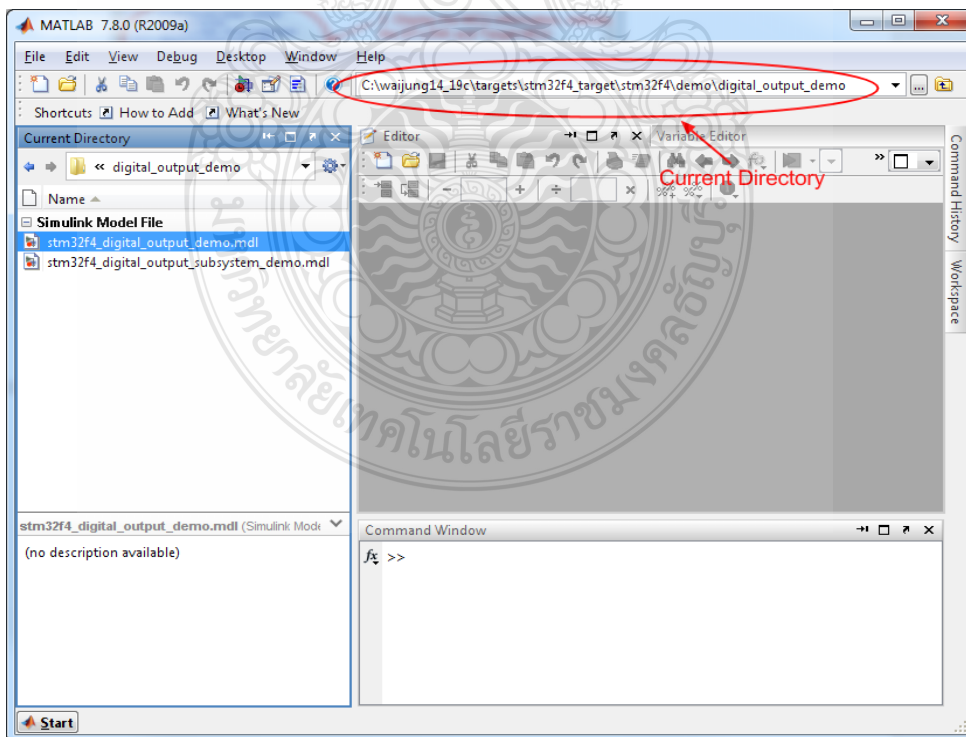
2.10.2 การ Build และ Download ไฟล์ และตัวอย่างการใช้งาน (ใน Wajung Blockset)

ไฟล์ตัวอย่างการใช้งานสำหรับบอร์ดควบคุม STM32F4 อยู่ใน Demo Directory:

wajungroot\targets\stm32f4\_target\stm32f4\demo\ ยกตัวอย่าง การใช้งาน Digital Output มีขั้นตอน Download ดังนี้

2.10.2.1 บน โปรแกรม Matlab เปลี่ยน Current Directory (Working directory) ไปยัง wajungroot\targets\stm32f4\_target\stm32f4\demo\digital\_output\_demo ดังรูปที่ 2.42

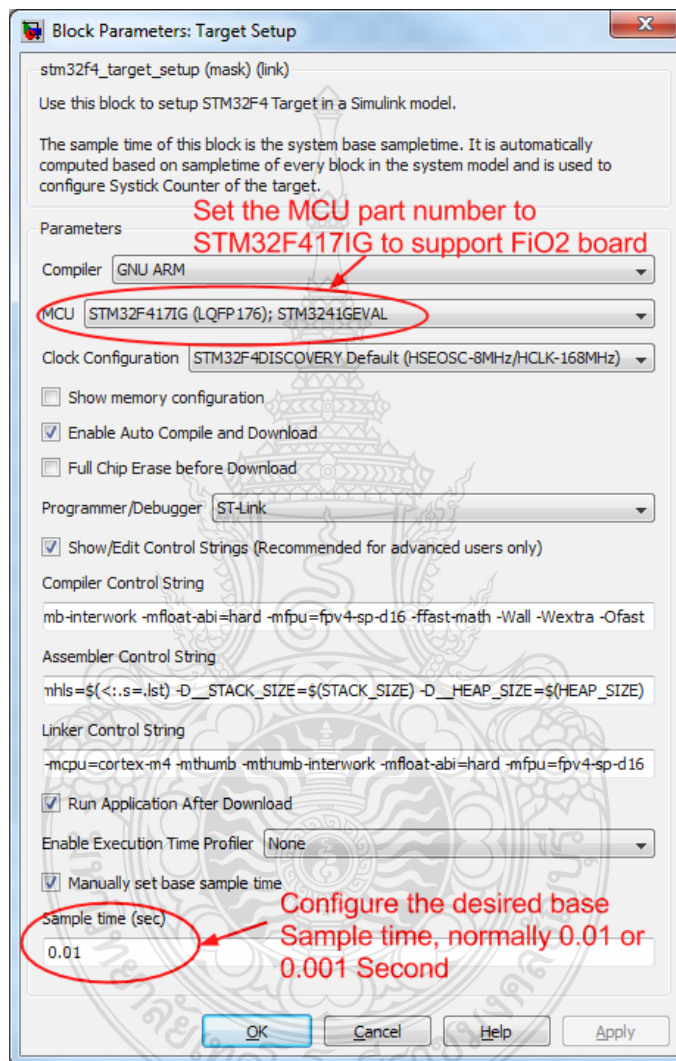
2.10.2.2 เปิด demo model ไฟล์ชื่อ: stm32f4\_digital\_output\_demo.mdl



รูปที่ 2.42 การเปลี่ยน Current directories บนหน้าต่างโปรแกรม MATLAB

2.10.2.3 ทำการบันทึกชื่อไฟล์ โดยชื่อ Directory และไฟล์ Model ต้องไม่มีเครื่องหมายช่องว่างหรืออักขระอื่นๆ รวมถึงภาษาไทย

2.10.2.4 ใน Target Setup block ให้ตั้งค่าการใช้งานสำหรับไมโครคอนโทรลเลอร์บนบอร์ดควบคุม STM32F417IG ดังรูปที่ 2.43

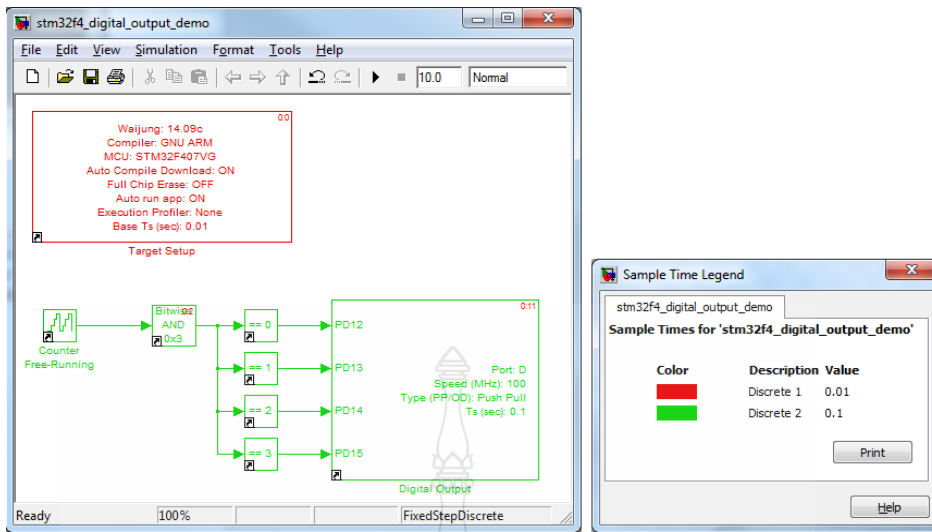


รูปที่ 2.43 ตั้งค่าการใช้งาน Target Setup block สำหรับบอร์ด STM32F417IG ST-Link

2.10.2.5 ทำการ Update model โดยกดปุ่ม Ctrl+D อย่างน้อยสองครั้ง เพื่อ Update Diagram และปรับ Sample time

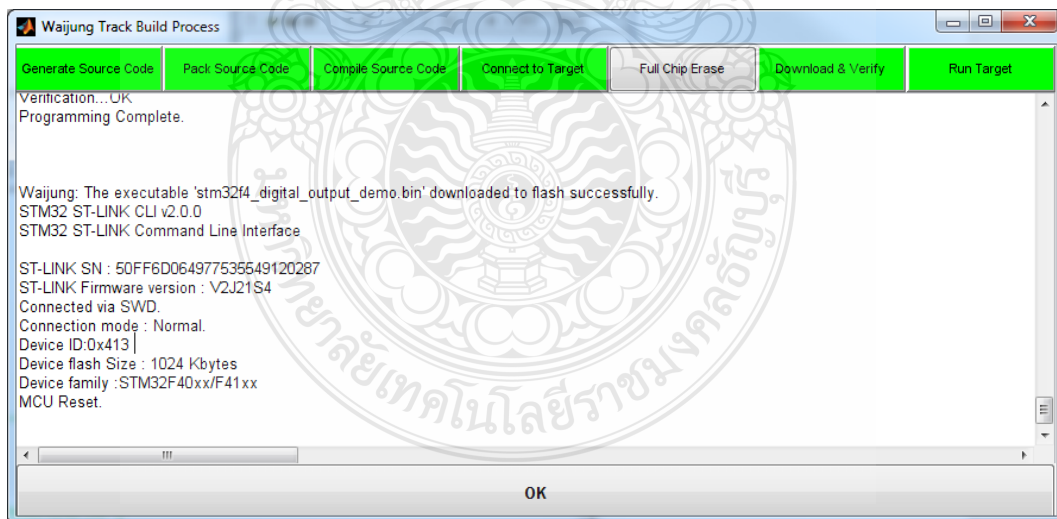
2.10.2.6 ตรวจสอบค่า Sample time ในแต่ละ blocks โดยกดปุ่ม Ctrl+J ค่า Sample time ที่ต่างกันในแต่ละ block แสดงออกมาเป็นจุดสี





รูปที่ 2.44 ตัวอย่าง Model ไฟกระพริบและหน้าต่างเซตค่า Sample Time ของ Block

2.10.2.7 ทำการ Build mode (เพื่อ Compile และ Download) ลงในบอร์ดควบคุม STM32F417IG โดยกดปุ่ม Ctrl+B โปรแกรม MATLAB/Simulink จะสร้าง Source ไฟล์ จากนั้น Waijung จะรวมไฟล์เหล่านั้นด้วย C Compiler ให้เป็น Binary หรือ Hex ไฟล์ เมื่อ Compile เสร็จสิ้น Waijung จะ download Binary ไฟล์ ลงในบอร์ดควบคุม STM32F417IG ผ่าน ST-Link โดยอัตโนมัติ หน้าต่าง Waijung Track Build process จะแสดงผลการดำเนินงานในแต่ละขั้นตอน ดังรูปที่ 2.42



รูปที่ 2.45 หน้าต่าง Waijung Track Build Process

2.10.2.8 หลังจากขั้นตอน Build และ Download เสร็จสิ้น บอร์ดควบคุม STM32F417IG จะเริ่มการทำงาน โดยสังเกตได้จากหลอดไฟ LED ทั้ง 4 หลอด จะสว่างขึ้นเป็นลำดับ

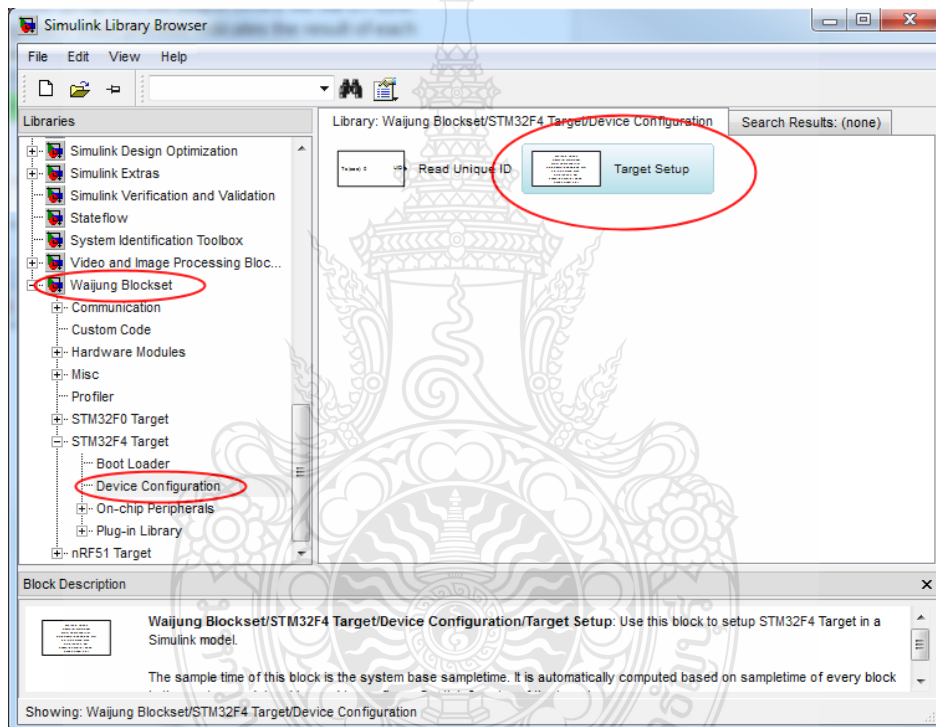
### 2.10.2.9 ถอด ST-Link จากบอร์ดควบคุม STM32F417IG เมื่อเสร็จสิ้นขั้นตอนการ

Auto Compile and Download

### 2.10.3 การสร้างโมเดล MATLAB สำหรับ STM32F417IG

2.10.3.1 บนหน้าต่าง Simulink Library browser เลือกเมนู File -> new model เพื่อเริ่มต้นสร้างหน้าต่าง model ใหม่ บันทึกไฟล์และเปลี่ยน Current Directory ไปยังตำแหน่งที่ไฟล์บันทึกอยู่

2.10.3.2 วาง “Target Setup Block” สำหรับ STM32F4 ลงในหน้าต่าง model (Target Setup Block อยู่ใน Simulink library: Waijung Blockset /STM32F4 Target/Device Configuration



รูปที่ 2.46 Target Setup บนหน้าต่าง Simulink Library Browser

2.10.3.3 บันทึกไฟล์ model อีกครั้ง จากนั้น Update model โดยกดปุ่ม Ctrl+D (2 ครั้ง) เพื่อให้ Waijung ตั้งค่าการใช้งานครั้งแรก และปรับ Sample time ของ Block ให้ถูกต้อง หมายถึง เหนือ ยังไม่มีการ Build model ในขั้นตอน Update model

### 2.10.3.4 ออกแบบ Model ตามที่เราต้องการ

2.10.3.5 เริ่ม Build model, Auto Compile และ Download เพื่อเริ่มต้นการใช้งานบอร์ดควบคุม STM32F417IG

## 2.11 งานวิจัยที่เกี่ยวข้อง

การศึกษางานวิจัยเกี่ยวกับรูปแบบสัญญาณมอดูเลชันแบบต่างๆของอินเวอร์เตอร์หลายระดับแต่ละชนิด เพื่อศึกษาผลกระทบของแรงดันฮาร์มอนิกส์( $THD_v$ ) ที่เกิดขึ้น โดยมีงานวิจัยที่เกี่ยวข้องดังนี้

ในปี 2009 V. Wojciech Kolomyjski M. Sc. [16] ได้ทำการวิจัยในหัวข้อ “Modulation Strategies for Three-level PWM Inverter-fed Induction Machine Drives” ทำการศึกษาปัญหาและการดำเนินงานของ PWM ในเครื่องอินเวอร์เตอร์สามระดับ ที่ใช้ในการขับเคลื่อนอินดักชันมอเตอร์ โดยทำการเปรียบเทียบเทคนิคการมอดูเลชัน SPWM, SVM, 3D-SVM ใน NPC อินเวอร์เตอร์ ซึ่งเป็นที่นิยมใช้ในระบบไฟฟ้ากำลังสูง (มากกว่า 100kW) จากการทดลอง พบว่าเทคนิคมอดูเลชันแบบ SVM ให้ค่า  $THD_v$  ต่ำที่สุด โดยทำให้การกระเพื่อมของกระแสฟลักซ์ไฟฟ้าเพิ่มขึ้น อีกทั้งยังทำให้ฟลักซ์และการบิดเบือนของกระแสต่ำกว่าอินเวอร์เตอร์สองระดับค่อนข้างมาก ซึ่งทำให้ประสิทธิภาพโดยรวมของระบบเพิ่มขึ้นถึง 2 %

ในปี 2011 V. Naga haskar Reddy, Ch. Sai. Babu and K. Suresh1 [42] ได้ทำการวิจัยในหัวข้อ “ADVANCED MODULATING TECHNIQUES FOR DIODE CLAMPED MULTILEVEL INVERTER FED INDUCTION MOTOR” โดยได้นำเสนอในการศึกษาโครงสร้างอินเวอร์เตอร์หลายระดับต่างๆ เพื่อจำลองเทคนิคมอดูเลชันต่างๆสำหรับไดโอดแคลมป์อินเวอร์เตอร์หลายระดับของอินดักชันมอเตอร์ โดยวัตถุประสงค์หลักของการศึกษาคือการลดความเพี้ยนฮาร์มอนิกส์รวม ( $THD_v$ ) และเปรียบเทียบองค์ประกอบพื้นฐานสำหรับแต่ละเทคนิคการมอดูเลชัน โดยเทคนิคมอดูเลชันที่ใช้ได้แก่ SPWM, Trapezoidal, Staircase, Stepped, third harmonic injected และ Offset line voltage บน carrier waves ทำการจำลองด้วยโปรแกรม MATLAB/Simulink ที่ใช้กับวงจรไดโอดแคลมป์อินเวอร์เตอร์ 3 ระดับและ 5 ระดับ ผลการทดลองพบว่า ความเพี้ยนฮาร์มอนิกส์รวมของแรงดันระหว่างสาย และกระแสเดเตอร์ ที่ทำการทดสอบกับอินดักชันมอเตอร์ มีประสิทธิภาพดีที่สุด คือ offset line voltage injected PWM.

ในปี 2012 Xu Zheng1, Li Song, and Pan Hongying [17] ได้ทำการศึกษาในหัวข้อ “Study of Five-level diodes-clamped Inverter Modulation Technology Based on Three-harmonic Injection Method” โดยได้นำเสนอโครงสร้างของ Neutral point clamped อินเวอร์เตอร์ 5 ระดับ รวมถึงลักษณะและหลักการทำงาน เพื่อหาโครงสร้างใหม่ของอินเวอร์เตอร์หลายระดับ โดยใช้เทคนิคการมอดูเลชัน



Three harmonic Injection บนสัญญาณ Carrier 3 รูปแบบ ได้แก่ IPD, POD และ APOD จากนั้น ทำการศึกษาจำลองค่าความเพี้ยนฮาร์มอนิกสร่วมของ แรงดันเฟส VAN กับรูปคลื่นแรงดัน Line VAB จากผลการจำลองพบว่าเทคนิคการมอดูเลชัน Three harmonic Injection บนสัญญาณCarrier แบบ IPD ให้ค่า  $THD_v$  ที่ต่ำกว่ารูปแบบอื่นในการทดสอบ

ในปี 2013 Mahmud Ismaila, Idris Ismail and Nor Zaihar Yahaya [52] ได้ทำการศึกษาใน หัวข้อ “A Comparative Study of SPWM on A 5-Level H-NPC Inverter” โดยนำเสนอการเปรียบเทียบ เทคนิค Sinusoidal Pulse Width Modulation (SPWM) ใน H-bridge/Neutral Point Clamped (H-NPC) อินเวอร์เตอร์แบบ 5 ระดับ แบบ Alternative Phase Opposition Disposition (APOD), Phase Disposition (PD) และ In-Phase Disposition (IPD) ทำการจำลองเพื่อหาค่าค่าความเพี้ยนฮาร์มอนิกสร่วมแรงดัน เฟส และแรงดันระหว่างสาย จากการศึกษาพบว่า APOD มีค่าความเพี้ยนฮาร์มอนิกสร่วมของแรงดัน เฟส = 33.46% และมีค่าความเพี้ยนฮาร์มอนิกสร่วมของแรงดันระหว่างสาย = 29% IPD มีค่าความ เพี้ยนฮาร์มอนิกสร่วมของแรงดันเฟส = 33.29% และมีค่าความเพี้ยนฮาร์มอนิกสร่วมของแรงดัน ระหว่างสาย = 28.60% โดยที่ APOD และ IPD มีประสิทธิภาพการทำงานของค่าความเพี้ยนฮาร์มอนิกสร่วมที่ คล้ายกัน แต่ IPD มีค่าต่ำกว่าเล็กน้อย

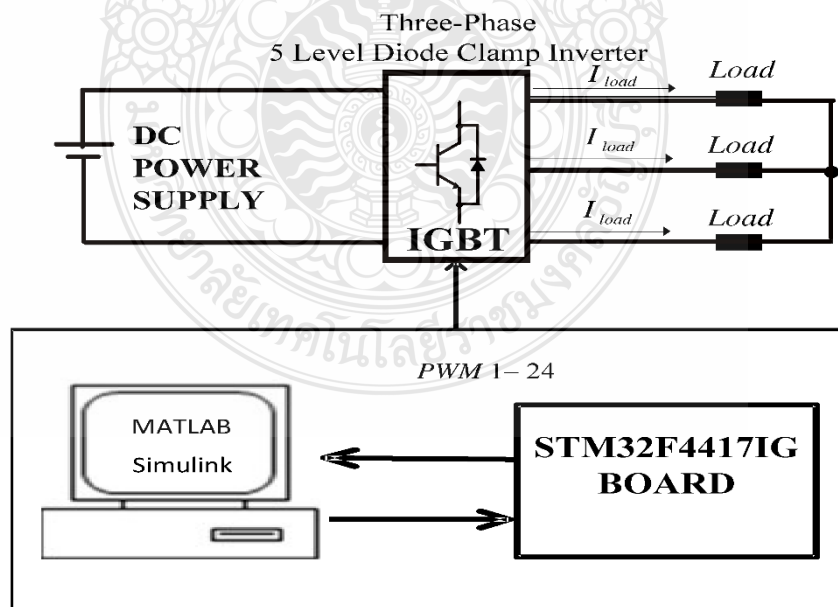
ในปี 2014 Rajesh Kumar Ahuja, Amit Kumar [46] ได้ทำการวิจัยในหัวข้อ “MATLAB Simulation and Analysis of Nine-Level Inverter Using Different Schemes of Sinusoidal PWM” ได้ ทำการศึกษาไดโอดแคลมป์อินเวอร์เตอร์ 9 ระดับ ด้วยเทคนิค Sinusoidal PWM แบบ Phase Disposition (PD), Phase Opposition Displacement (POD) และ Alternative Phase Opposition Displacement (APOD) โดยทำการจำลองด้วยโปรแกรม MATLAB/Simulink โดยมีค่าโหลดเท่ากับ 1KW, 3 KW, 5KW, 7KW และ 9 KW ที่ 0.8 pf ผลการทดลองพบว่า รูปแบบ PD มีความเหมาะสมกับ ไดโอดแคลมป์อินเวอร์เตอร์แบบ 9 ระดับมากที่สุด เพราะทำให้ค่าความเพี้ยนฮาร์มอนิกสร่วม ( $THD_v$ ) ต่ำที่สุดเมื่อเทียบกับรูปแบบอื่น

### บทที่ 3

#### ขั้นตอนและวิธีการดำเนินงาน

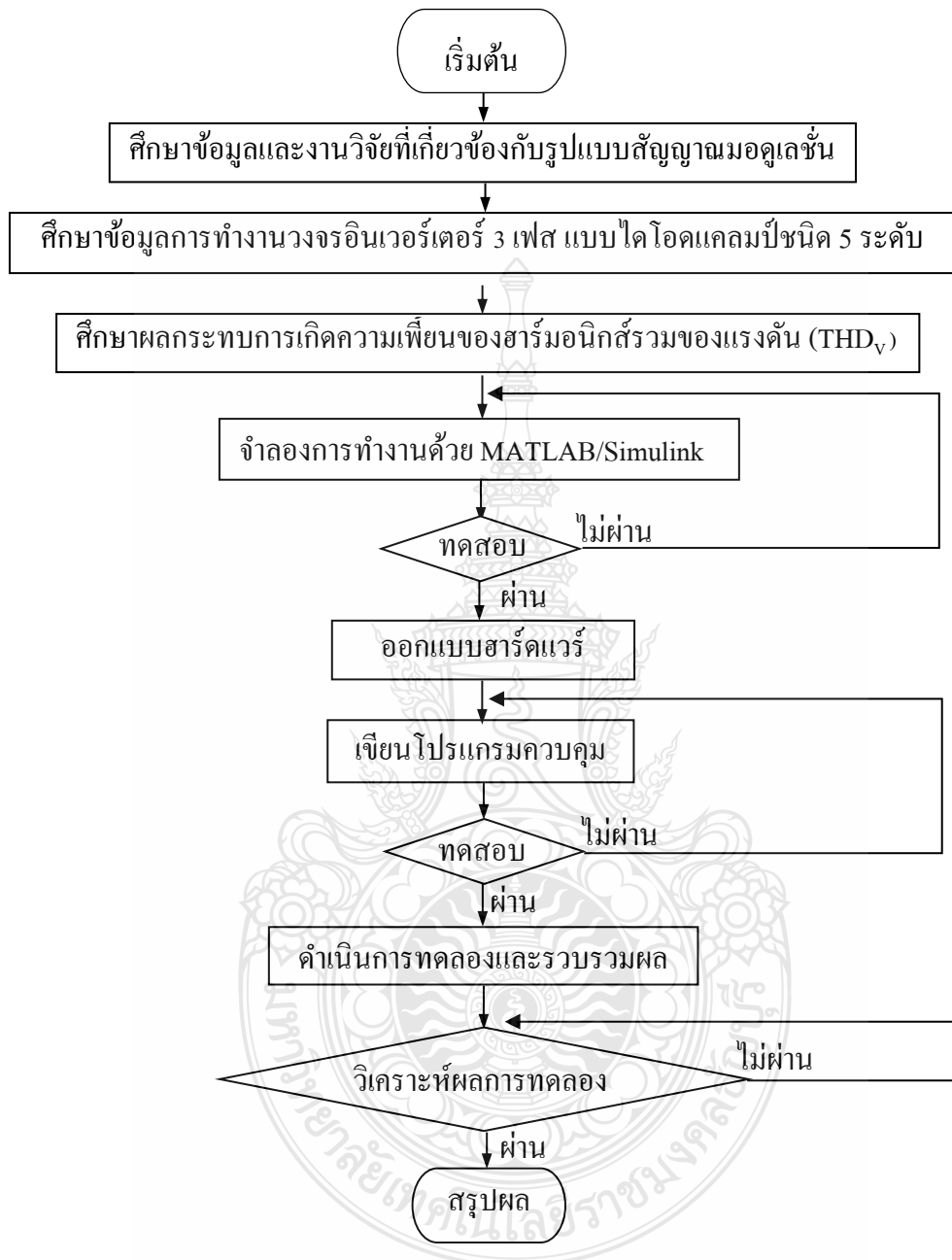
งานวิจัยนี้จะทำการศึกษาการเปรียบเทียบรูปแบบของการมอดูเลชั่นระหว่างสัญญาณอ้างอิง (Reference Signal) ทั้งในรูปแบบการมอดูเลชั่นแบบ SPWM และ HIPWM และวิธีการมอดูเลชั่นบนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD, POD, APOD โดยมีขั้นตอนดังนี้

1. สร้างแบบจำลองทางคณิตศาสตร์ของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ โดยการใช้สัญญาณมอดูเลชั่นที่กล่าวมาข้างต้น ลงในโปรแกรม MATLAB/Simulink
2. ทดสอบการทำงานเพื่อหาค่า  $THD_V$  จากแรงดันไฟฟ้าด้านออกที่ได้จากวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ พร้อมทั้งเปรียบเทียบเพื่อหาว่าผลของค่า  $THD_V$  ของแรงดันไฟฟ้าด้านออก
3. นำรูปแบบสัญญาณมอดูเลชั่นที่กล่าวมาข้างต้นทั้งหมด ที่ได้จากโปรแกรม MATLAB/Simulink แปลงลงในบอร์ดควบคุม STM32F417IG ดังรูปที่ 3.1 เพื่อนำสัญญาณที่ได้ไปควบคุมอุปกรณ์สวิตชิงของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ที่สร้างขึ้น จากนั้นทำการวัดค่า  $THD_V$  ของแรงดันไฟฟ้าด้านออก เพื่อทำการเปรียบเทียบว่า ค่า  $THD_V$  ที่ได้ว่าให้ผลที่เป็นทิศทางเดียวกันกับผลที่ได้จากการจำลองด้วยโปรแกรม MATLAB/Simulink หรือไม่



รูปที่ 3.1 โครงสร้างส่วนประกอบของงานวิจัย

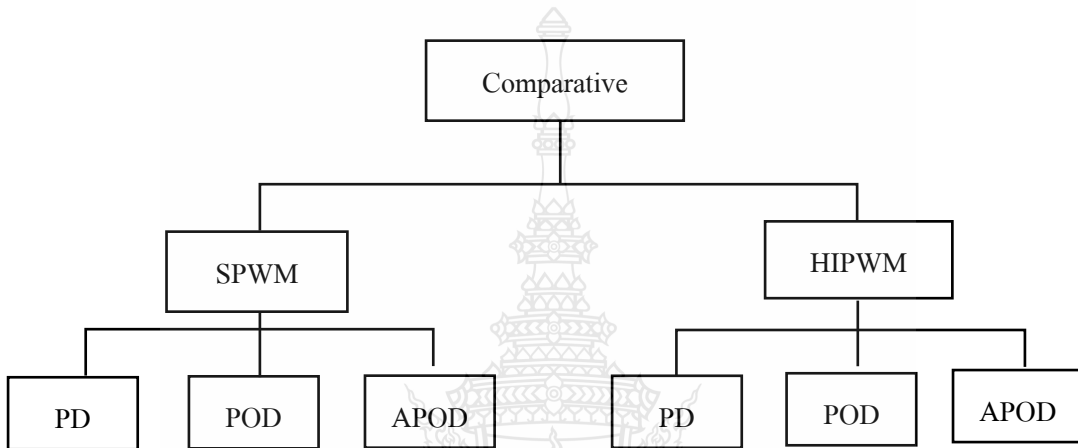
### 3.1 ขั้นตอนการดำเนินงาน



รูปที่ 3.2 แผนภูมิขั้นตอนการวิจัย

### 3.2 การจำลองรูปแบบการมอดูเลตสัญญาณรูปแบบต่างๆ

ทำการศึกษาข้อมูลและงานวิจัยที่เกี่ยวข้องกับชนิดสัญญาณมอดูเลชั่น ของวงจรอินเวอร์เตอร์แบบไดโอดแคลมป์ซึ่งพบว่างานวิจัยส่วนใหญ่ที่นิยมใช้สัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM และวิธีการมอดูเลชั่นบนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD, POD และ APOD ดังรูปที่ 3.3



รูปที่ 3.3 โครงสร้างการเปรียบเทียบรูปแบบการมอดูเลชั่นที่ใช้ในงานวิจัย

ในงานวิจัยนี้ทำการสร้างสัญญาณมอดูเลชั่นสำหรับอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ที่มีค่าความถี่สวิตซิ่งเท่ากับ 1950 Hz มีความถี่มูลฐาน 50 Hz ประกอบด้วยสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM และสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD, POD และ APOD

การสร้างสัญญาณอ้างอิง Sinusoidal 3 เฟส ที่มีค่าแอมพลิจูด 0.9, มีมุมห่างกัน 120 องศาทางไฟฟ้า และมีความถี่ 50 Hz โดยแทนค่าตัวแปรจากสมการที่ 3.1

$$\begin{aligned}
 V_a &= m_a \sin(\omega t + 0) \\
 V_b &= m_b \sin\left(\omega t + \frac{3\pi}{3}\right) \\
 V_c &= m_c \sin\left(\omega t + \frac{4\pi}{3}\right)
 \end{aligned}
 \tag{3.1}$$

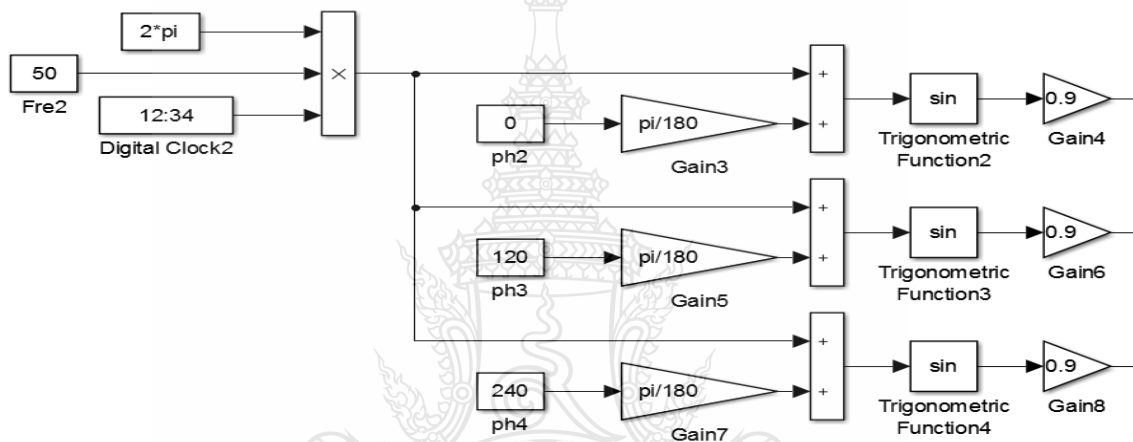
จะได้

$$V_a = 0.9 \sin((2\pi 50t) + 0)$$

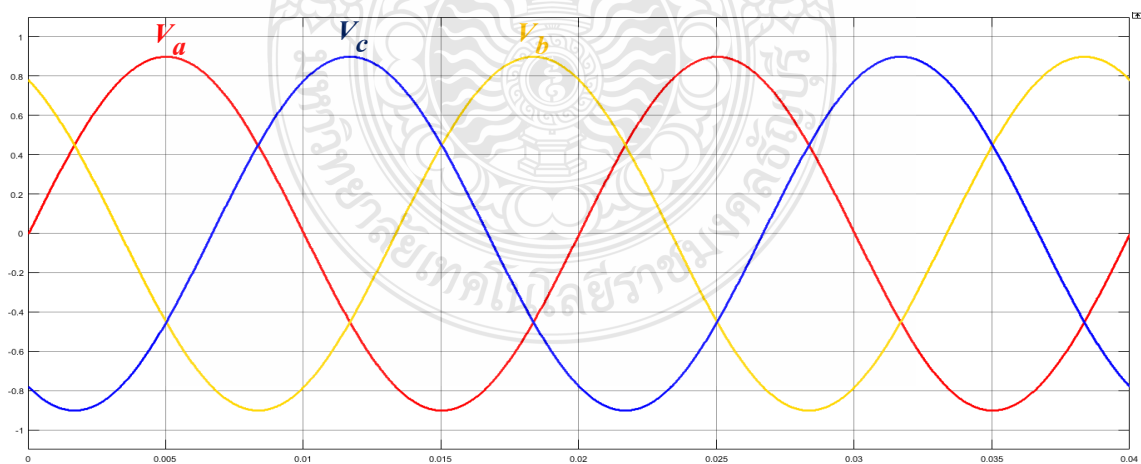
$$V_b = 0.9 \sin\left((2\pi 50t) + \frac{3\pi}{3}\right)$$

$$V_c = 0.9 \sin\left((2\pi 50t) + \frac{4\pi}{3}\right)$$

ซึ่งสามารถนำสมการไปสร้างสัญญาณ โดยใช้โปรแกรม MATLAB/Simulink ในการสร้างสัญญาณ Sinusoidal 3 เฟส ดังรูปที่ 3.4 และรูปคลื่นสัญญาณที่ได้ ดังรูปที่ 3.5



รูปที่ 3.4 แบบจำลองการสร้างสัญญาณ Sinusoidal 3 เฟส ด้วย Simulink



รูปที่ 3.5 สัญญาณจำลอง Sinusoidal 3 เฟส ด้วย Simulink

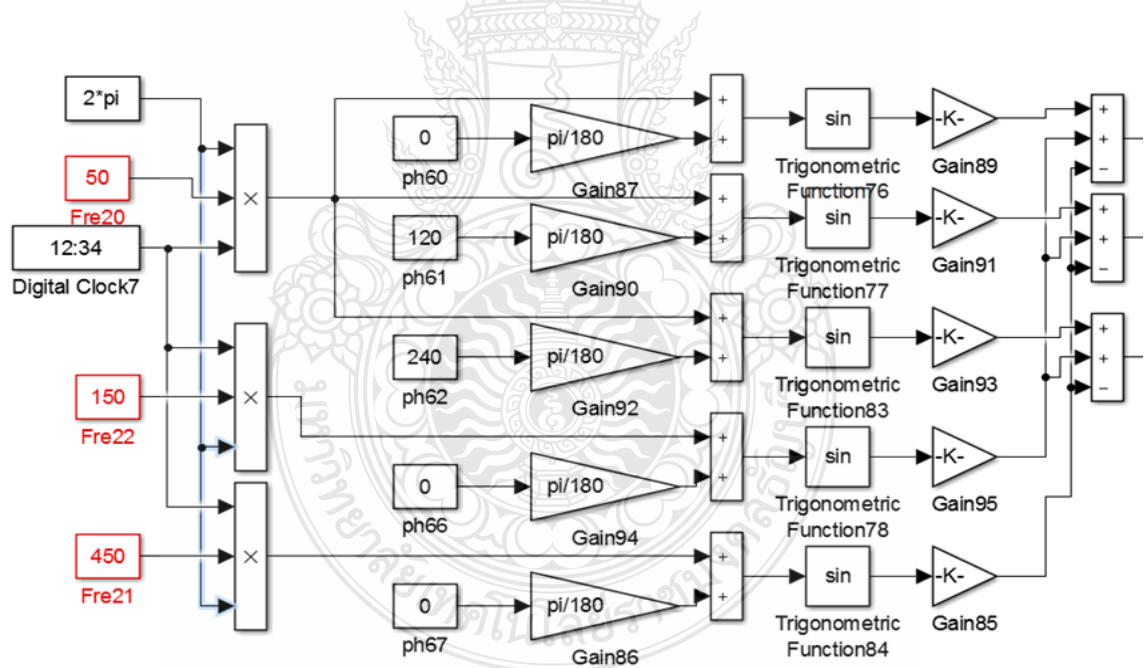
การสร้างสัญญาณอ้างอิง Harmonic Injection 3 เฟส ที่ประกอบด้วยสัญญาณ Sinusoidal มีความถี่ 50 Hz ที่มีค่าแอมพลิจูด 1.15 สัญญาณ Sinusoidal มีความถี่ 150 Hz ที่มีค่าแอมพลิจูด 0.27 และสัญญาณ Sinusoidal มีความถี่ 450 Hz มีค่าแอมพลิจูด 0.029 ซึ่งสัญญาณอ้างอิง Harmonic Injection 3 เฟส จะมีมุมห่างกัน 120 องศาทางไฟฟ้า และมีความถี่ 50 Hz โดยแทนค่าตัวแปรจากสมการที่ 2.5

$$V_a = 1.15 \sin((2\pi 50t) + 0) + 0.27 \sin((2\pi 150t) + 0) - 0.029 \sin((2\pi 450t) + 0)$$

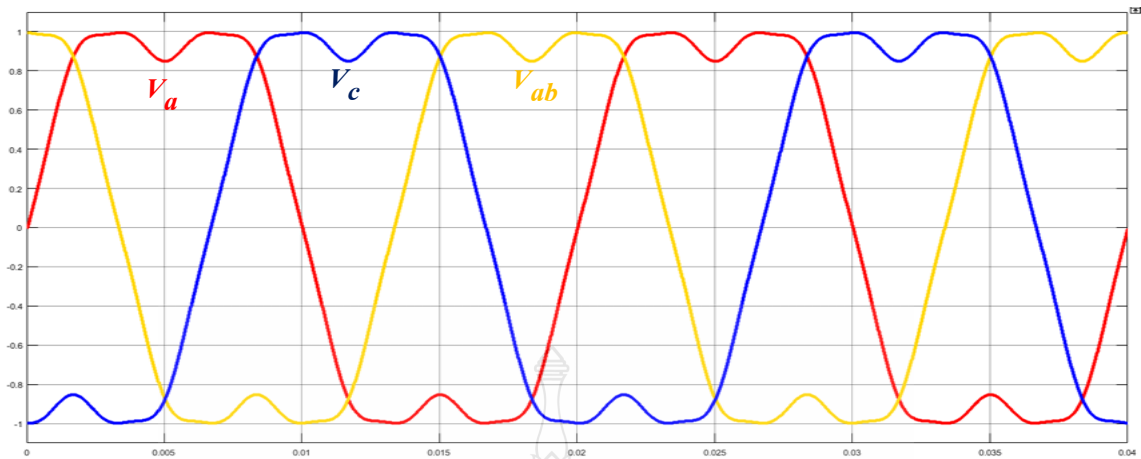
$$V_b = 1.15 \sin\left((2\pi 50t) + \frac{2\pi}{3}\right) + 0.27 \sin\left((2\pi 150t) + \frac{2\pi}{3}\right) - 0.029 \sin\left((2\pi 450t) + \frac{2\pi}{3}\right)$$

$$V_c = 1.15 \sin\left((2\pi 50t) + \frac{4\pi}{3}\right) + 0.27 \sin\left((2\pi 150t) + \frac{4\pi}{3}\right) - 0.029 \sin\left((2\pi 450t) + \frac{4\pi}{3}\right)$$

ซึ่งสามารถนำสมการไปสร้างสัญญาณ โดยใช้โปรแกรม MATLAB/Simulink ในการสร้างสัญญาณ Harmonic Injection 3 เฟส ดังรูปที่ 3.6 และรูปคลื่นสัญญาณที่ได้ ดังรูปที่ 3.7



รูปที่ 3.6 แบบจำลองการสร้างสัญญาณ Harmonic Injection 3 เฟส ด้วย Simulink



รูปที่ 3.7 สัญญาณจำลอง Harmonic Injection 3 เฟส ด้วย Simulink

การสร้างสัญญาณคลื่นพาห์แบบ PD สำหรับอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ที่มีค่าความถี่สวิตช์เท่ากับ 1950 Hz โดยแทนค่าตัวแปรจากสมการที่ 2.8 และสมการที่ 2.9 ที่กล่าวมาในบทที่ 2

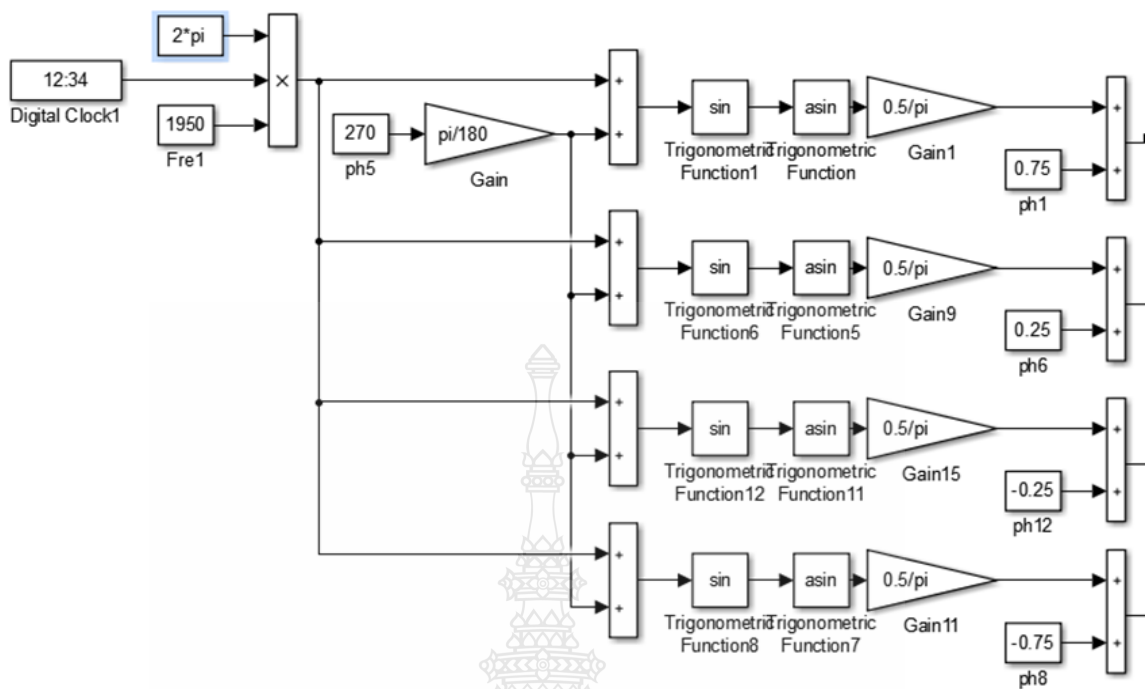
$$V_{cr1} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{3\pi}{2} \right) \right) \right) + (0.75)$$

$$V_{cr2} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5)$$

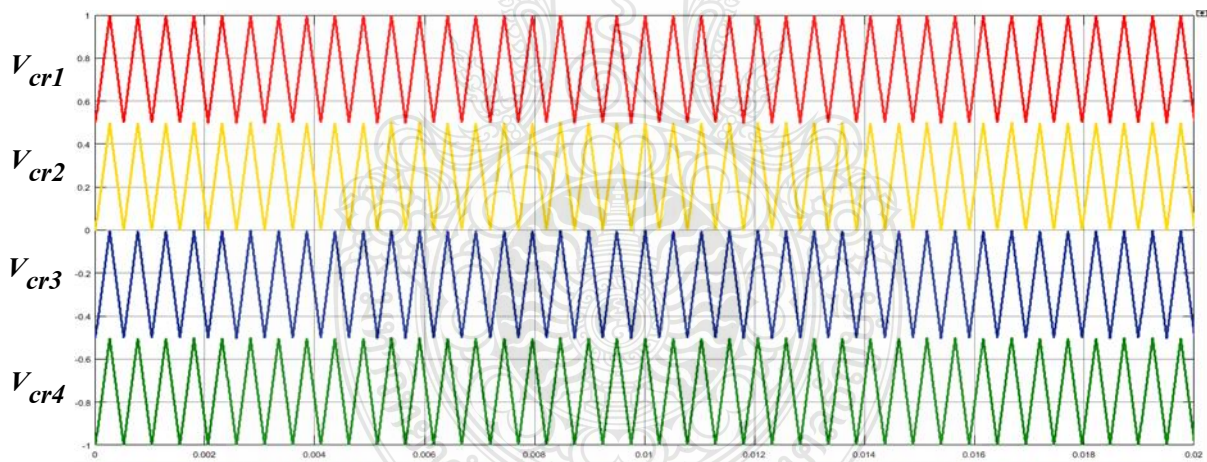
$$V_{cr3} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5)$$

$$V_{cr4} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5 - 0.5)$$

ซึ่งสามารถนำสมการไปสร้างสัญญาณ โดยใช้โปรแกรม MATLAB/Simulink ในการสร้างสัญญาณคลื่นพาห์แบบ PD ดังรูปที่ 3.8 และรูปคลื่นสัญญาณที่ได้ ดังรูปที่ 3.9



รูปที่ 3.8 แบบจำลองการสร้างสัญญาณคลื่นพาห์แบบ PD ด้วย Simulink



รูปที่ 3.9 สัญญาณจำลองคลื่นพาห์แบบ PD ด้วย Simulink



การสร้างสัญญาณคลื่นพาห์แบบ POD สำหรับอินเวอร์เตอร์ 3 เฟส แบบไดโอดเคลมป์ชนิด 5 ระดับ ที่มีค่าความถี่สวิตช์เท่ากับ 1950 Hz โดยแทนค่าตัวแปรจากสมการที่ 2.8 และสมการที่ 2.9 ที่กล่าวมาในบทที่ 2

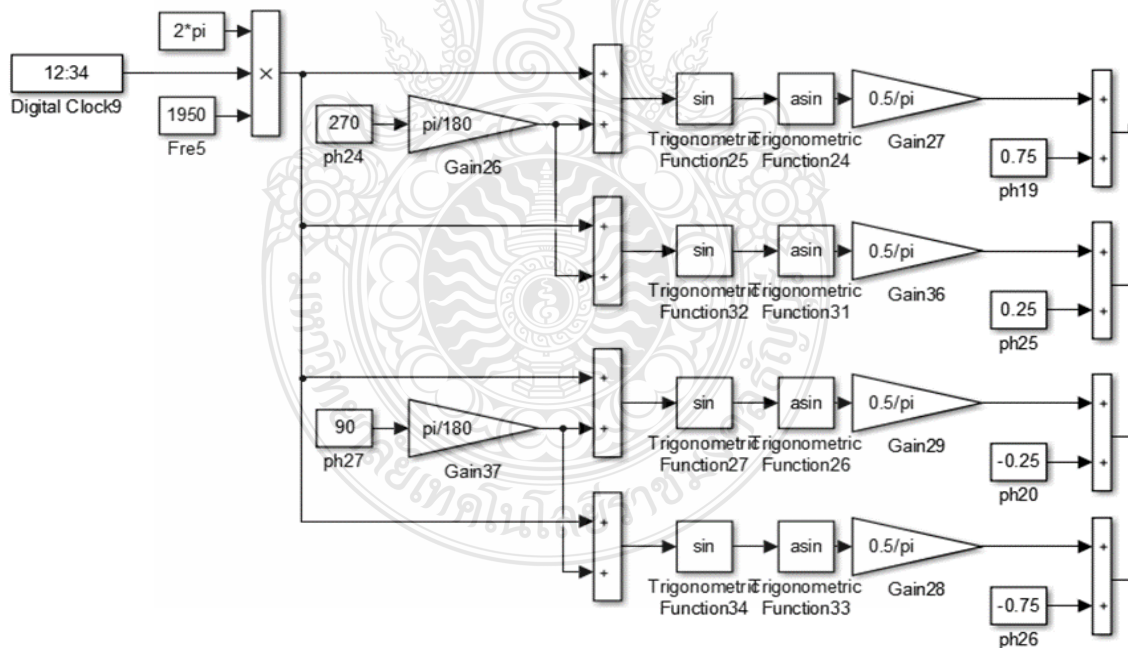
$$V_{cr1} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{3\pi}{2} \right) \right) \right) + (0.75)$$

$$V_{cr2} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5)$$

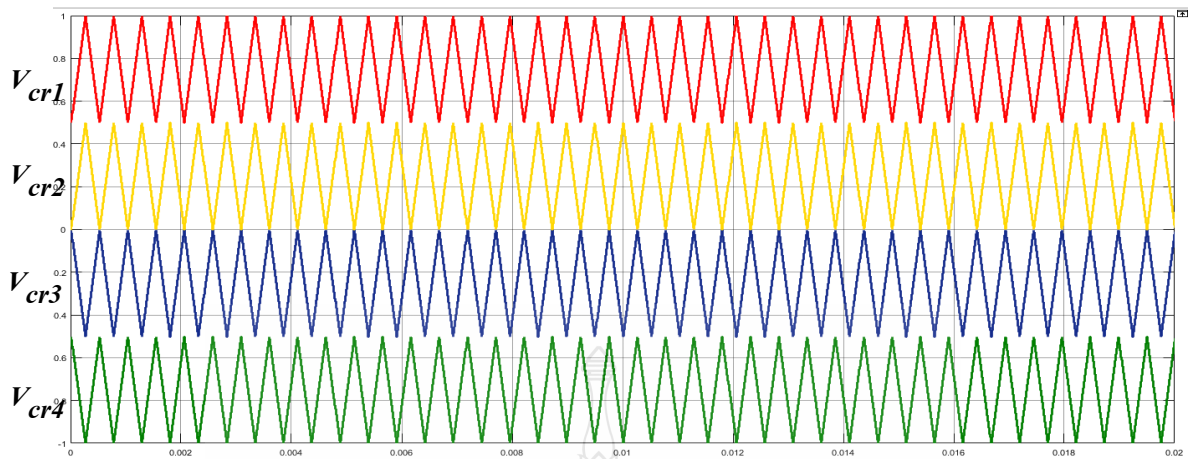
$$V_{cr3} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5)$$

$$V_{cr4} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5 - 0.5)$$

ซึ่งสามารถนำสมการไปสร้างสัญญาณ โดยใช้โปรแกรม MATLAB/Simulink ในการสร้างสัญญาณคลื่นพาห์แบบ POD ดังรูปที่ 3.10 และรูปคลื่นสัญญาณที่ได้ ดังรูปที่ 3.11



รูปที่ 3.10 แบบจำลองการสร้างสัญญาณคลื่นพาห์แบบ POD ด้วย Simulink



รูปที่ 3.11 สัญญาณจำลองคลื่นพาห์แบบ POD ด้วย Simulink

การสร้างสัญญาณคลื่นพาห์แบบ APOD สำหรับอินเวอร์เตอร์ 3 เฟสแบบไดโอดแคดมบี้ ชนิด 5 ระดับ ที่มีค่าความถี่สวิตช์เท่ากับ 1950 Hz โดยแทนค่าตัวแปรจากสมการที่ 2.8 และสมการที่ 2.9 ที่กล่าวมาในบทที่ 2

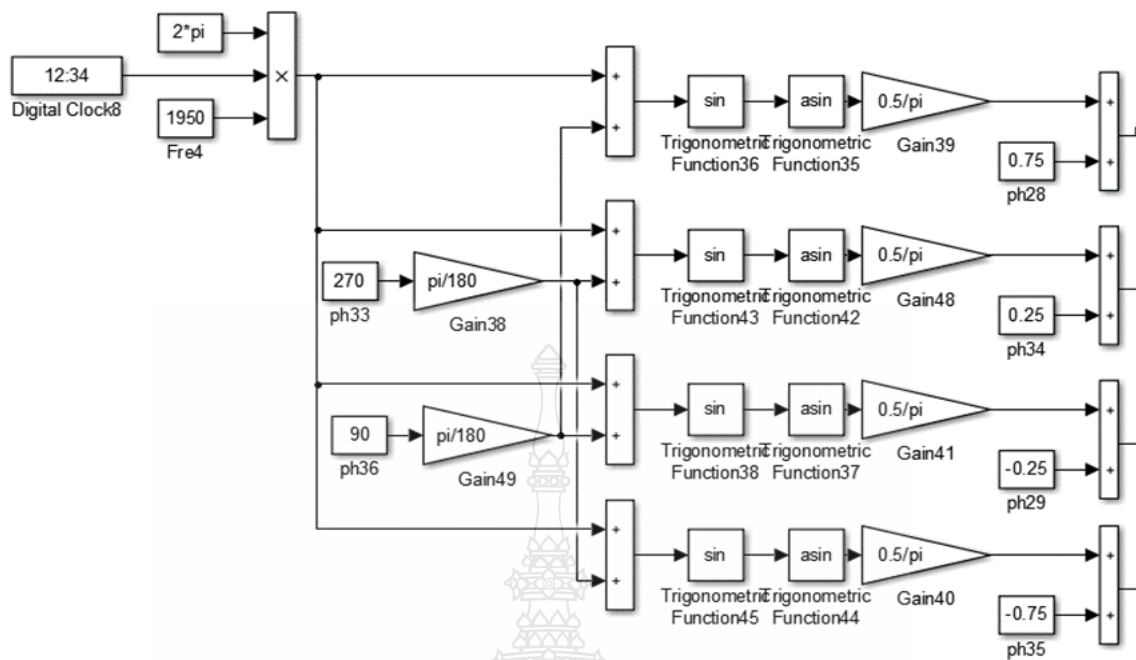
$$V_{cr1} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{3\pi}{2} \right) \right) \right) + (0.75)$$

$$V_{cr2} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{\pi}{2} \right) \right) \right) + (0.75 - 0.5)$$

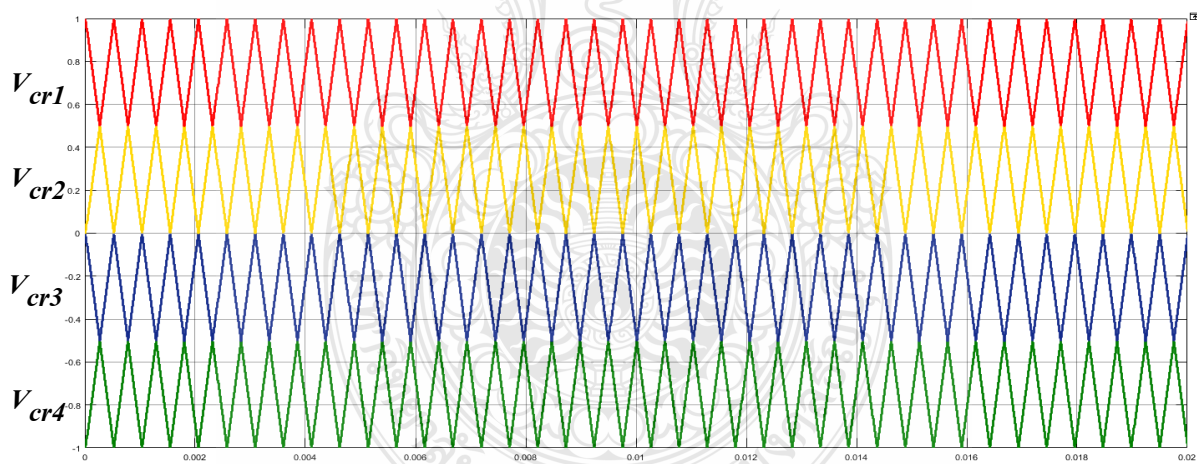
$$V_{cr3} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{3\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5)$$

$$V_{cr4} = \left( \frac{0.5}{\pi} \sin^{-1} \left( \sin \left( (2\pi 1950t) + \frac{\pi}{2} \right) \right) \right) + (0.75 - 0.5 - 0.5 - 0.5)$$

ซึ่งสามารถนำสมการไปสร้างสัญญาณ โดยใช้โปรแกรม MATLAB/Simulink ในการสร้างสัญญาณคลื่นพาห์แบบ APOD ดังรูปที่ 3.12 และรูปคลื่นสัญญาณที่ได้ ดังรูปที่ 3.13

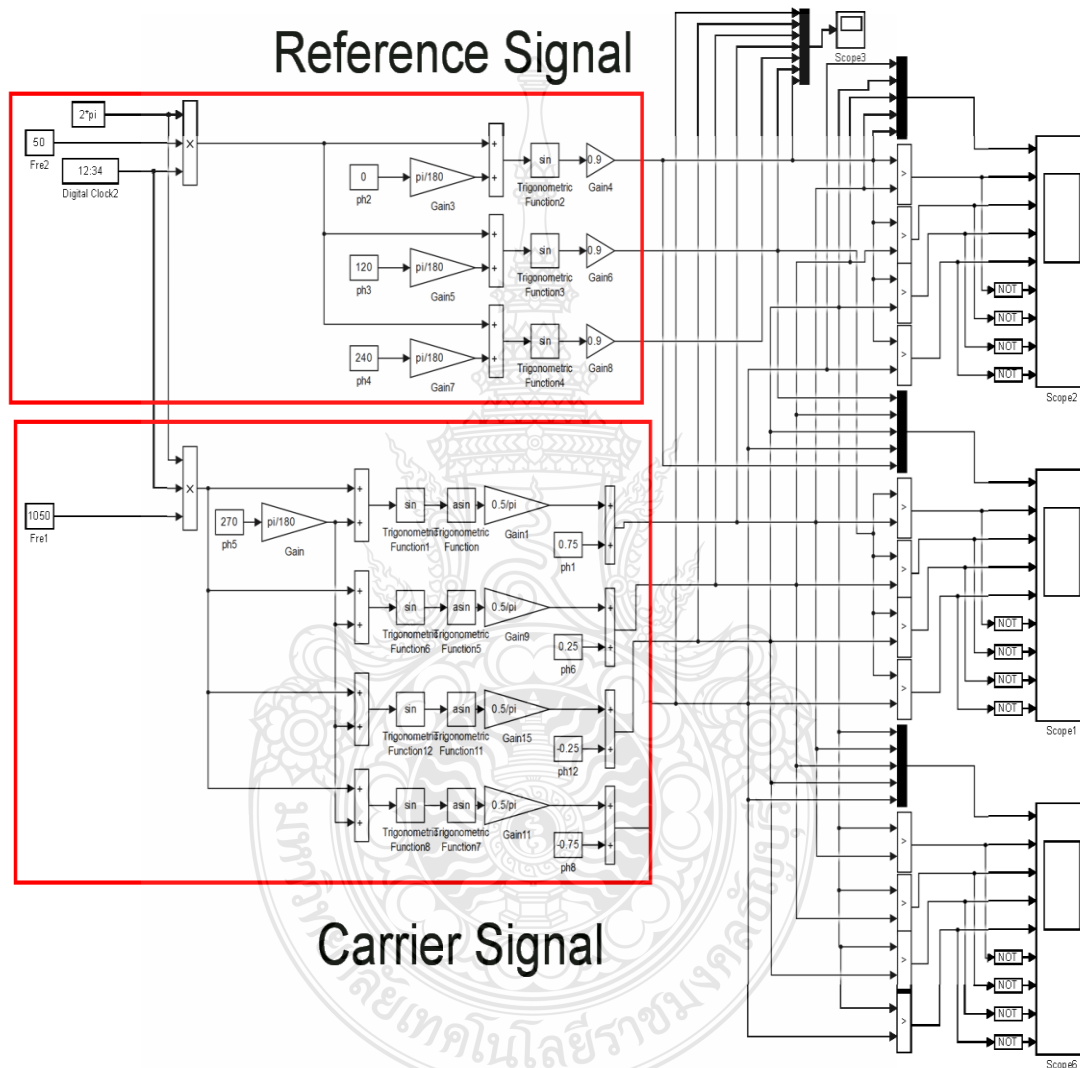


รูปที่ 3.12 แบบจำลองการสร้างสัญญาณคลื่นพหุแบบ APOD ด้วย Simulink



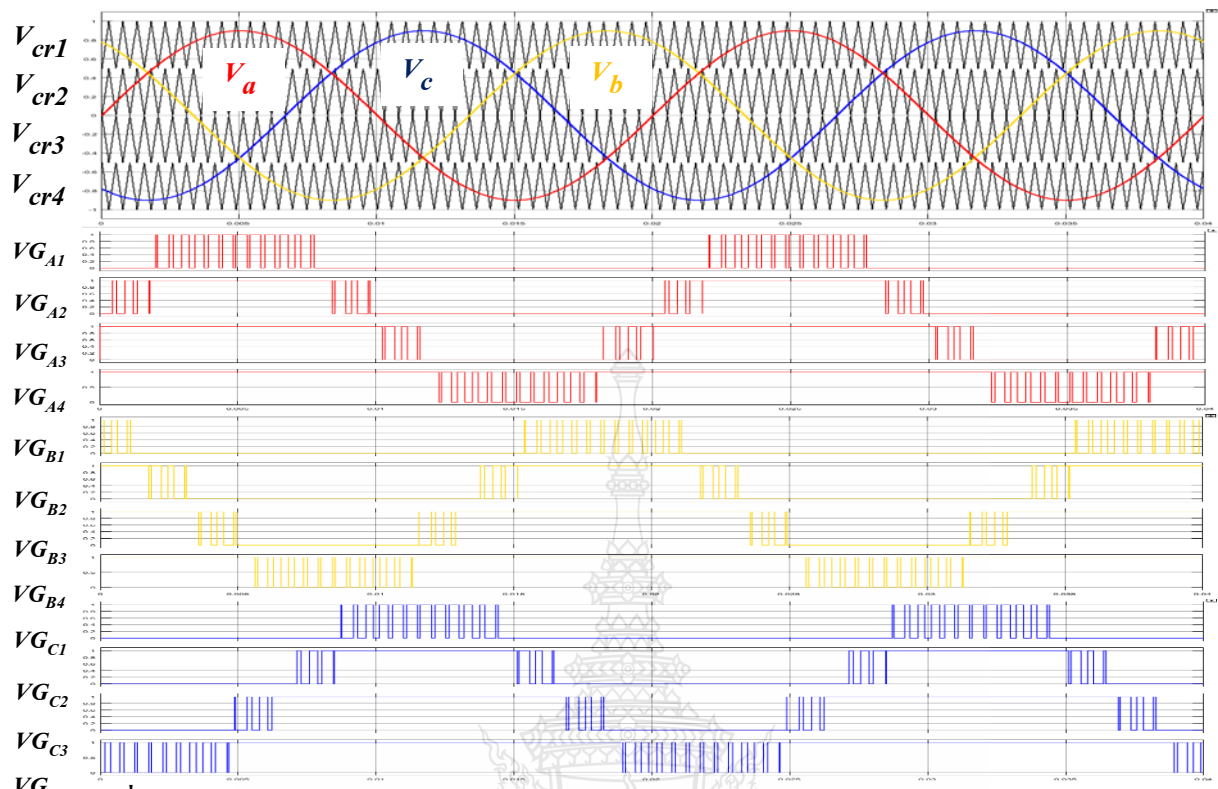
รูปที่ 3.13 สัญญาณจำลองคลื่นพหุแบบ APOD ด้วย Simulink

จากการแทนค่าในสมการที่กล่าวมาข้างต้นนั้น สามารถนำสมการไปสร้างสัญญาณมอดูเลชั่น โดยการเทียบสัญญาณระหว่างสัญญาณอ้างอิง (Reference Signal) ทั้งในรูปแบบการมอดูเลชั่นแบบ SPWM และ HIPWM และสัญญาณคลื่นพาห้(Carrier Signal) แบบ PD, POD, APOD โดยการนำไปใช้ในโปรแกรม MATLAB/Simulink ดังรูปที่ 3.14

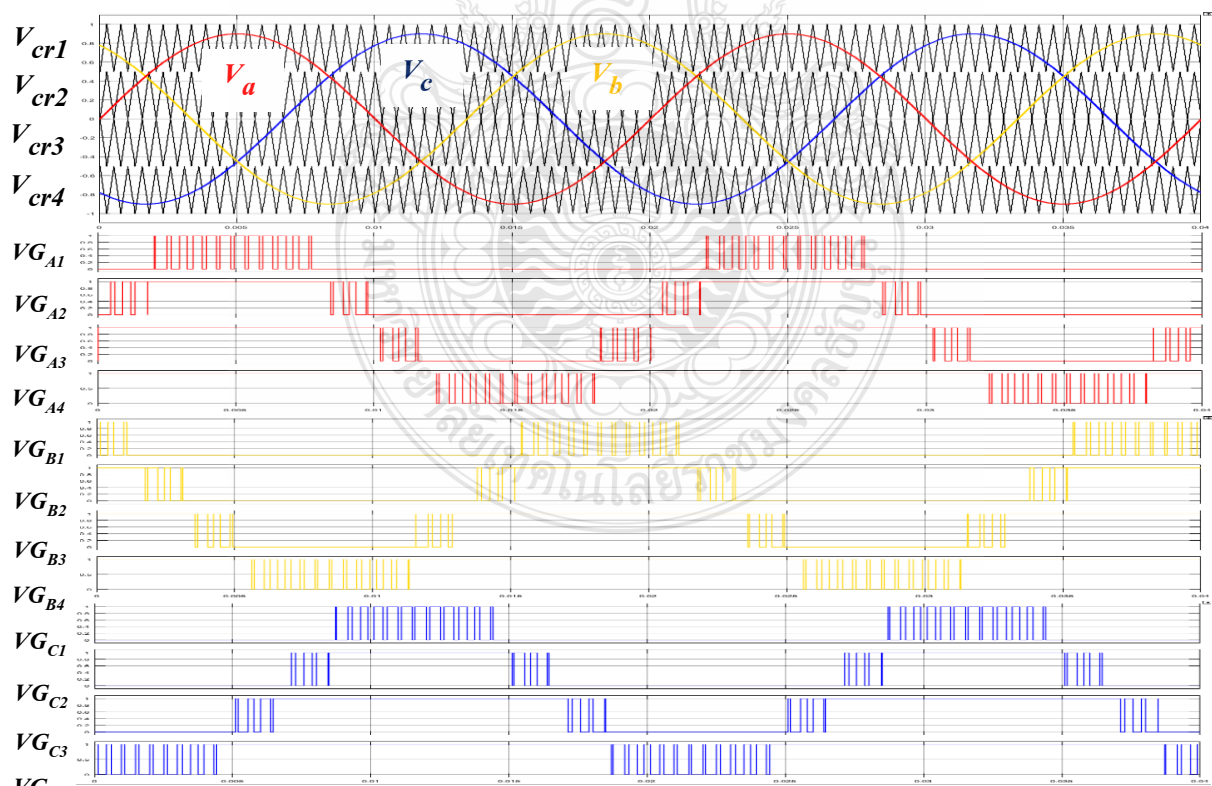


รูปที่ 3.14 แบบจำลองการสร้างสัญญาณมอดูเลชั่นด้วย Simulink

แบบจำลองการสร้างสัญญาณมอดูเลชั่นแบบ SPWM และ HIPWM และวิธีการมอดูเลชั่นบนสัญญาณอ้างอิง PD POD และ APOD มีลักษณะสัญญาณที่ได้ในรูปแบบต่างๆ ดังรูปที่ 3.15 - 3.20 ทั้งนี้แต่ละรูปแสดงลักษณะการมอดูเลชั่น ประกอบด้วยสัญญาณอ้างอิง ( $V_a, V_b, V_c$ ) สัญญาณคลื่นพาห้( $V_{cr1}, -V_{cr4}$ ) และสัญญาณควบคุมของแต่ละเฟส ( $V_{G_{A1}}-V_{G_{A4}}, V_{G_{B1}}-V_{G_{B4}}, V_{G_{C1}}-V_{G_{C4}}$ )

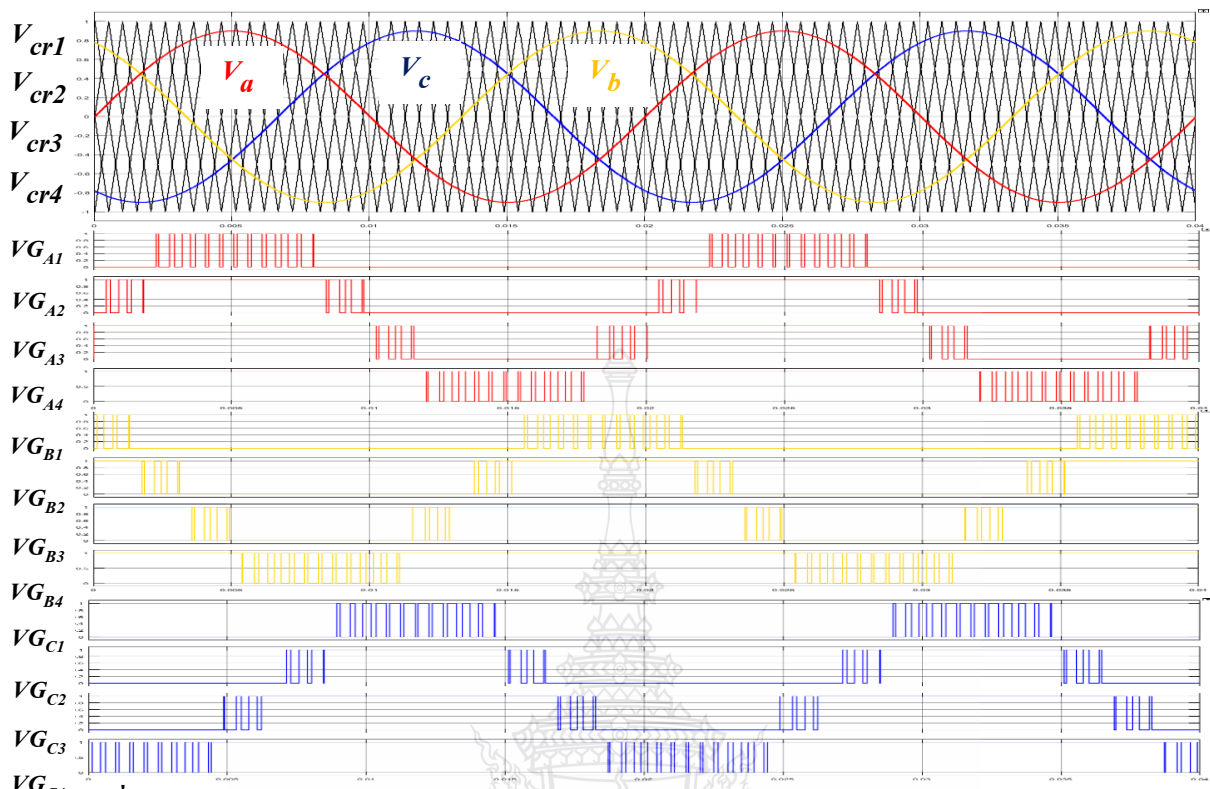


รูปที่ 3.15 ผลการจำลองสัญญาณมอดูเลชันแบบ SPWM บนสัญญาณอ้างอิง PD

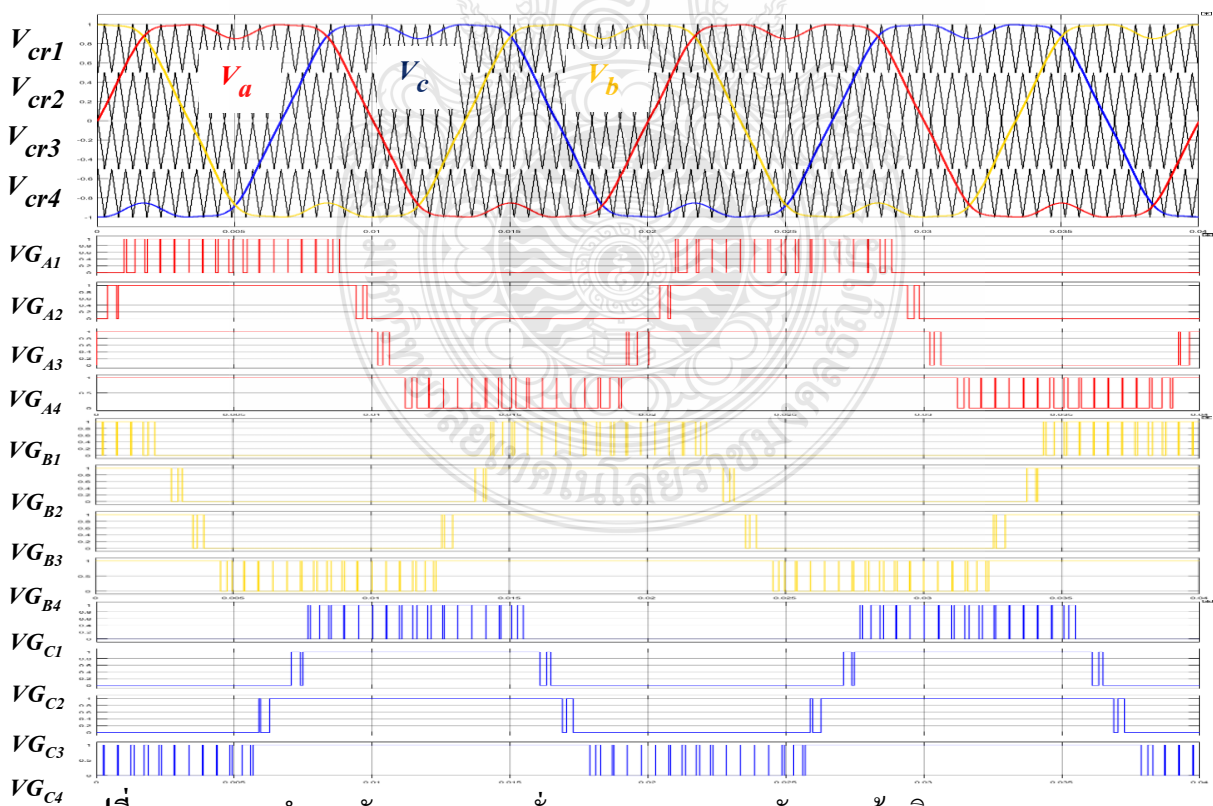


รูปที่ 3.16 ผลการจำลองสัญญาณมอดูเลชันแบบ SPWM บนสัญญาณอ้างอิง POD

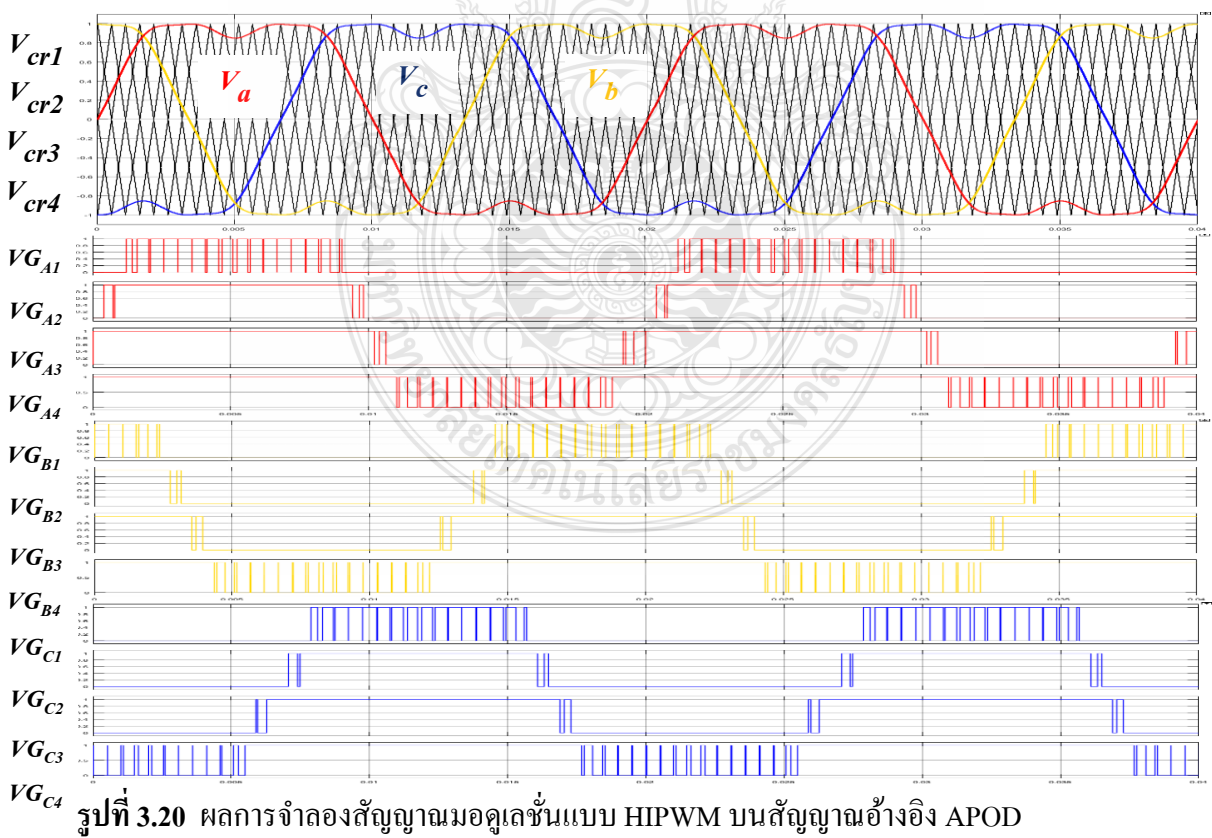
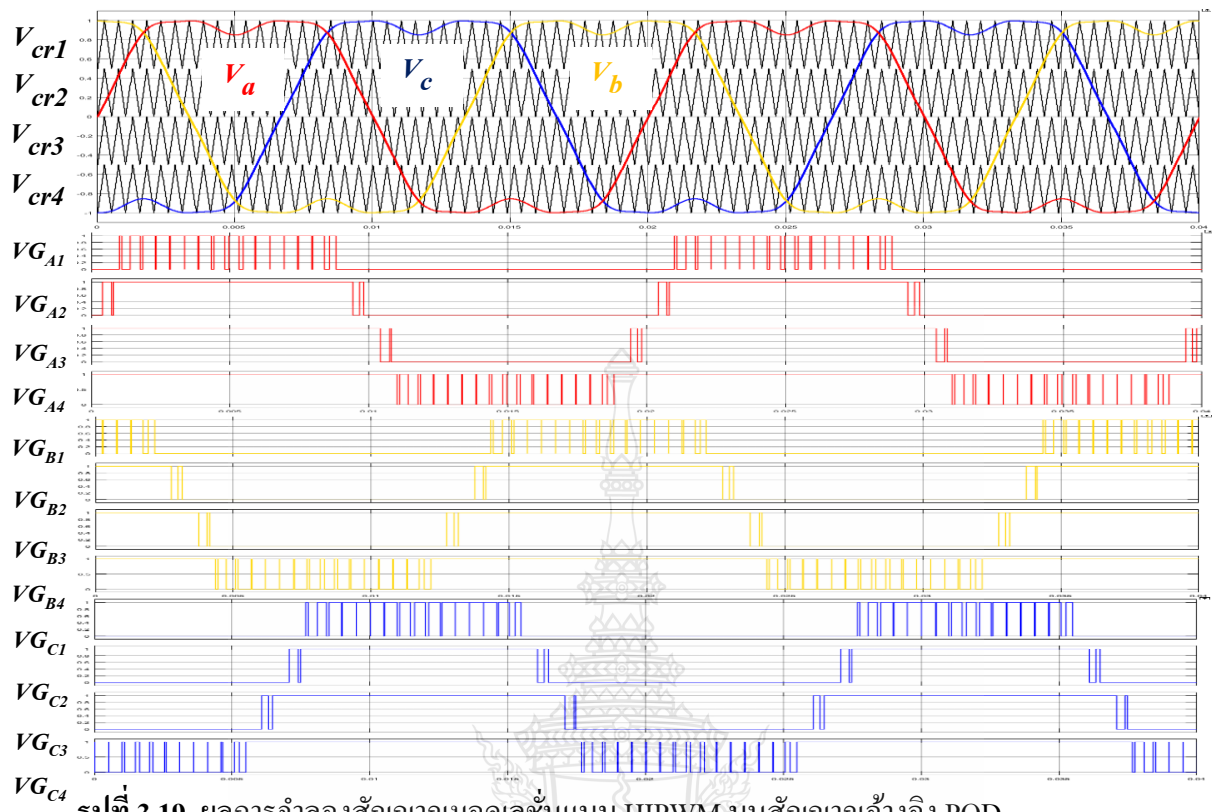




รูปที่ 3.17 ผลการจำลองสัญญาณมอดูเลชั่นแบบ SPWM บนสัญญาณอ้างอิง APOD



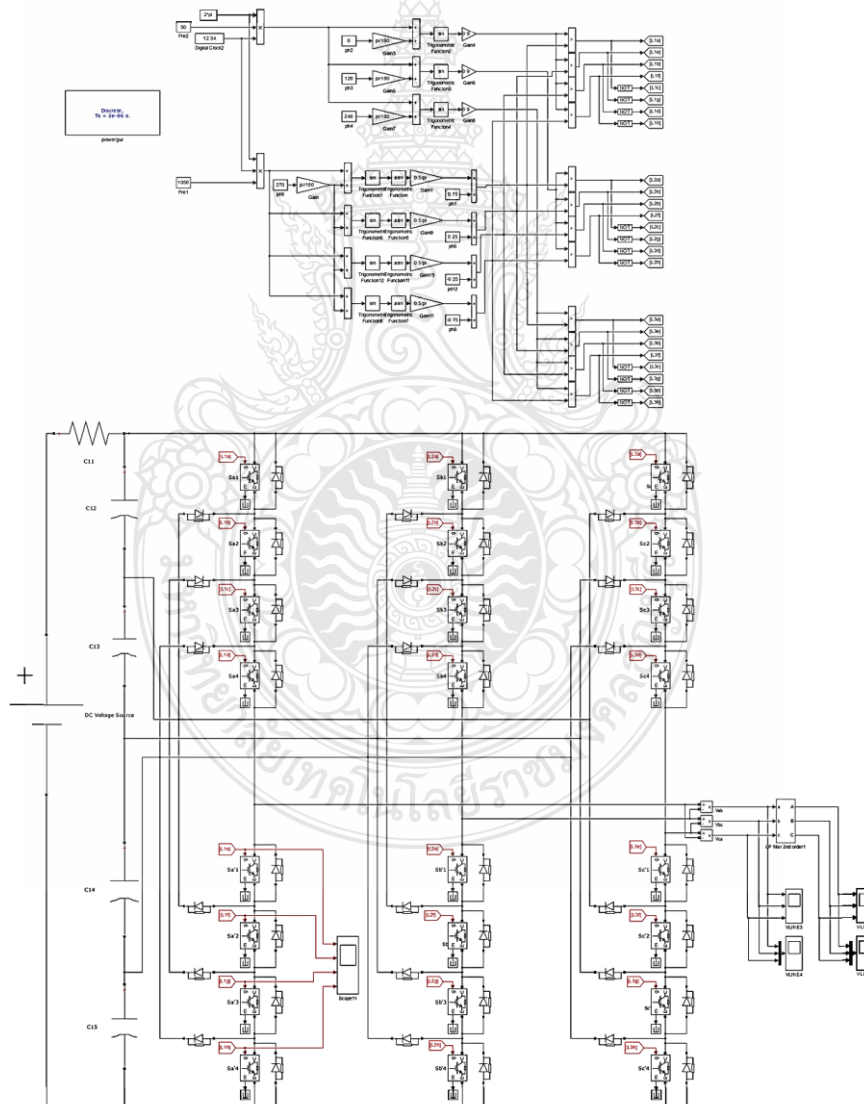
รูปที่ 3.18 ผลการจำลองสัญญาณมอดูเลชั่นแบบ HIPWM บนสัญญาณอ้างอิง PD



จากรูปที่ 3.15 – 3.20 เป็นการมอดูเลตสัญญาณสำหรับสั่งงานอุปกรณ์สวิชชิงอิเล็กทรอนิกส์ในวงจรอินเวอร์เตอร์ 5 ระดับ ซึ่งรูปแบบสัญญาณอ้างอิงและสัญญาณคลื่นพาห์ที่ต่างกันส่งผลให้เกิดรูปแบบของสัญญาณมอดูเลชันที่ต่างกันออกไปในแต่ละชนิด

### 3.3 การจำลองระบบการทำงานของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ

ในงานวิจัยนี้จะใช้งานวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ที่รองรับรูปแบบการมอดูเลชัน ที่ได้ทำการเปรียบเทียบค่า จากหัวข้อ 3.2 โดยจำลองระบบการทำงานด้วยโปรแกรมคอมพิวเตอร์ MATLAB/Simulink และกำหนดค่าพารามิเตอร์ดังตารางที่ 3.1 และนำค่าไปใช้งานจะได้วงจรการทำงานดังรูป 3.21



รูปที่ 3.21 อินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ด้วย Simulink



**ตารางที่ 3.1** ค่าพารามิเตอร์ต่างๆที่ใช้ในการวางจอร์อินเวอร์เตอร์

พารามิเตอร์	ค่า
ความถี่เอาต์พุต	50 Hz
ความถี่สวิตช์	1950 Hz
แรงดันอินพุต	120 Vdc
ค่า C1 ,C2 ,C3 ,C4	3,000 $\mu$ F
โหลด R	500 $\Omega$

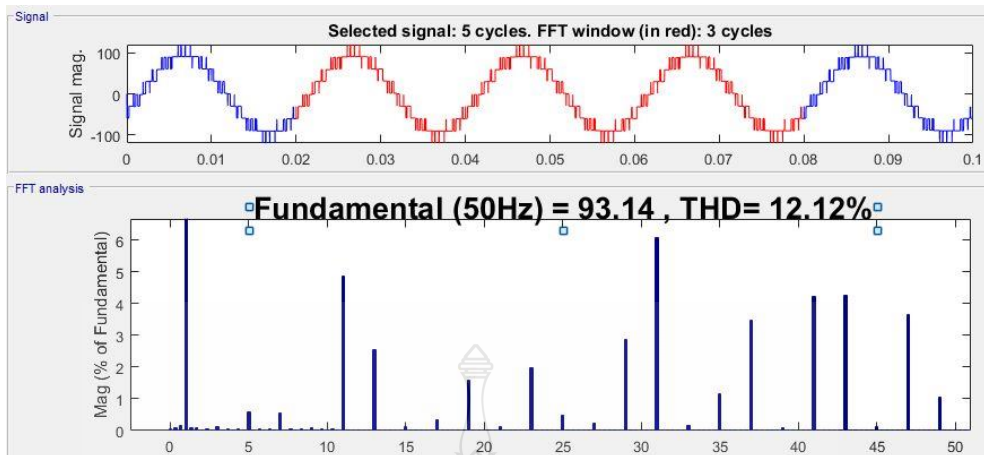
จากรูปที่ 3.11 ตัวเก็บประจุ  $C_1$   $C_2$   $C_3$  และ  $C_4$  จะทำหน้าที่แบ่งแรงดัน  $V_{DC}$  ออกเป็นส่วนๆ เท่าๆกัน สำหรับแต่ละระดับชั้น ไดโอดของแต่ละชั้นใช้เพื่อกำหนดทิศทางกระแสให้ เป็นไปตามลำดับของการสวิตช์ [51] ดังแสดงในตารางที่ 3.2

**ตารางที่ 3.2** แผนภาพการสวิตช์ของวงจอร์อินเวอร์เตอร์ 3 เฟส แบบไดโอดเคลมป์ชนิด 5 ระดับ

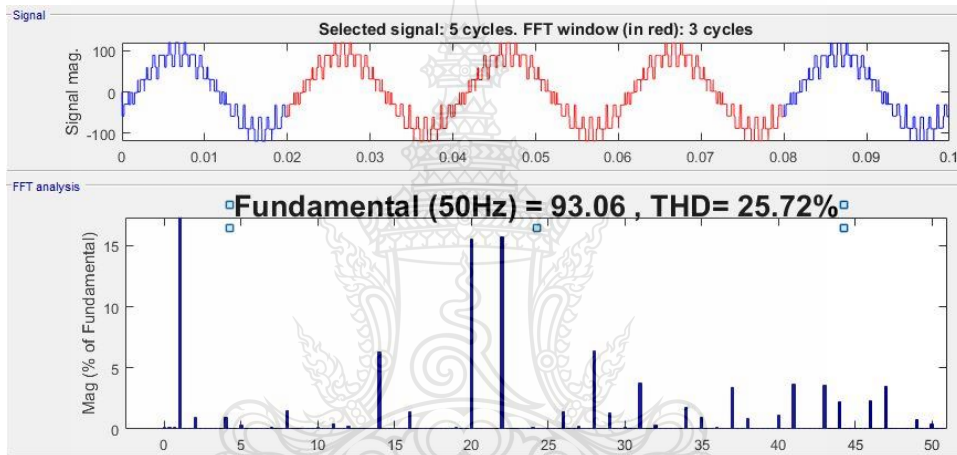
$V_L$	Sa1	Sa2	Sa3	Sa4	Sa'1	Sa'2	Sa'3	Sa'4
$V_{dc}/2$	1	1	1	1	0	0	0	0
$V_{dc}/4$	0	1	1	1	1	0	0	0
0	0	0	1	1	1	1	0	0
$-V_{dc}/2$	0	0	0	1	1	1	1	0
$-V_{dc}/4$	0	0	0	0	1	1	1	1

### 3.4 ผลการจำลองการทำงานของอินเวอร์เตอร์ 3 เฟส แบบไดโอดเคลมป์ชนิด 5 ระดับ

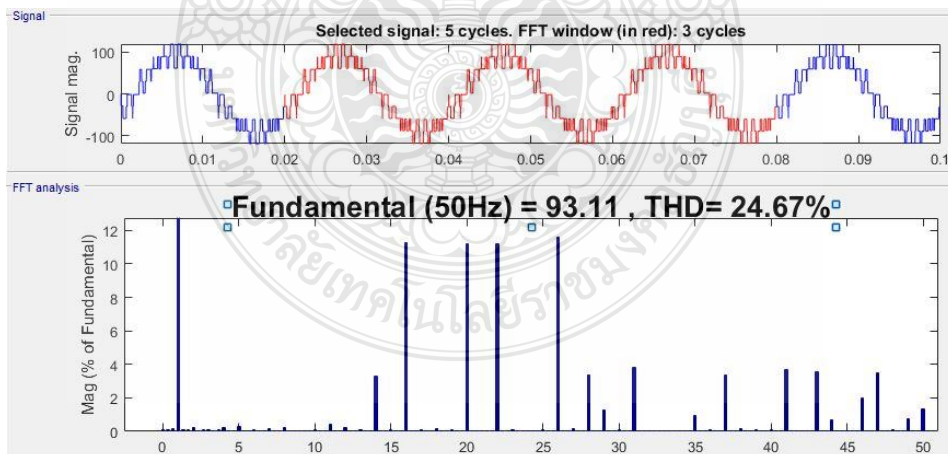
ในงานวิจัยนี้จะศึกษารูปแบบสัญญาณแรงดันด้านออกและผลกระทบของค่า  $THD_V$  ของแรงดันขาออกของวงจอร์อินเวอร์เตอร์ 3 เฟส แบบไดโอดเคลมป์ชนิด 5 ระดับ ทั้งแบบไม่ต่อโหลด และแบบต่อโหลด R ขนาด 500 $\Omega$  ซึ่งทำการมอดูเลชันบนสัญญาณคลื่นพาห้ (Carrier Signal) แบบ PD, POD, APOD โดยงานวิจัยนี้จะทำการเปรียบเทียบระหว่างสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM และจำลองการทำงานด้วยโปรแกรมคอมพิวเตอร์ MATLAB/Simulink โดยมีผลของค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ของแต่ละรูปแบบการมอดูเลชัน ดังรูปที่ 3.22 – 3.33



รูปที่ 3.22 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะไม่มีโหลด โดยใช้ SPWM บน PD

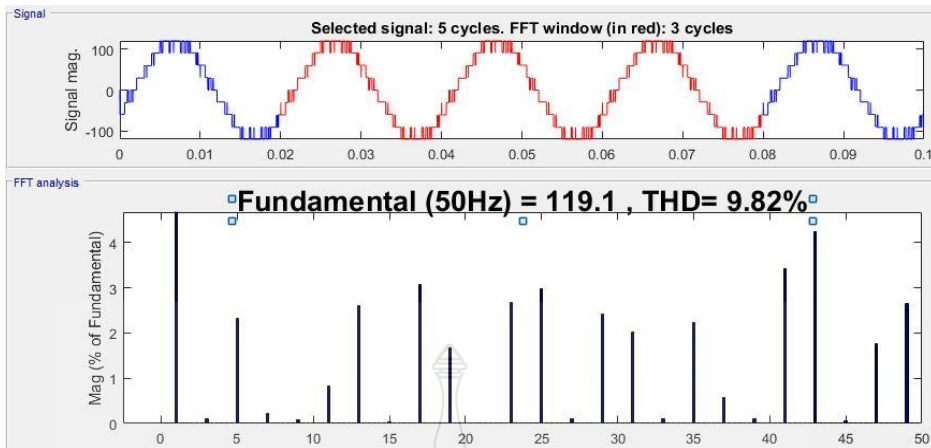


รูปที่ 3.23 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะไม่มีโหลด โดยใช้ SPWM บน POD

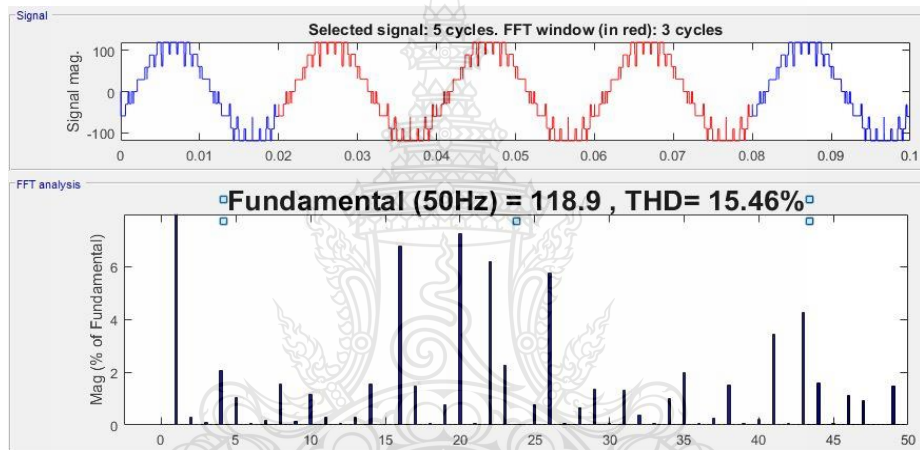


รูปที่ 3.24 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะไม่มีโหลด โดยใช้ SPWM บน APOD

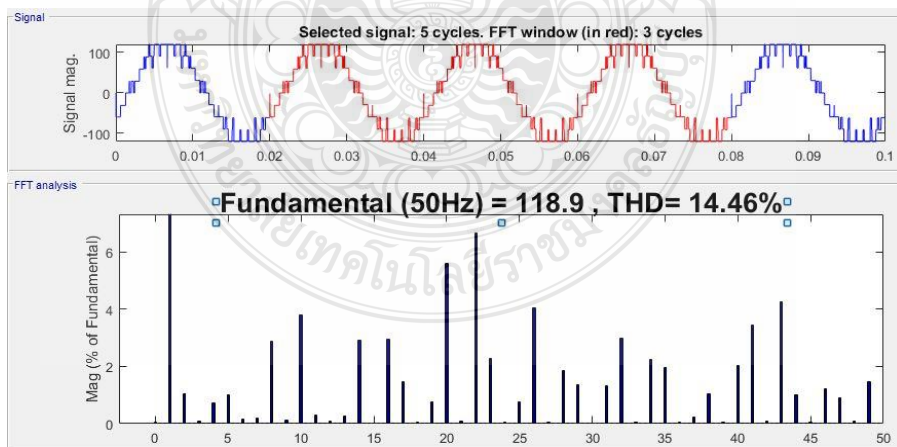
จากรูปที่ 3.22 – 3.24 จะเห็นได้ว่าค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะไม่มีโหลด โดยใช้ SPWM บน PD ให้ค่า  $THD_V$  ที่ต่ำที่สุด



รูปที่ 3.25 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสถานะไม่มีโหลด โดยใช้ HIPWM บน PD

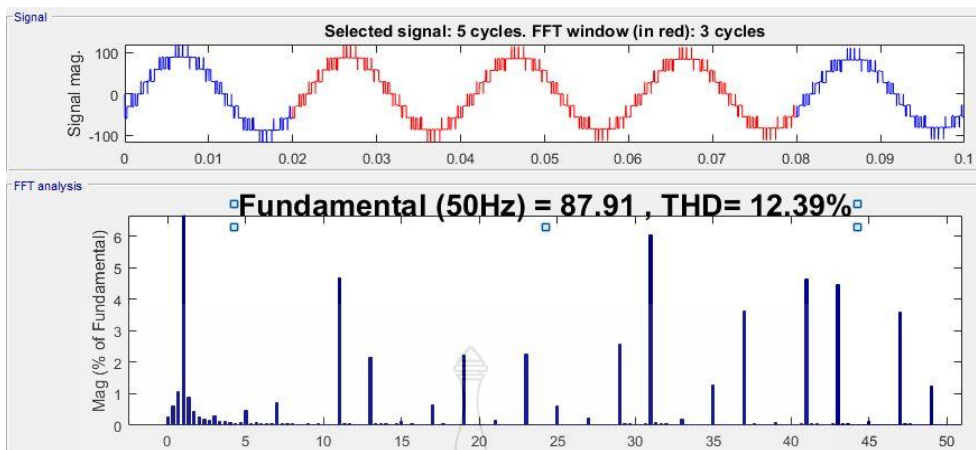


รูปที่ 3.26 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสถานะไม่มีโหลด โดยใช้ HIPWM บน POD

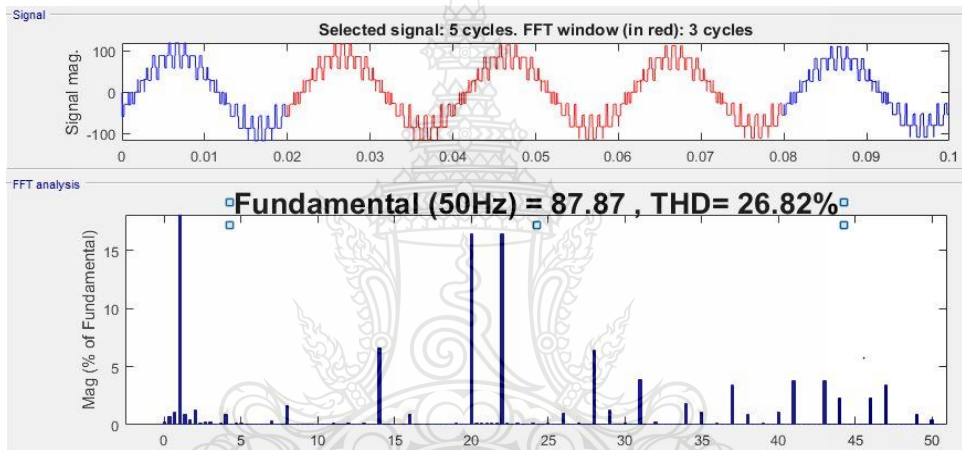


รูปที่ 3.27 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสถานะไม่มีโหลด โดยใช้ HIPWM บน APOD

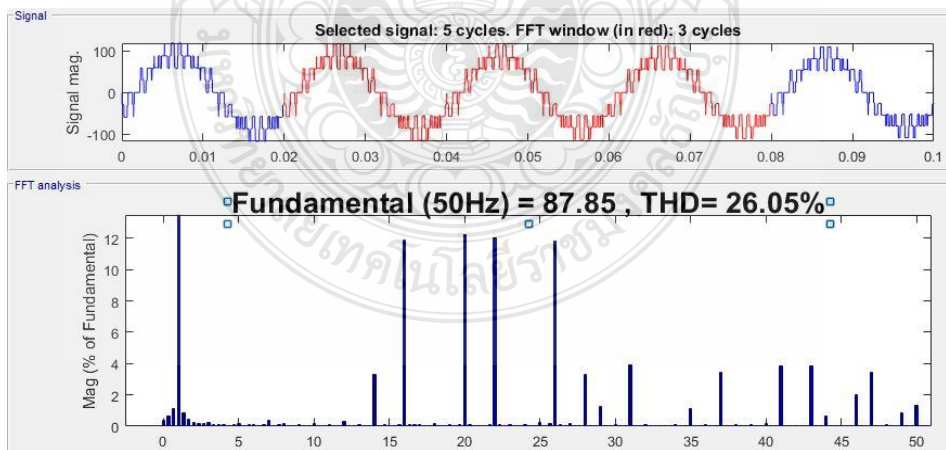
จากรูปที่ 3.25 – 3.27 จะเห็นได้ว่าค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสถานะไม่มีโหลด โดยใช้ HIPWM บน PD ให้ค่า  $THD_V$  ที่ต่ำที่สุด



รูปที่ 3.28 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะต่อโหลด  $500\Omega$  โดยใช้ SPWM บน PD

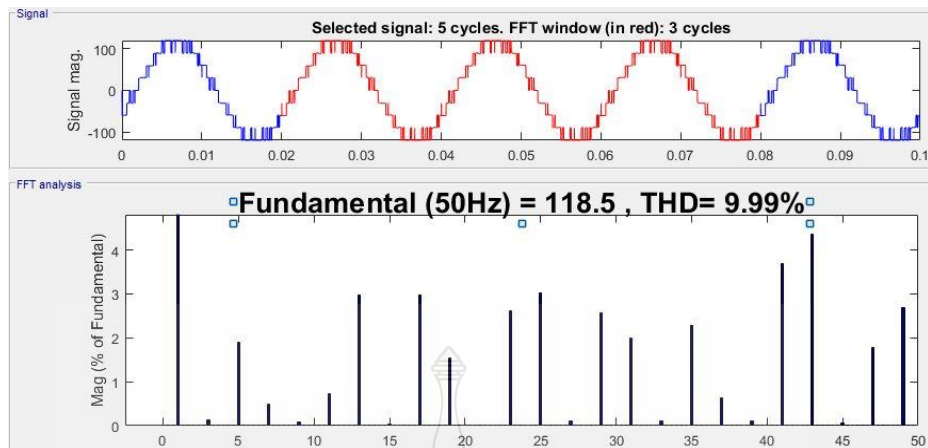


รูปที่ 3.29 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะต่อโหลด  $500\Omega$  โดยใช้ SPWM บน POD

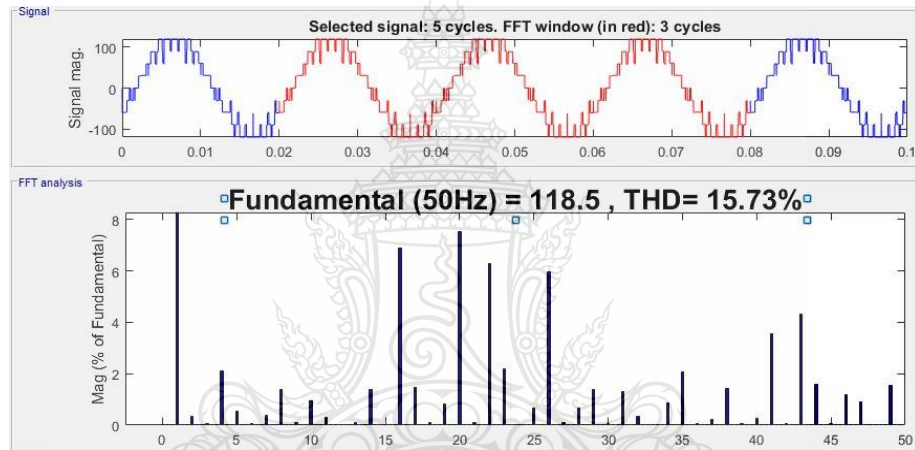


รูปที่ 3.30 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะต่อโหลด  $500\Omega$  โดยใช้ SPWM บน APOD

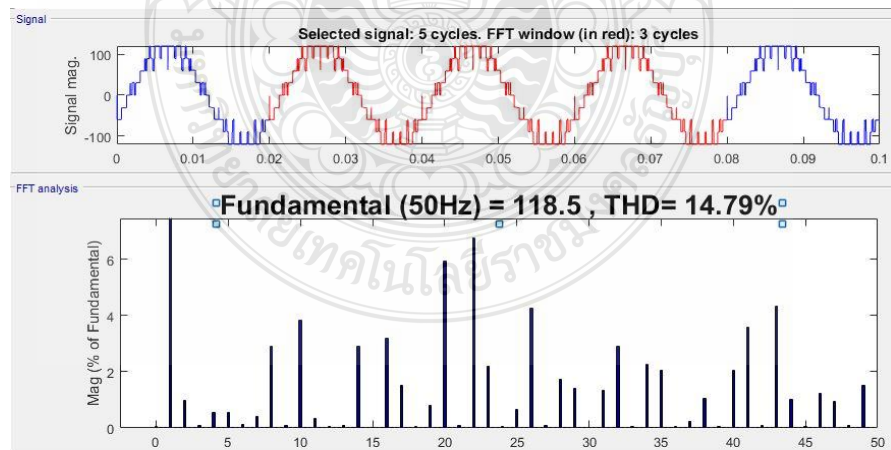
จากรูปที่ 3.28 – 3.30 จะเห็นได้ว่าค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะต่อโหลด  $500\Omega$  โดยใช้ SPWM บน PD ให้ค่า  $THD_V$  ที่ต่ำที่สุด



รูปที่ 3.31 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะต่อโหลด  $500\Omega$  โดยใช้ HIPWM บน PD



รูปที่ 3.32 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะต่อโหลด  $500\Omega$  โดยใช้ HIPWM บน POD



รูปที่ 3.33 ค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะต่อโหลด  $500\Omega$  โดยใช้ HIPWM บน APOD

จากรูปที่ 3.30 – 3.33 จะเห็นได้ว่าค่า  $THD_V$  ของแรงดัน  $V_{ab}$  ในสภาวะต่อโหลด  $500\Omega$  โดยใช้ HIPWM บน PD ให้ค่า  $THD_V$  ที่ต่ำที่สุด



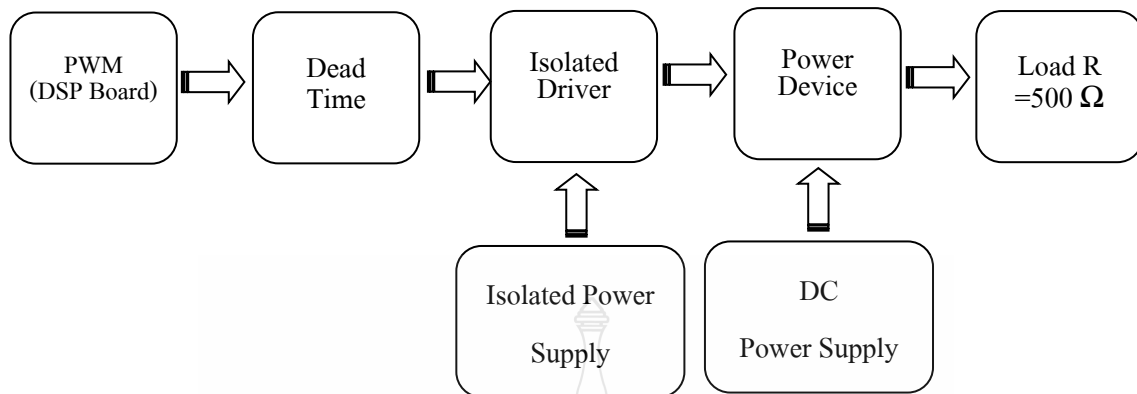
ตารางที่ 3.3 เปรียบเทียบ THD<sub>v</sub> ของแรงดันขาออก

Modulation Carrier Signal	Modulation Technique	Line voltage THD <sub>v</sub> (Load 500Ω)	Line voltage THD <sub>v</sub> (No Load)
PD	SPWM	12.39%	12.12%
	HIPWM	9.99%	9.82%
POD	SPWM	26.82%	25.72%
	HIPWM	15.73%	15.46%
APOD	SPWM	26.05%	24.67%
	HIPWM	14.79%	14.46%

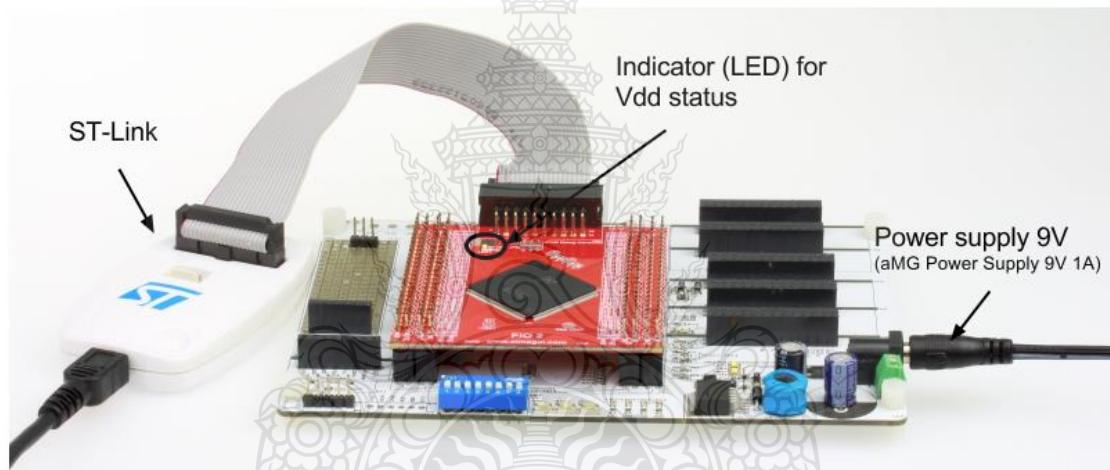
จากการจำลองการทำงานด้วยโปรแกรม MATLAB/Simulink เพื่อเปรียบเทียบรูปแบบการมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM บนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD, POD และ APOD ด้วยอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ พบว่าผลของค่าปริมาณ THD<sub>v</sub> ของแรงดันขาออกในรูปแบบการมอดูเลชัน HIPWM บนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD จะให้ค่าที่ต่ำที่สุด

### 3.5 การออกแบบและสร้างวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ

การทำงานของวงจรสามารถแสดงเป็นบล็อกไดอะแกรมดังรูปที่ 3.34 ในส่วนกำเนิดสัญญาณ PWM จะใช้งานบอร์ดประมวลผลสัญญาณดิจิทัลในการเปรียบเทียบสัญญาณคลื่นพาห์และสัญญาณอ้างอิงเพื่อสร้างสัญญาณ PWM ซึ่งในงานวิจัยนี้ได้ยกตัวอย่างบอร์ดที่จะใช้งานคือบอร์ด STM32F417IG ดังรูปที่ 3.35 โดยบอร์ดนี้มี PORT I/O เพียงพอกับการขับขาเกตอุปกรณ์สวิตชิงของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ และสั่งการขับขาเกตผ่านวงจรขับแบบแยกส่วน (Isolated Driver) เพื่อแยกกระแสและแรงดันของชุดขับขาเกตออกจาก บอร์ดอินเตอร์เฟส STM32F417IG ซึ่งรับกระแสและแรงดันได้น้อยกว่า จากนั้นวงจรขับแบบแยกส่วน (Isolated Driver) จะทำการขับขาเกตของอุปกรณ์สวิตชิง ในวงจร (Power Device) ของอินเวอร์เตอร์ และในงานวิจัยนี้จะใช้อุปกรณ์สวิตชิง เป็น IGBT ซึ่งวงจรขับแบบแยกส่วน ต้องการวงจรแหล่งจ่ายแบบแยกส่วนสำหรับขับ IGBT แต่ละตัว สำในวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ใช้ทั้งหมด 24 ชุด ซึ่งจะทำให้การสวิตชิงแรงดันไฟฟ้ากระแสตรงจาก DC Power Supply ออกเป็นแรงดันไฟฟ้ากระแสสลับ 3 เฟส



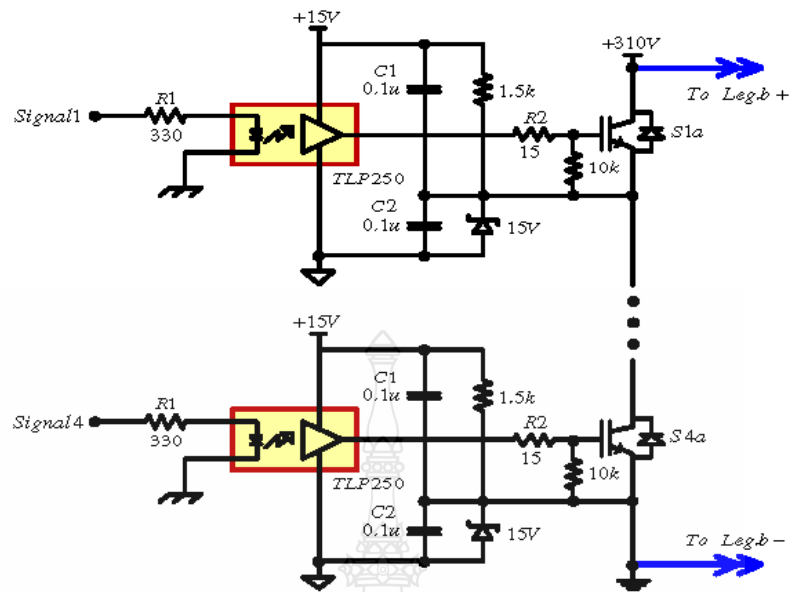
รูปที่ 3.34 ขั้นตอนการทำงานของอินเวอร์เตอร์ 3 เฟส แบบไดโอดเคลมป์ชนิด 5 ระดับ



รูปที่ 3.35 บอร์ด STM32F417IG

### 3.5.1 การออกแบบวงจรภาคขับสวิตช์ไอจีบีที

การออกแบบวงจรขับสวิตช์ไอจีบีทีจะใช้ Opto Isolate TLP250 เพื่อแยกแรงดันไฟฟ้านำแรงดันต่ำกับแรงดันไฟฟ้านำแรงดันสูงออกจากกัน โดย R2 ในรูปที่ 3.25 จะใช้ค่าระหว่าง 10 โอห์ม ถึง 100 โอห์ม เพื่อป้องกันการเกิดการแกว่งของสัญญาณที่ขาเกตของไอจีบีที ซึ่งในวิทยานิพนธ์นี้เลือกใช้ค่า R2 เท่ากับ 39 โอห์ม เนื่องจากสัญญาณที่ด้านออกของ Opto Isolate เป็นสัญญาณพัลส์ PWM ที่ประกอบด้วย ฮาร์มอนิกส์ของสัญญาณไซน์หลายความถี่ซึ่งอาจทำให้เกิดการออสซิลเลทได้จึงจำเป็นต้องใส่ตัวต้านทาน R2 เพื่อควบคุมไม่ให้เกิดการแกว่งของสัญญาณ



รูปที่ 3.36 วงจรภาคขับสวิตช์ไอจีบีที

การออกแบบ  $R1$  กำหนดให้กระแส ( $I_F$ ) ที่ไหลผ่าน TPL250 มีค่าเท่ากับมีค่าเท่ากับ 10 มิลลิ – แอมป์ และแรงดัน  $V_F$  เท่ากับ 1.6 โวลต์ โดยที่  $V_{CC}$  มีค่าเท่ากับ 5 โวลต์ จะได้ว่า

$$R_1 = \frac{V_{CC} - V_F}{I_F} \quad (3.2)$$

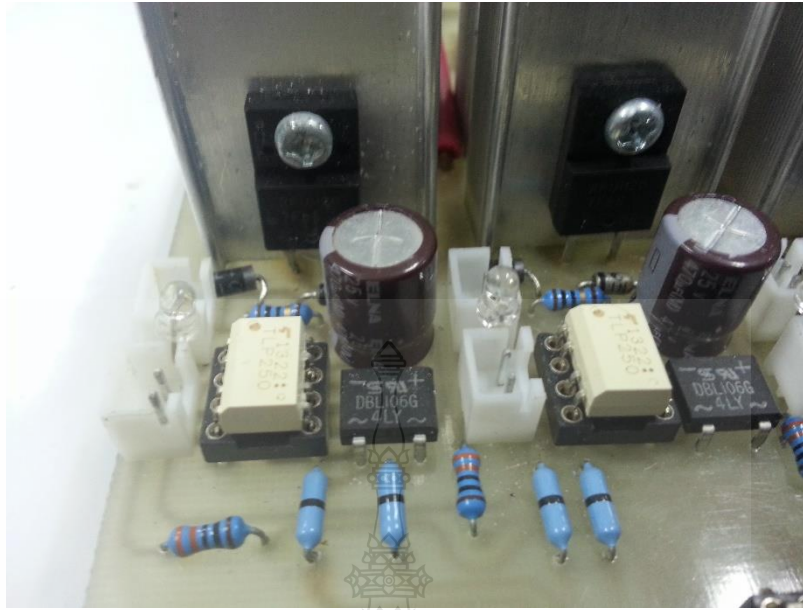
$$= \frac{5V - 1.6V}{10mA}$$

$$= 340\Omega$$

ดังนั้นในวิทยานิพนธ์นี้เลือกใช้ค่า 330 โอห์ม โดยจะได้กระแสประมาณ 10.3 มิลลิแอมป์ ซึ่งวงจรยังสามารถทำงานได้ ส่วนชุดขับเคลื่อนของไอจีบีที (IGBT) ทั้ง 24 ตัว นั้นได้ใช้วงจรขับไอจีบีที ขับเกดไอจีบีที (IGBT) คู่บนกับคู่ล่างที่แสดงบล็อกไดอะแกรม โดยลักษณะของชุดขับไอจีบีที (IGBT) มีลักษณะดังนี้

1. การขับเคลื่อนอินเทอร์ล็อก (Interlock) ระหว่างไอจีบีที (IGBT)
2. มีหม้อแปลงแยกกราวด์ (Ground Isolator)
3. สร้างชุดแหล่งจ่ายไฟฟ้ากระแสตรงเพื่อจ่ายให้กับชุดขับ ไอจีบีที (IGBT) แรงดันไฟฟ้า > 15V





รูปที่ 3.37 วงจรแผ่น PCB ของชุดขับไอจีบีที (IGBT)

### 3.5.2 การออกแบบวงจร Dead Time

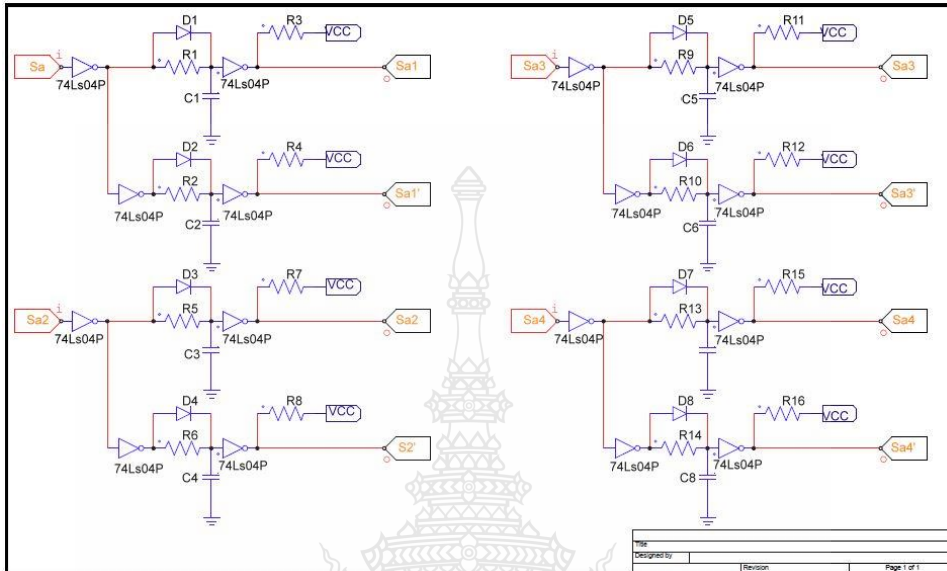
เนื่องจากสัญญาณที่ได้จากบอร์ดควบคุม STM32F417IG ต้องทำการกลับรูปคลื่นสัญญาณเพราะในวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ต้องการสัญญาณควบคุมอุปกรณ์ สวิตซ์ IGBT ที่อยู่ในเฟสเดียวกัน จะมีสัญญาณที่มีเฟสตรงข้ามกันอยู่ 4 สัญญาณรวม 3 เฟส ต้องกลับสัญญาณทั้งหมด 12 สัญญาณ ดังนั้นจึงเลือกใช้ไอซีเบอร์ 74LS04P ในงานวิจัยนี้เพื่อใช้ในการกลับสัญญาณดังรูปที่ 3.38



รูปที่ 3.38 ไอซีเบอร์ 74LS04P

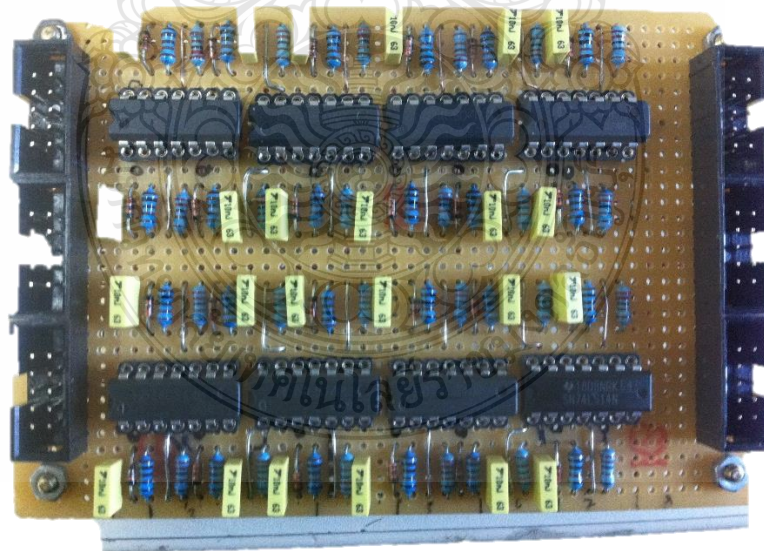
ในการทำการงานของอุปกรณ์สวิตซ์ IGBT เมื่อมีการกลับเฟสอุปกรณ์ IGBT จะไม่สามารถเปลี่ยนสภาวะการทำงานได้รวดเร็วเท่ากับสัญญาณที่ออกจากบอร์ด STM32F417IG จึงต้องทำการหน่วงเวลาสัญญาณที่ทำการกลับ ให้มีค่ามากกว่าค่า  $t_d$  ของอุปกรณ์สวิตซ์ IGBT เพื่อป้องกันการลัดวงจร ของรูปคลื่นสัญญาณ ในงานวิจัยนี้ใช้ IGBT เบอร์ IRG4PH40UD ซึ่งมีค่า  $t_d = 240 \text{ ns}$

ดังนั้นจึงทำการออกแบบวงจร Dead Time ที่หน่วงสัญญาณที่  $2.7 \mu s$  ซึ่งเพียงพอกับการทำงานของ อุปกรณ์สวิตซ์ IGBT ดังรูปที่ 3.39



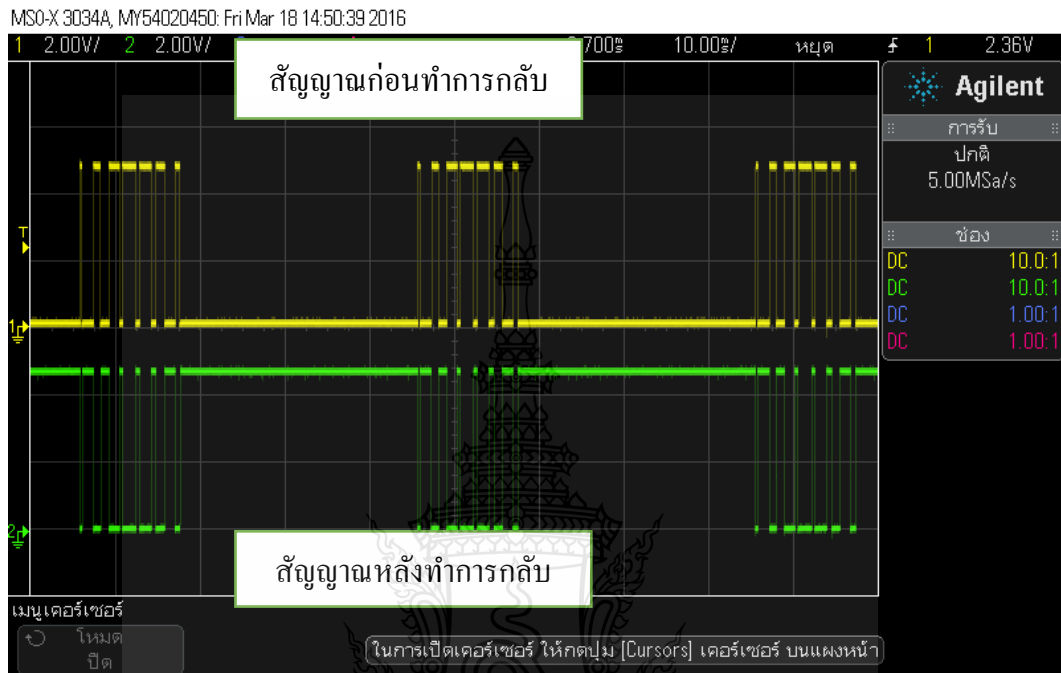
รูปที่ 3.39 วงจร Dead Time สำหรับไดโอดแคทมบ์อินเวอร์เตอร์ 5 ระดับ

จากนั้นนำวงจร Dead Time ที่ได้ ไปออกแบบแผ่น PCB ดังรูปที่ 3.40

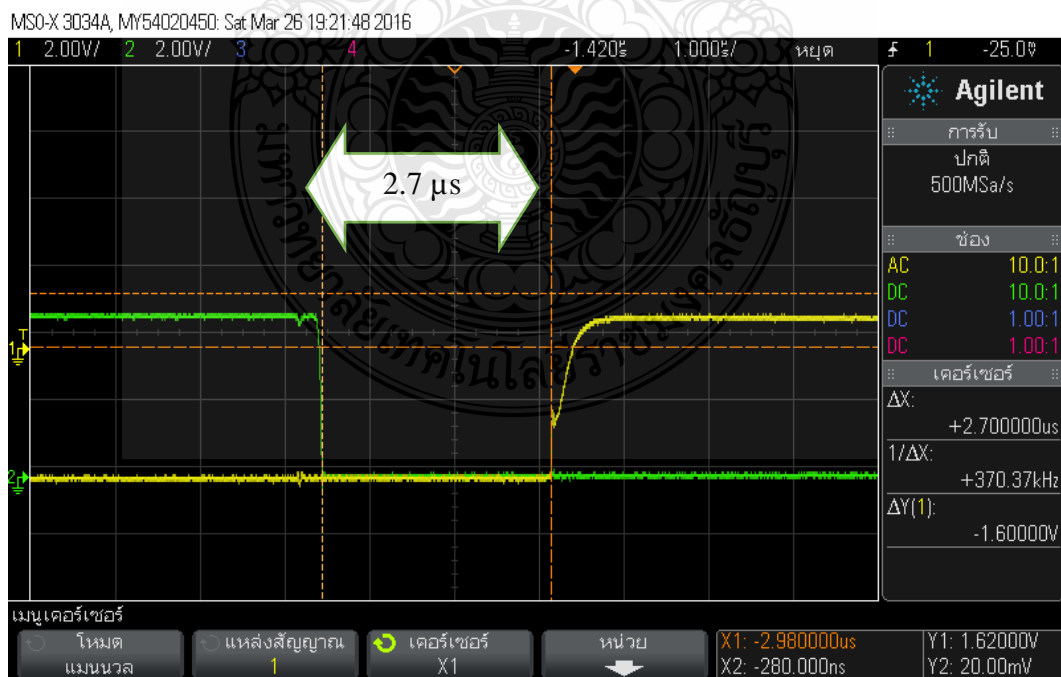


รูปที่ 3.40 แผ่น PCB วงจร Dead Time

จากวงจร Dead Time ที่ทำการออกแบบ ทำให้ได้สัญญาณที่วัดจากออสซิลโลสโคป ดังรูปที่ 3.41 และเมื่อทำการขยายรูปสัญญาณออกจะพบว่า สัญญาณก่อนและหลังทำการกลับมีการหน่วงเวลาที่  $2.7 \mu\text{s}$  ดังรูปที่ 3.42 เพื่อป้องกันการลัดวงจรของอุปกรณ์สวิตชิง IGBT



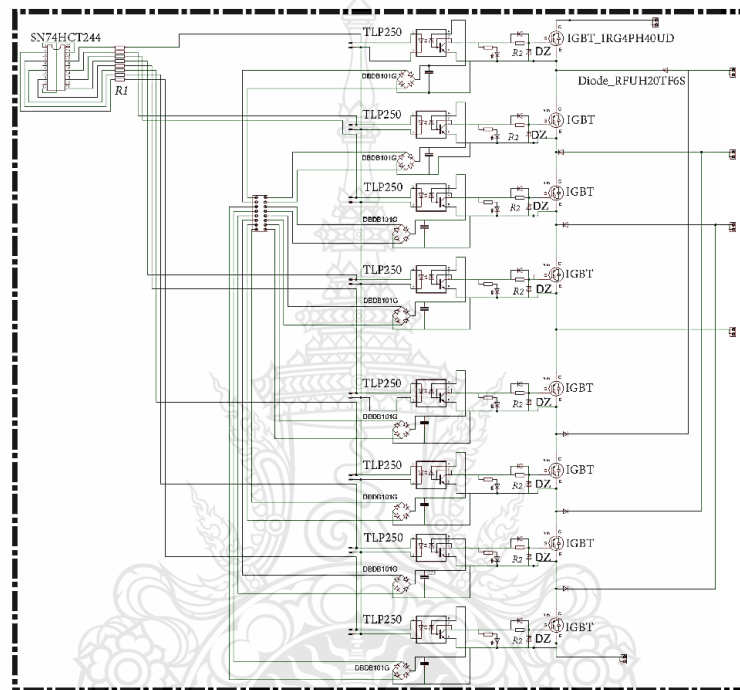
รูปที่ 3.41 สัญญาณ PWM ก่อนและหลังทำการกลับที่วัดได้จากออสซิลโลสโคป



รูปที่ 3.42 รูปขยายสัญญาณ PWM ก่อนและหลังทำการกลับที่วัดได้จากออสซิลโลสโคป

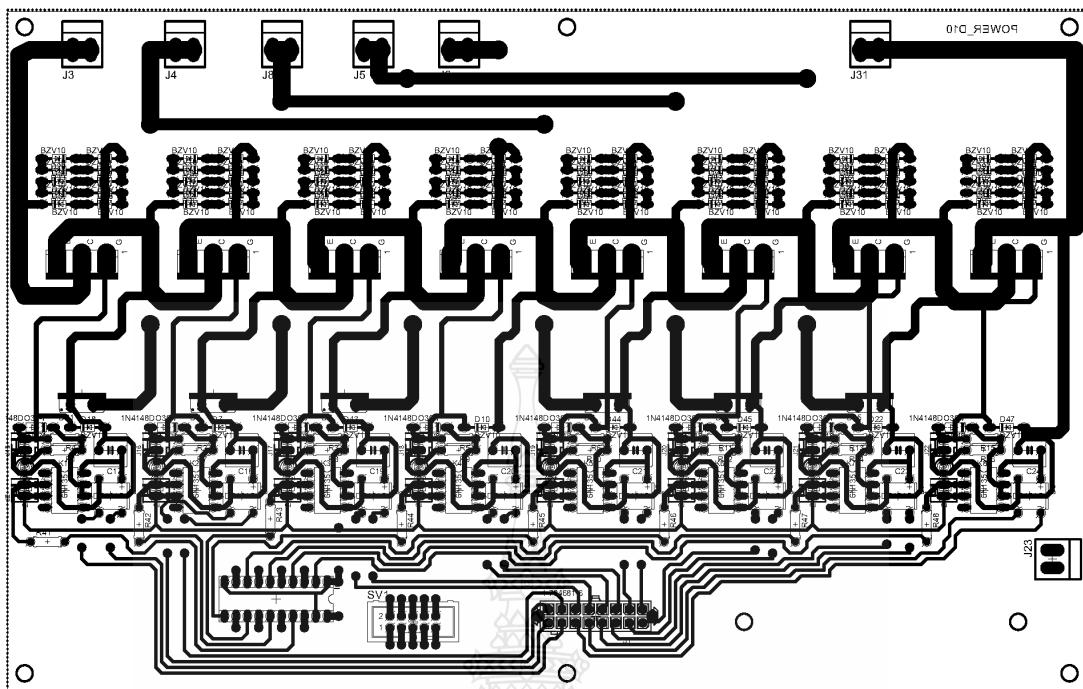
### 3.5.3 การออกแบบวงจรภาคกำลัง

ในส่วนของวงจรภาคกำลังประกอบด้วย ไอจีบีทีเบอร์ IRG4PH40UD เป็นตัวสวิตช์ขนาด 1200V,21A ทั้งหมด 24 ตัว แบ่งเป็นเฟสละ 8 ตัว จำนวน 3 เฟส โดย 1 แผ่น PCB จะใส่วงจรเป็น 1 เฟส และ ไดโอดแคลมป์ เบอร์ RFUH20TF6S เป็นไดโอดแบบ Super Fast Recovery Diode ขนาด 600V,20A เพื่อให้รองรับกับความถี่สูงของสัญญาณมอดูเลชั่น ทั้งหมด ๘ ตัว แบ่งเป็นเฟสละ 6 ตัว จำนวน 3 เฟส ซึ่งมีลักษณะวงจรดังรูปที่ 3.43

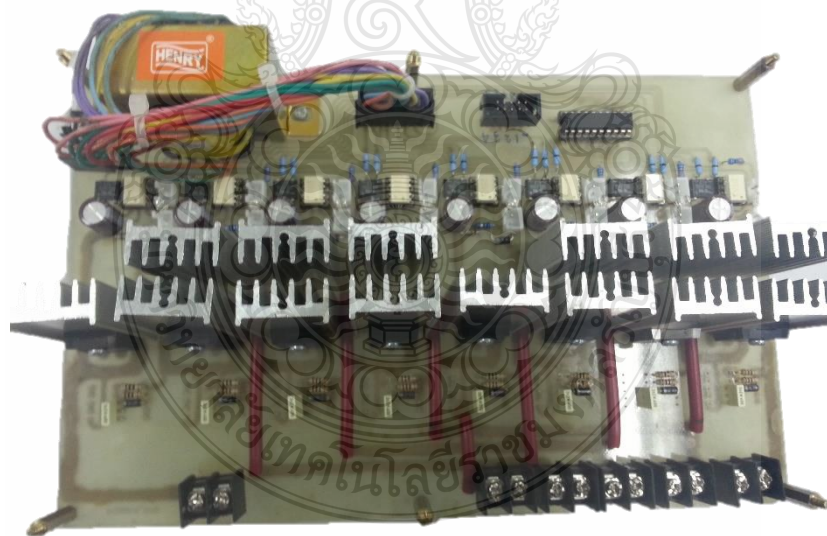


รูปที่ 3.43 การออกแบบวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ

โดยมีลายวงจรแผ่น PCB ดังรูปที่ 3.33 และแผ่น PCB ลงอุปกรณ์ของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ดังรูปที่ 3.44



รูปที่ 3.44 ลายวงจรแผ่น PCB ของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดเคลมป์ชนิด 5 ระดับ

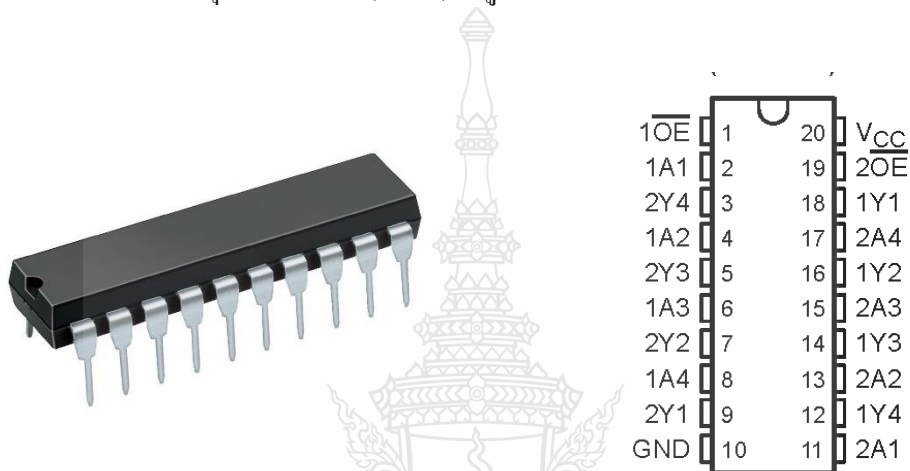


รูปที่ 3.45 วงจรแผ่น PCB ของวงจรไดโอดเคลมป์อินเวอร์เตอร์ 5 ระดับ



### 3.5.4 การออกแบบวงจรบัฟเฟอร์

เนื่องจากสัญญาณที่ออกจากบอร์ดควบคุม STM32F417IG มีระดับแรงดันไฟฟ้าขาออกที่ 3.3V และกระแสที่จ่ายซึ่งไม่เพียงพอที่จะส่งงานการทำงานของไอซีชุดขับไอจีบีที (IGBT) Opto Isolate TLP250 ทั้ง 24 ชุด ซึ่งต้องการแรงดันไฟฟ้าทำงานที่ 5V ดังนั้น จึงเลือกใช้ไอซีเบอร์ SN74HTC244 ในงานวิจัยนี้ ดังรูปที่ 3.46 เพื่อแยกแหล่งจ่ายแรงดันไฟฟ้าทำงานให้ได้ระดับแรงดันไฟฟ้าของสัญญาณชุดขับไอจีบีที (IGBT) อยู่ระดับแรงดันไฟฟ้า 5V และกระแสที่เพียงพอ



รูปที่ 3.46 ไอซีเบอร์ SN74HTC244

### 3.5.5 การออกแบบวงจรสับเบอร์

เนื่องจากรูปคลื่นของแรงดันที่ออกมาจากอุปกรณ์สวิตซ์ จะเกิดแรงดันเกินขณะอุปกรณ์สวิตซ์เริ่มนำกระแสและเริ่มหยุดนำกระแสในวงจรของโหลด ซึ่งสามารถแก้ไขโดยการใส่วงจรสับเบอร์เพิ่มเข้าไป โดยทำการเลือกใช้ RCD สับเบอร์ในงานวิจัยนี้ ดังนั้นจึงต้องหาค่าของ  $C_s$  และ  $R_s$  ของสับเบอร์ที่ใส่เข้าไป โดยแทนค่าจากสมการในบทที่ 2 ดังนี้

หาค่า  $C_s$  จากสมการ 2.10 แทนค่ากระแสแรงดันเข้าและเวลาในการหยุดนำกระแสของสวิตซ์

จะได้ 
$$C_s = \frac{1 \times 510 \times 10^{-9}}{2 \times 120} = 2.125 \text{ นาโนฟารัด}$$

หาค่า  $R_s$  จากสมการ 2.12 แทนค่าตัวแปรลงในสมการ

จะได้ 
$$R_s \leq \frac{42 \times 10^{-9}}{5 \times 2.125 \times 10^{-9}} \text{ โอห์ม}$$

ทำการหาค่ากำลังไฟฟ้าสูญเสียที่ไอจีบีทีขณะเริ่มหยุดนำกระแส โดยแทนค่าจากสมการที่ 2.13

$$P_Q = \frac{1}{2} \times 1 \times 120 \left( (240 + 510) \times 10^{-9} \right) \times 1050 = 0.04725 \text{ วัตต์}$$

หลังจากนั้นทำการหาค่ากำลังไฟฟ้าสูญเสียที่ไอจีบีที เมื่อใส่วงจรสับเบอร์แล้ว โดยแทนค่าจากสมการที่ 2.14

$$P_Q = \frac{1^2 \times (510 \times 10^{-9})^2 \times 1050}{24 \times (18 \times 10^{-9})} = 0.6321 \times 10^{-3} \text{ วัตต์}$$

ทำการหาค่าพลังงานสะสมที่ตัวเก็บประจุในวงจรสับเบอร์ โดยแทนค่าจากสมการที่ 2.15

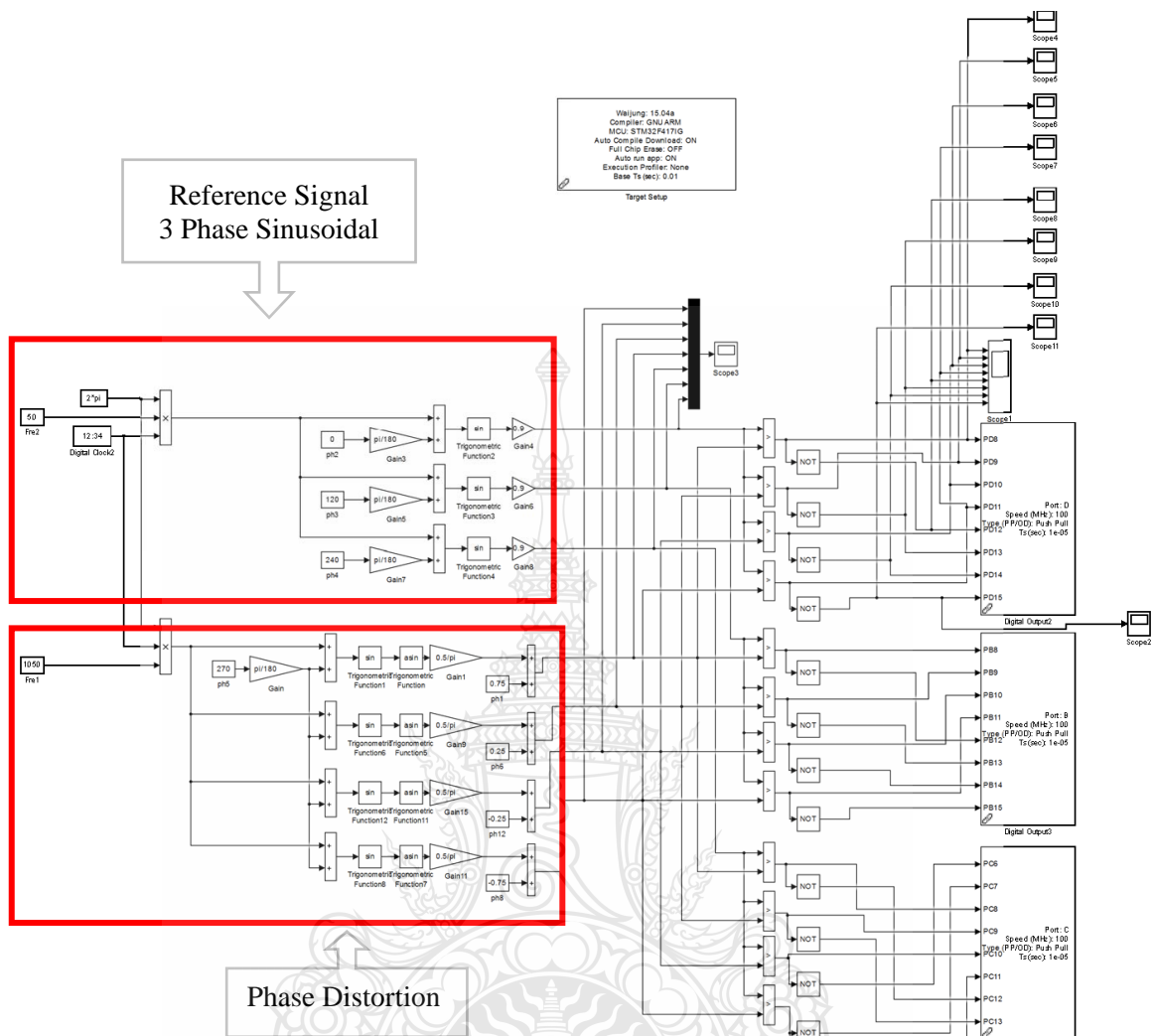
$$W = \frac{1}{2} \times 18 \times 10^{-9} \times 120^2 = 0.0792 \times 10^{-3} \text{ วัตต์}$$

ทำการหาค่ากำลังไฟฟ้าที่ตัวต้านทานในวงจรสับเบอร์ โดยแทนค่าจากสมการที่ 2.16

$$P_R = \frac{1}{2} \times 18 \times 10^{-9} \times 120^2 \times 1050 = 0.13608 \text{ วัตต์}$$

จะเห็นว่าค่าตัวเก็บประจุสามารถใช้ลดค่ากำลังไฟฟ้าสูญเสียที่ทรานซิสเตอร์ได้แต่เป็นการสูญเสียกำลังไฟฟ้าที่ตัวต้านทานได้เช่นกัน

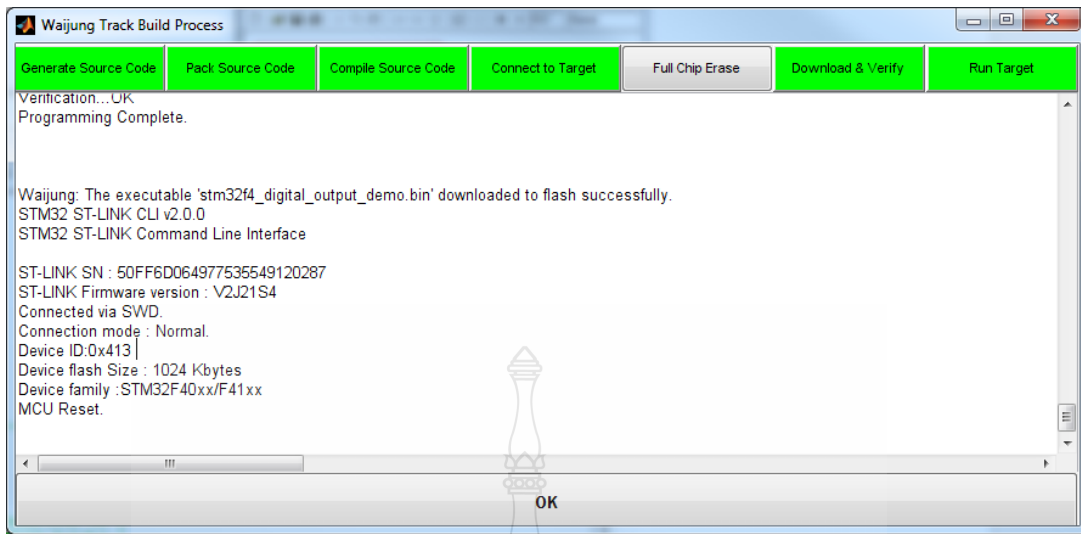
หลังจากที่ทำการสร้างวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ แล้วจึงทำการเขียนสัญญาณมอดูเลชันเพื่อควบคุมการทำงานอุปกรณ์สวิตซิ่ง (IGBT) โดยใช้โปรแกรม MATLAB/Simulink ดังรูปที่ 3.47



รูปที่ 3.47 แผนภาพ Simulink แสดงตัวอย่างสัญญาณมอดูเลชัน SPWM แบบ PD ผ่านพอร์ต I/O ของบอร์ดควบคุม STM32F417IG

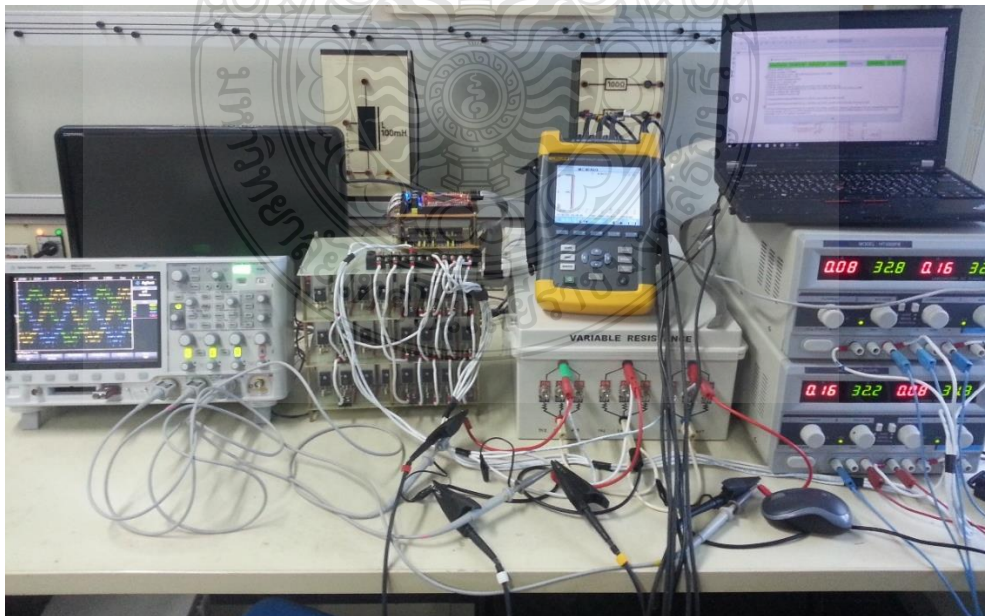
ซึ่งจะต้องทำงานสัญญาณมอดูเลชันให้ออกมาที่พอร์ต I/O ของบอร์ดคอนโทรลเลอร์เฟส STM32F417IG โดยใช้ Waijung Blockset ที่อยู่ใน Simulink Library จากนั้นทำการ Build mode (เพื่อ Compile และ Download) ลงในบอร์ดควบคุม STM32F417IG โดยกดปุ่ม Ctrl+B โปรแกรม MATLAB/Simulink จะสร้าง Source ไฟล์ หลังจากนั้นบอร์ดควบคุม STM32F417IG จะ Compile source ไฟล์เหล่านั้นด้วย C Compiler ให้เป็น Binary หรือ Hex ไฟล์ เมื่อ Compile เสร็จสิ้น Waijung จะ download Binary ไฟล์ ลงในบอร์ดควบคุม STM32F417IG ผ่าน ST-Link โดยอัตโนมัติ หน้าต่าง Waijung Track Build process จะแสดงผลการดำเนินงานในแต่ละขั้นตอน ดังรูปที่ 3.48





รูปที่ 3.48 หน้าต่าง Waijung Track Build Process

หลังจากนั้นนำบอร์ดควบคุม STM32F417IG ไปเชื่อมต่อกับอินเวอร์เตอร์ 3 เฟส แบบ ไดโอดแคลมป์ชนิด 5 ระดับเพื่อควบคุมการทำงานอุปกรณ์สวิตซิ่ง (IGBT) จากนั้นวัดผลของค่า THD<sub>v</sub>แรงดันไฟฟ้าขาออก เก็บผลของค่าที่ได้ จากนั้นทำการเปลี่ยนรูปแบบของการมอดูเลชั่นที่จะทดสอบตามที่กล่าวมาข้างต้น ในโปรแกรม MATLAB/Simulink จากนั้นก็เริ่มกระบวนการทดสอบรูปแบบการมอดูเลชั่นต่างๆ แล้วนำค่า THD<sub>v</sub> ของแรงดันขาออก เพื่อการเปรียบเทียบว่า ค่า THD<sub>v</sub> ที่ได้ว่าเป็นทิศทางเดียวกับผลที่ได้จากการ จำลองด้วยโปรแกรม MATLAB/Simulink หรือไม่



รูปที่ 3.49 เชื่อมต่อบอร์ดควบคุม STM32F417IG กับวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ

## บทที่ 4

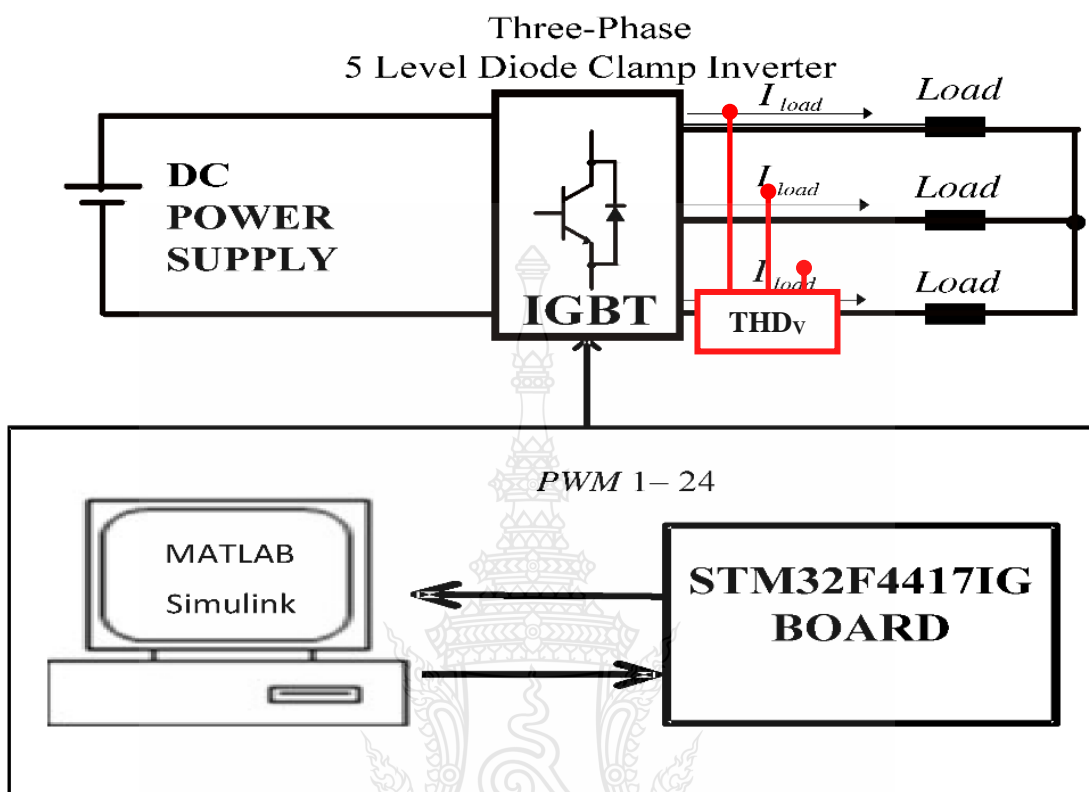
### ผลการวิจัย

หลังจากทำการจำลองการทำงานด้วยโปรแกรม MATLAB/Simulink เพื่อเปรียบเทียบรูปแบบการมอดูเลชันดังที่กล่าวในบทที่ 3 ด้วยโหลด =  $500\Omega$  และแบบไม่มีโหลดไปแล้วนั้น จากนั้นทำการทดสอบและเปรียบเทียบแรงดันด้านออกจากเครื่องต้นแบบ (prototype) ของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ด้วยโหลดแบบเดียวกัน เพื่อทำการเปรียบเทียบค่า  $THD_V$  ที่ได้จากเครื่องต้นแบบ ว่าให้ผลที่เป็นทิศทางเดียวกันกับผลที่ได้จากการจำลองด้วยโปรแกรม MATLAB/Simulink หรือไม่



รูปที่ 4.1 เปรียบเทียบแรงดันด้านออก MATLAB/Simulink กับ เครื่องต้นแบบ

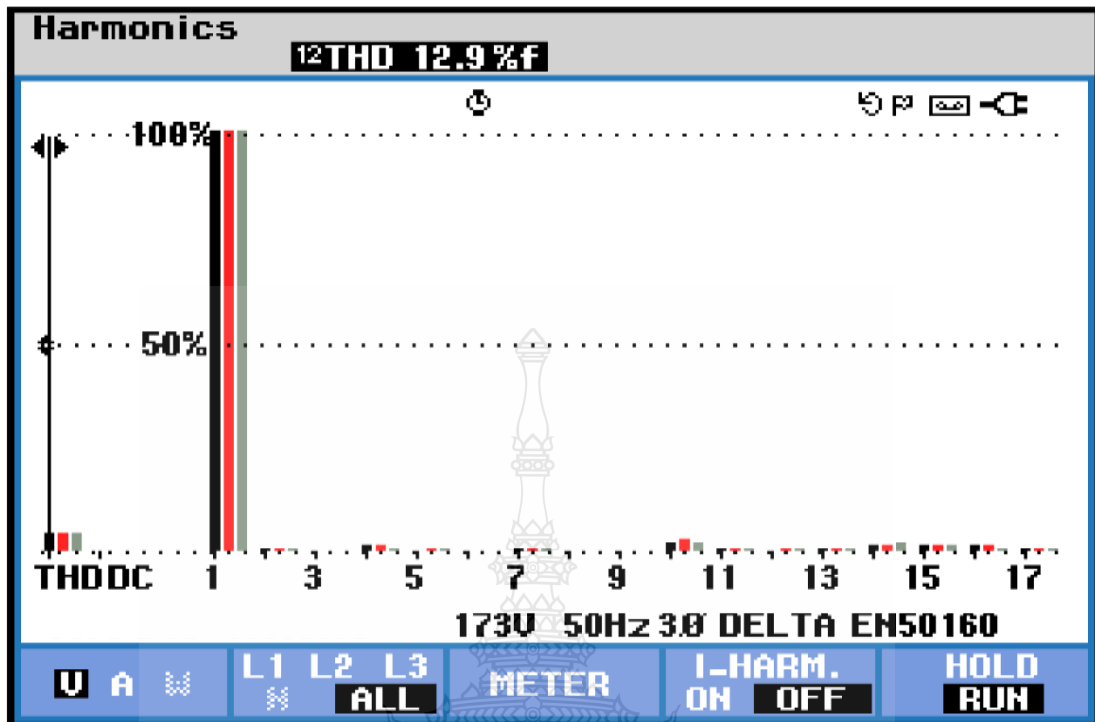
ทำการวัดค่า  $THD_v$  ของแรงดันขาออกจากเครื่องต้นแบบดังรูปที่ 4.2



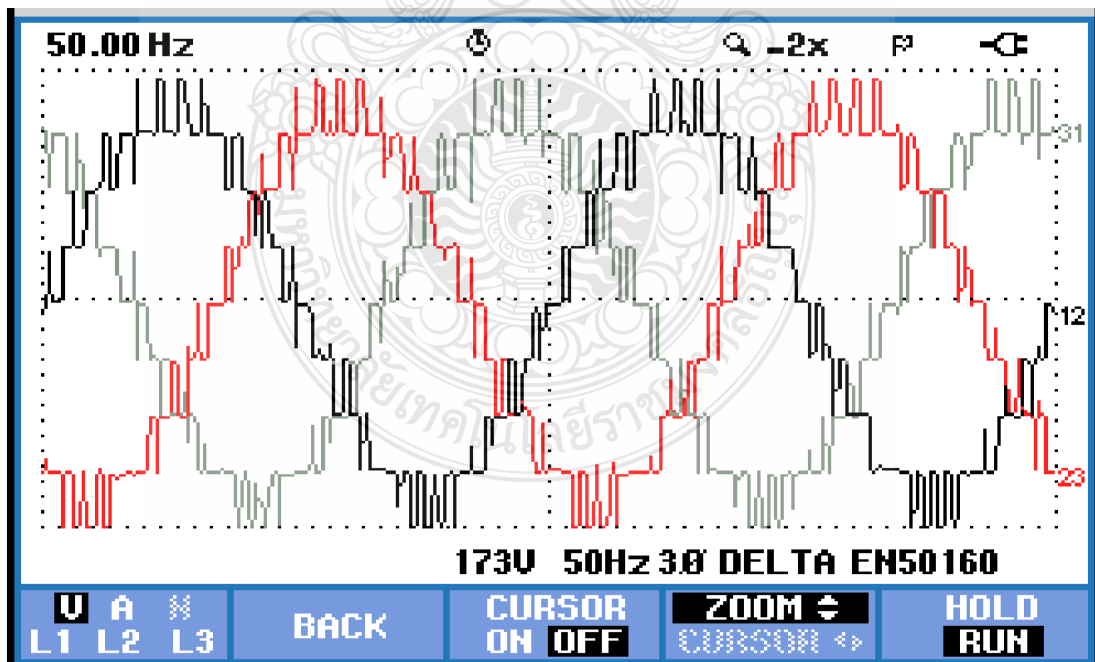
รูปที่ 4.2 ตำแหน่งการวัดค่า  $THD_v$  จากโครงสร้างส่วนประกอบของงานวิจัย

#### 4.1 ผลการทำงานของวงจรจากเครื่องต้นแบบด้วย Power meter

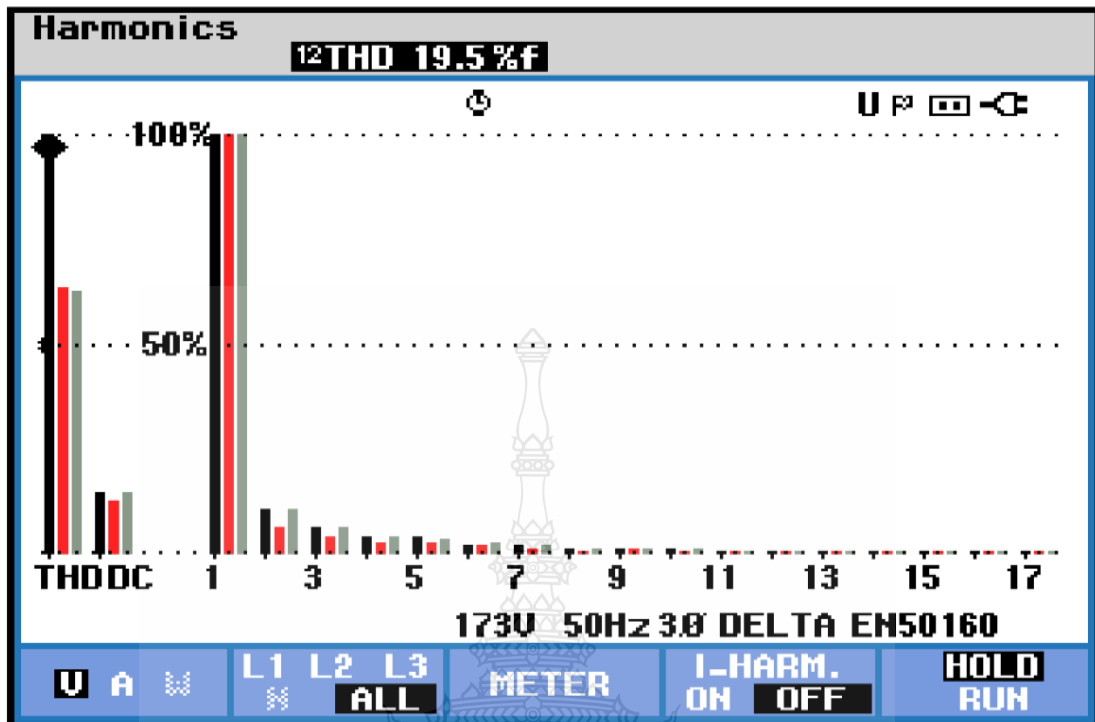
การออกแบบวงจรอินเวอร์เตอร์ของเครื่องต้นแบบเป็นรูปแบบการมอดูเลชันแบบ SPWM และ HIPWM และวิธีการมอดูเลชันบนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD, POD, APOD และเมื่อนำเครื่องต้นแบบไปวัดค่า  $THD_v$  ด้วยเครื่อง Power meter ยี่ห้อ FLUKE รุ่น 535 เพื่อวัดความถี่หลักมูลที่ 50 เฮิร์ตซ์ จนถึงฮาร์โมนิกส์ลำดับที่ 51 และวัดรูปแบบของรูปคลื่น ได้ผลดังรูปที่ 4.3 - 4.26



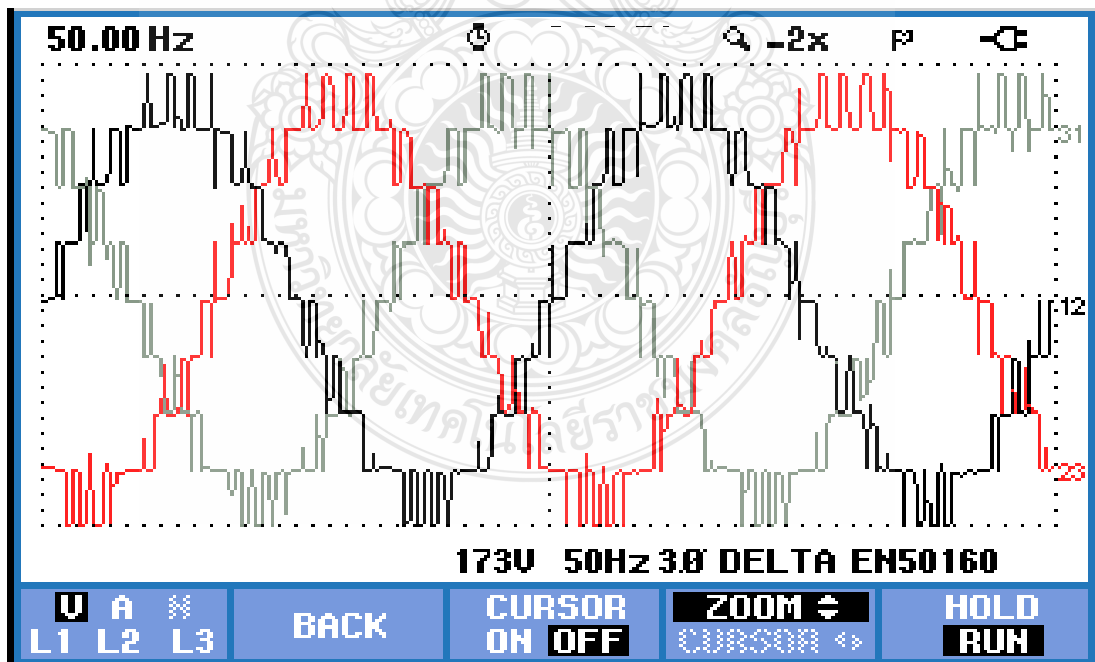
รูปที่ 4.3 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ SPWM บน PD



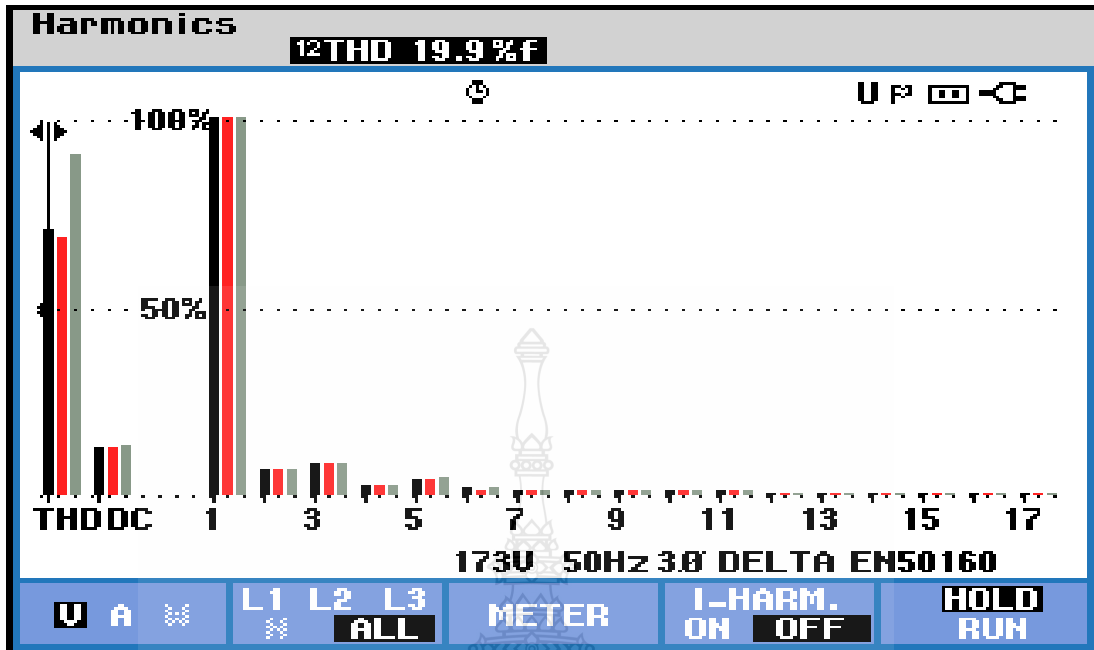
รูปที่ 4.4 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ SPWM บน PD



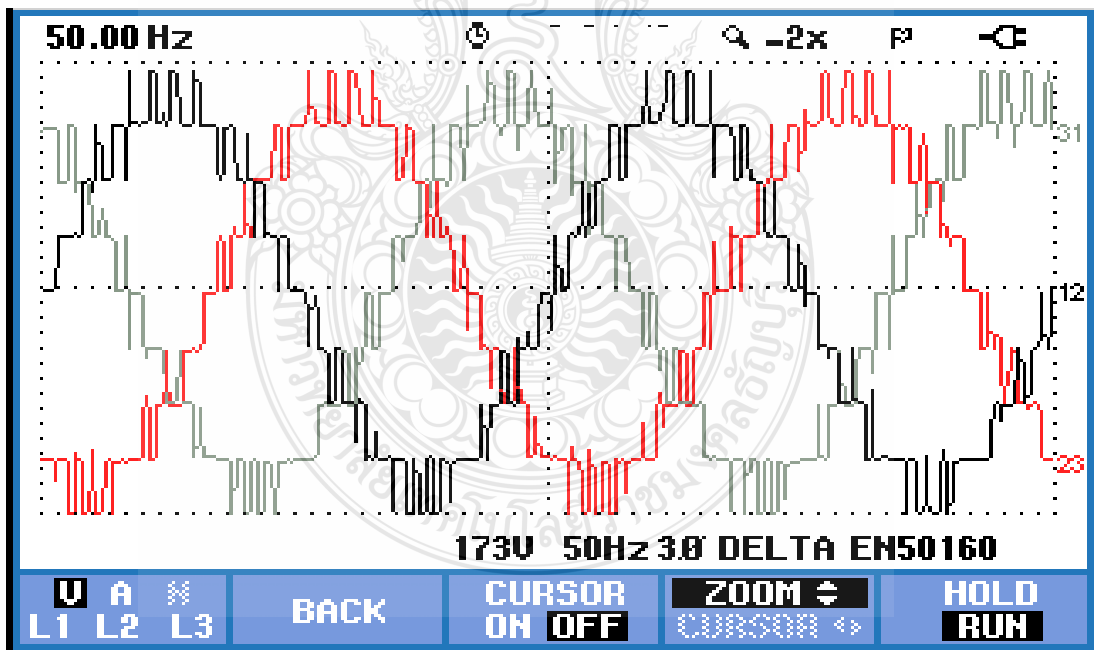
รูปที่ 4.5 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ SPWM บน POD



รูปที่ 4.6 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ SPWM บน POD

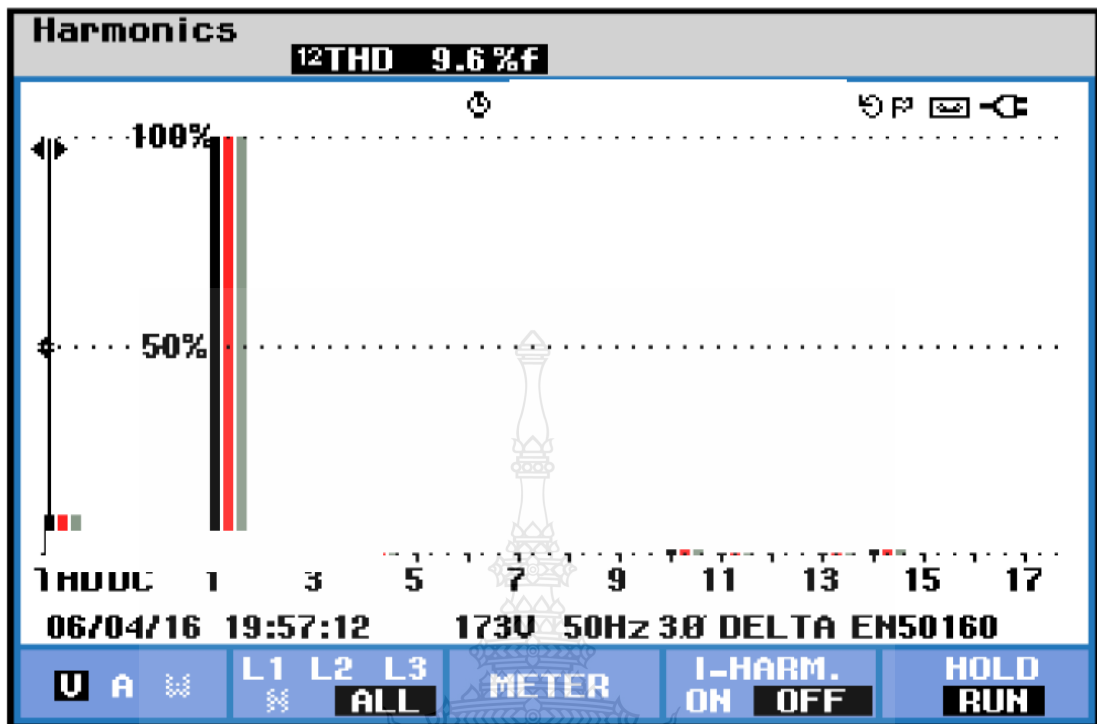


รูปที่ 4.7 ค่า THD<sub>v</sub> ของแรงดันขาออกในสถานะไม่มีโหลด โดยใช้ SPWM บน APOD

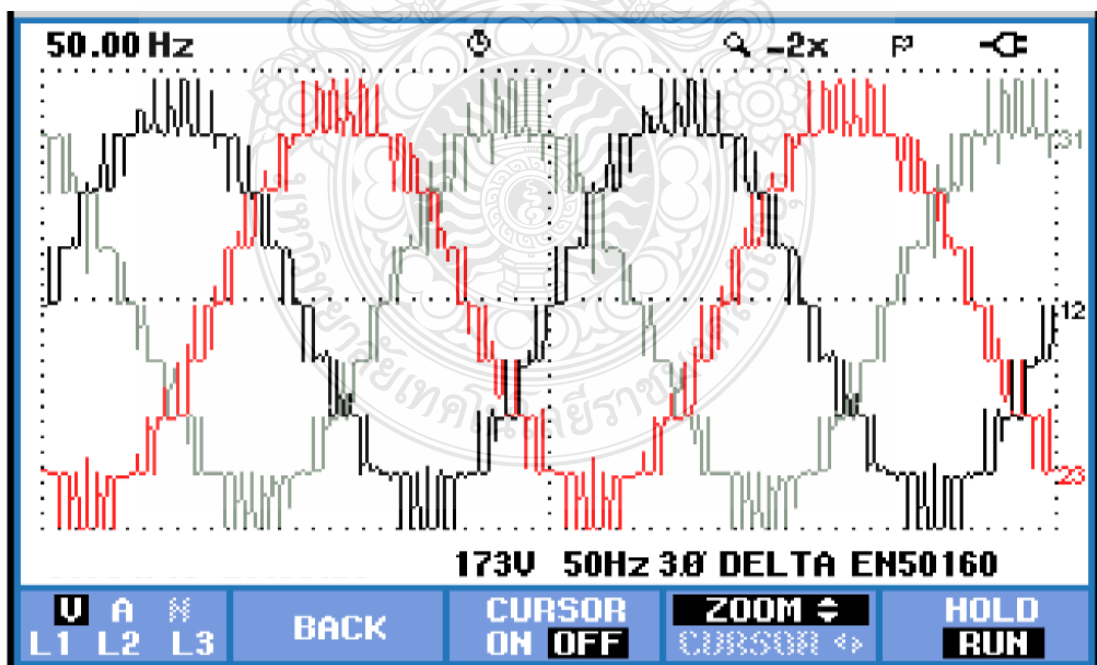


รูปที่ 4.8 รูปแบบของรูปคลื่นแรงดันขาออกในสถานะไม่มีโหลด โดยใช้ SPWM บน APOD

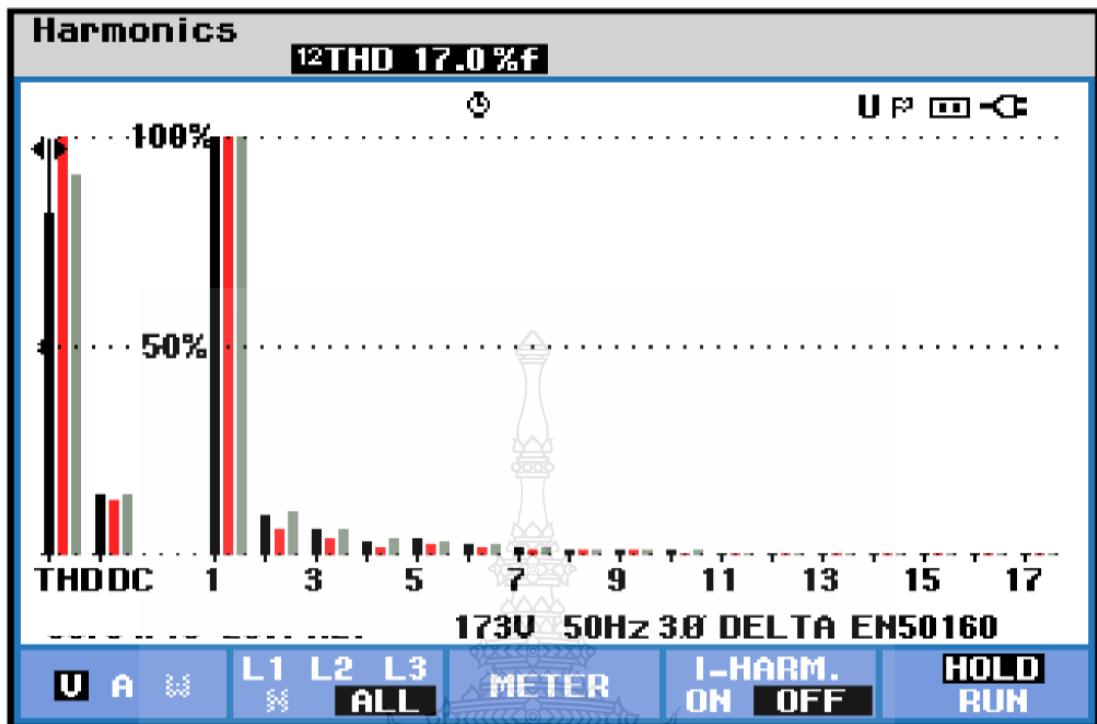
จากรูปที่ 4.3- 4.8 จะเห็นได้ว่าค่า THD<sub>v</sub> ของแรงดันขาออกในสถานะไม่มีโหลดโดยใช้ SPWM ของแบบ POD และ APOD มีค่าใกล้เคียงกันแต่แบบ PD ให้ค่า THD<sub>v</sub> ที่ต่ำที่สุด



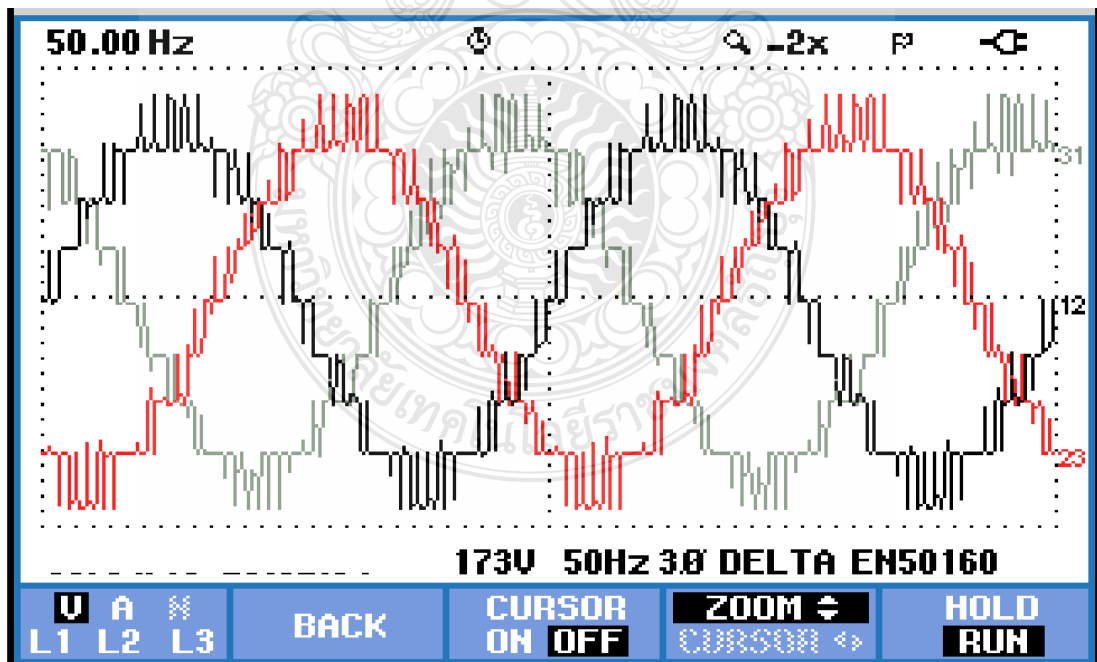
รูปที่ 4.9 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน PD



รูปที่ 4.10 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน PD

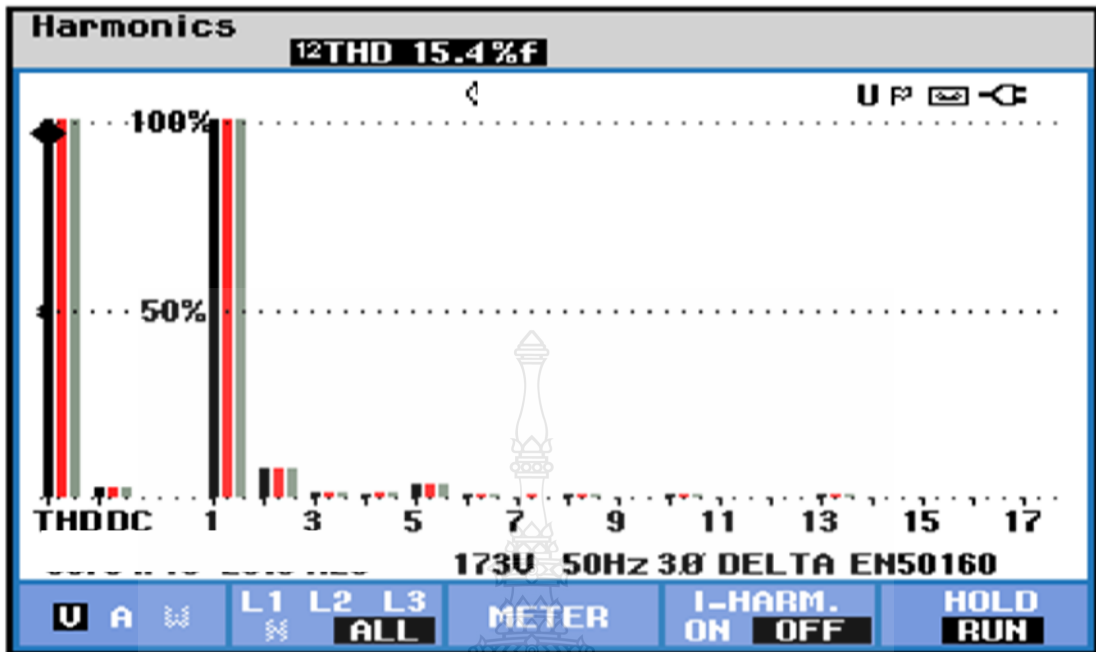


รูปที่ 4.11 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน POD

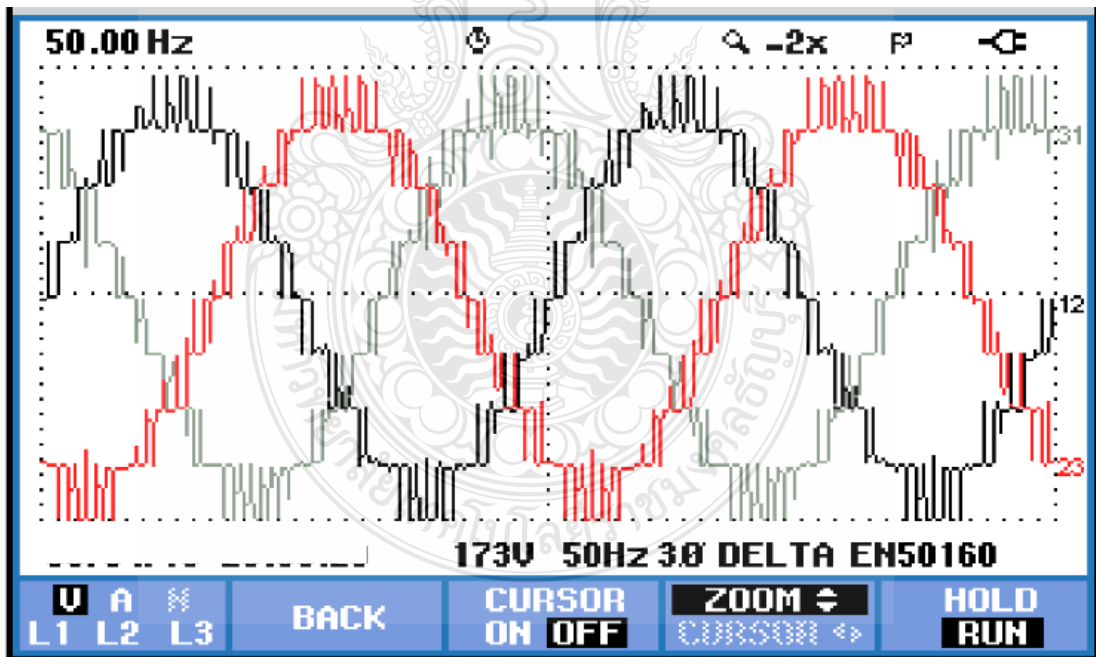


รูปที่ 4.12 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน POD



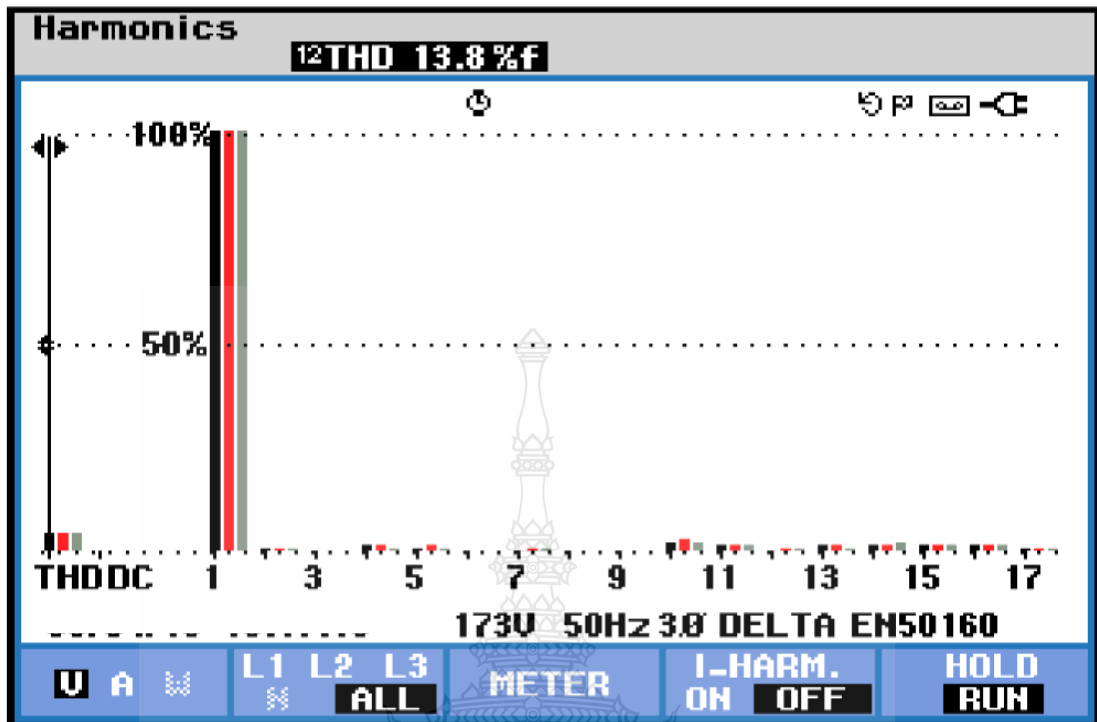


รูปที่ 4.13 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน APOD

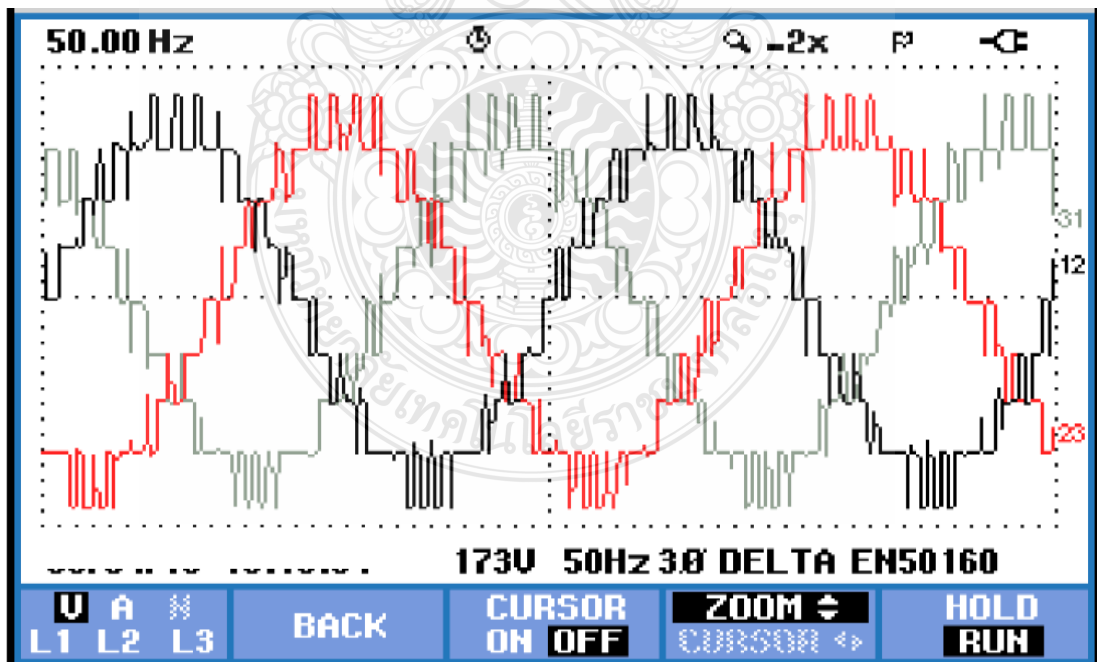


รูปที่ 4.14 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะไม่มีโหลด โดยใช้ HIPWM บน APOD

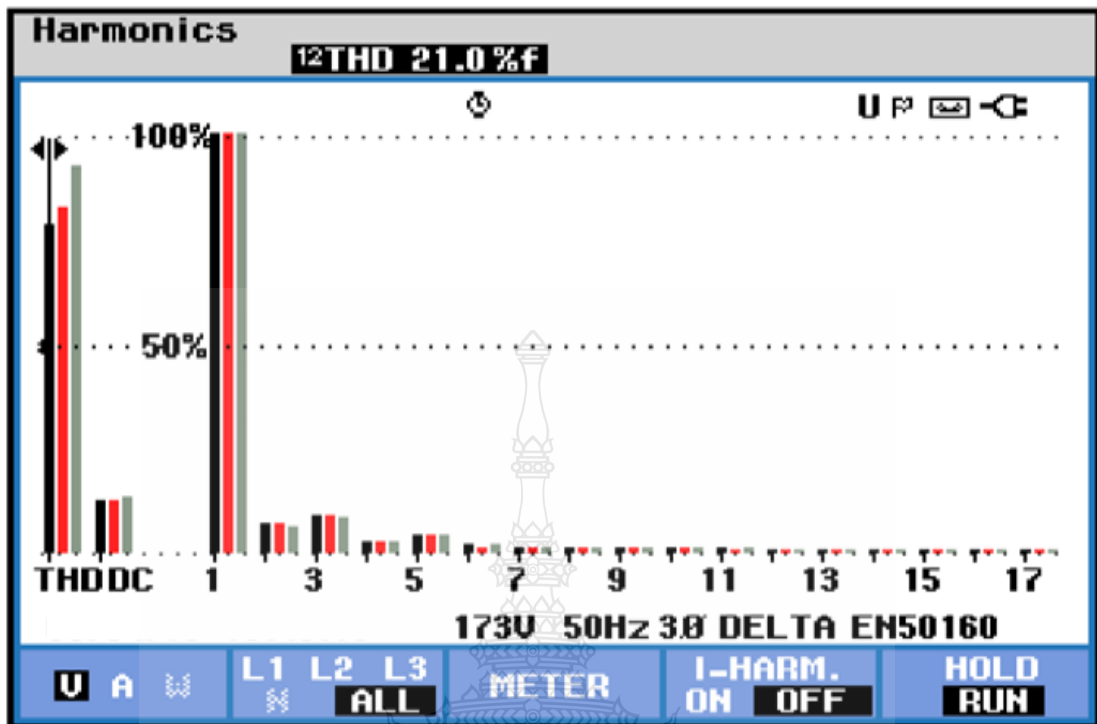
จากรูปที่ 4.9– 4.14 จะเห็นได้ว่าค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะไม่มีโหลดโดยใช้ HIPWM ของแบบ POD และ APOD มีค่าใกล้เคียงกันแต่แบบ PD ให้ค่า THD<sub>v</sub> ที่ต่ำที่สุด



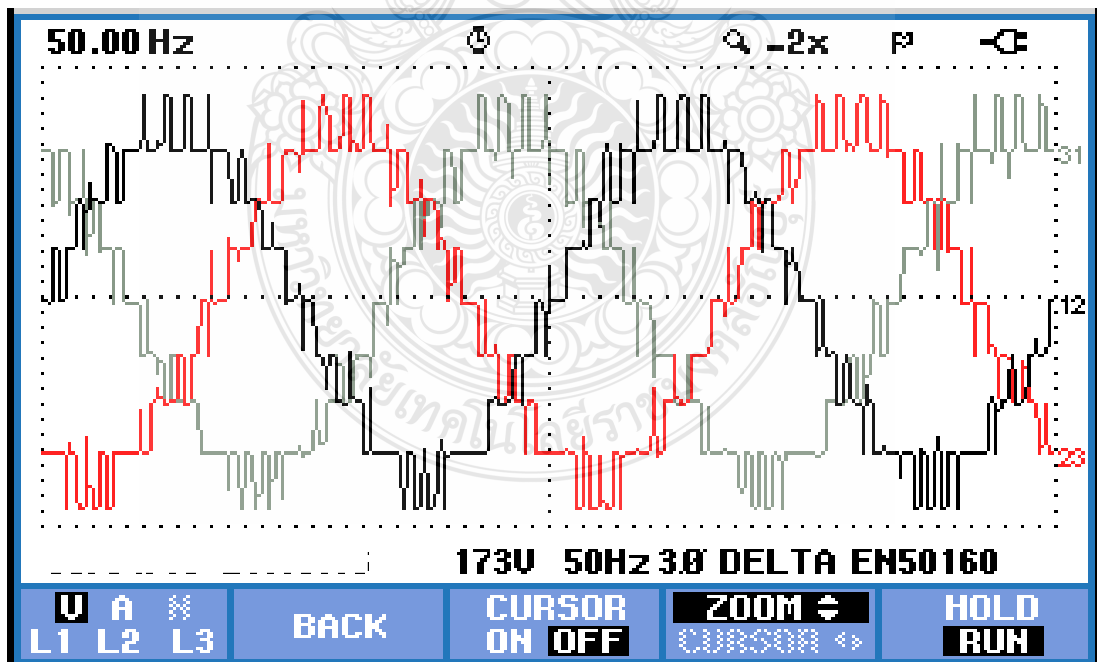
รูปที่ 4.15 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ SPWM บน PD



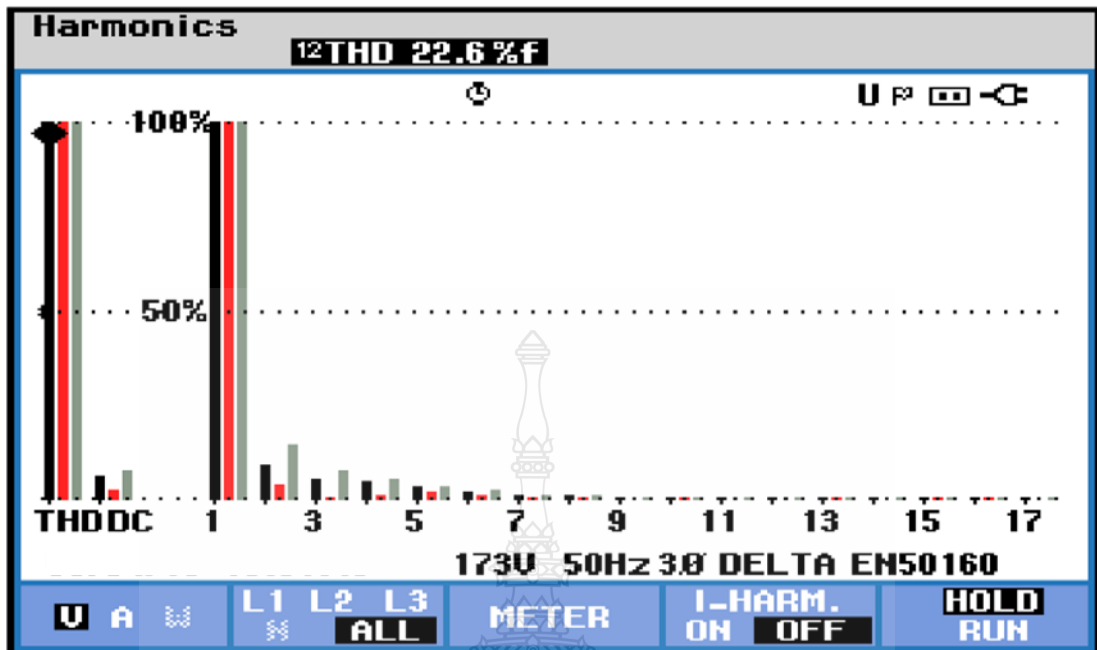
รูปที่ 4.16 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ SPWM บน PD



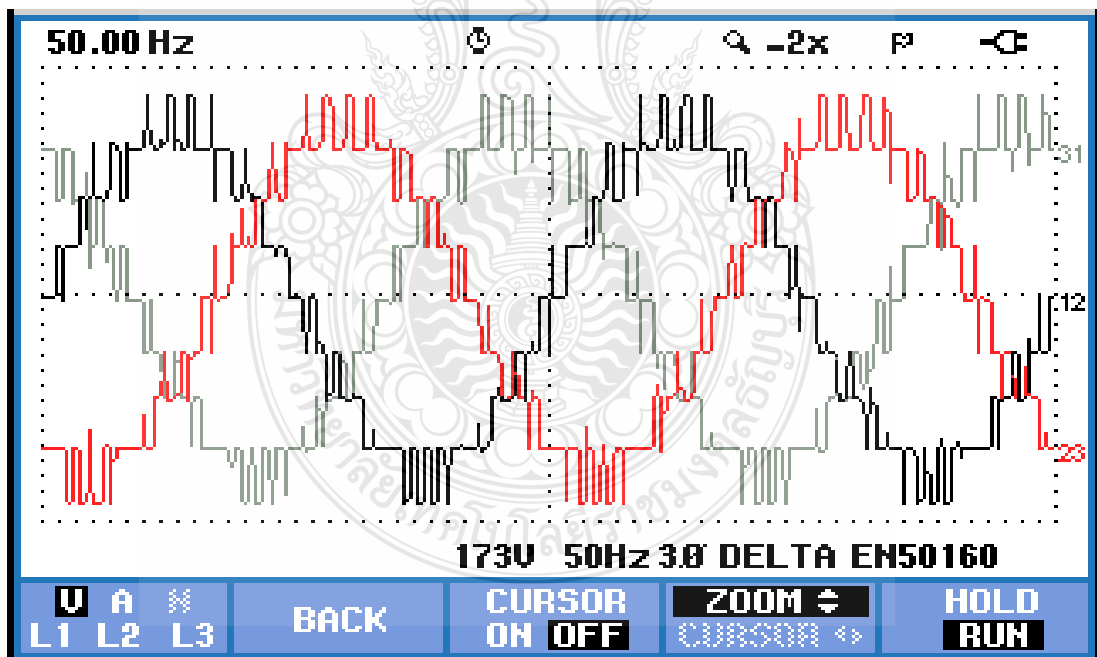
รูปที่ 4.17 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ SPWM บน POD



รูปที่ 4.18 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ SPWM บน POD

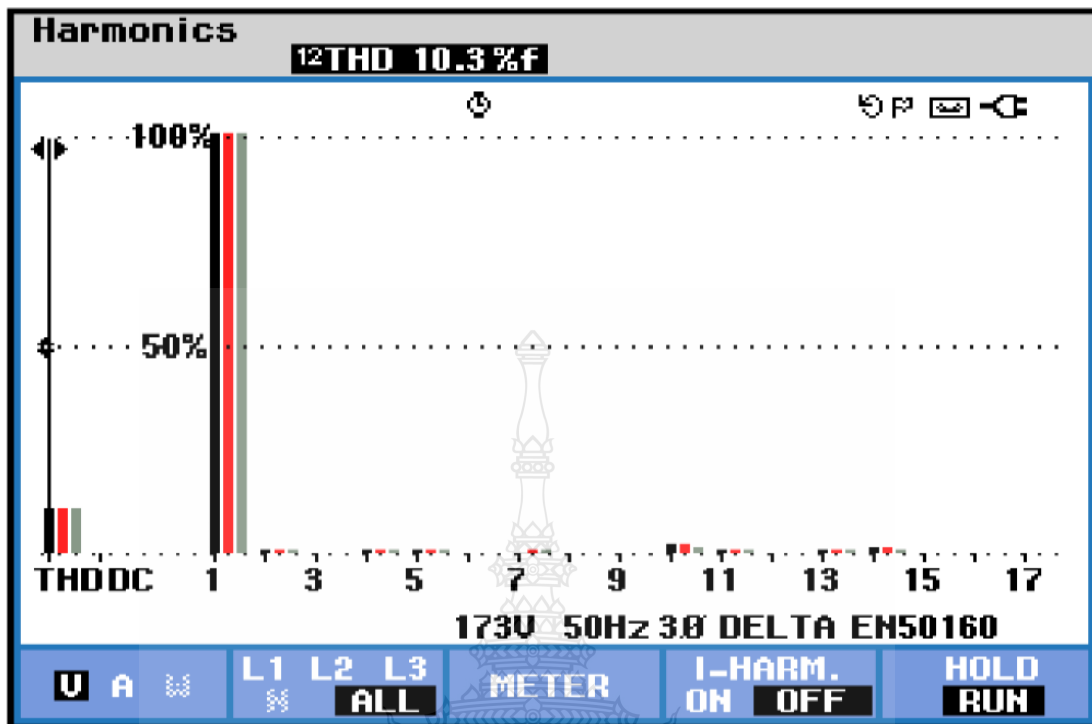


รูปที่ 4.19 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ SPWM บน APOD

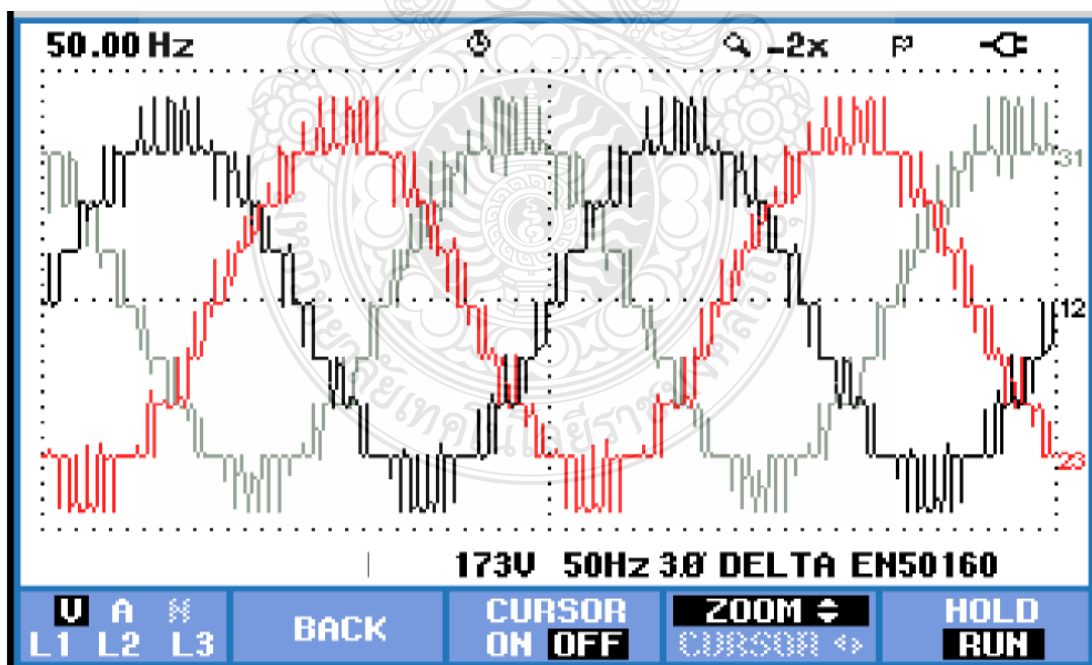


รูปที่ 4.20 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ SPWM บน APOD

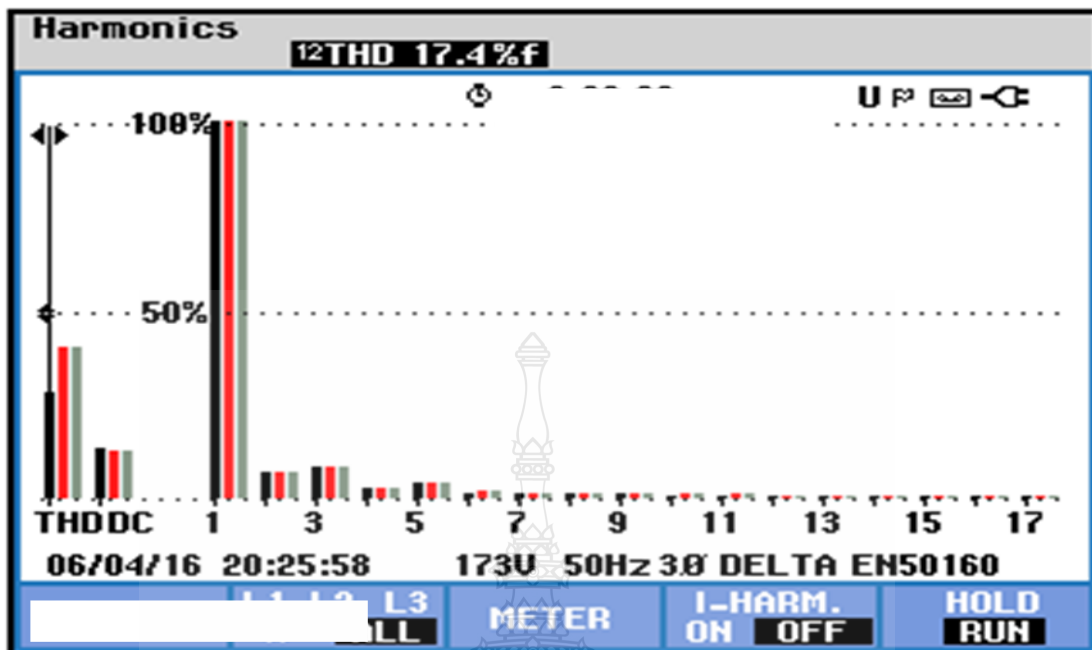
จากรูปที่ 4.15 – 4.20 จะเห็นได้ว่าค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ SPWM ของแบบ POD และ APOD มีค่าใกล้เคียงกันแต่แบบ PD ให้ค่า THD<sub>v</sub> ที่ต่ำที่สุด



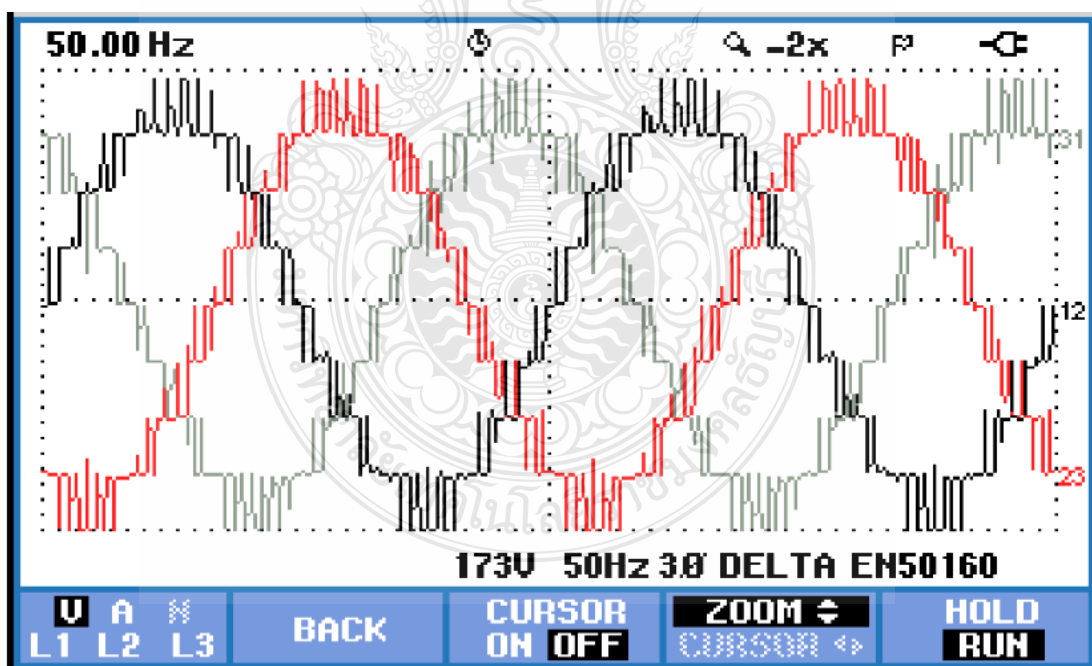
รูปที่ 4.21 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ HIPWM บน PD



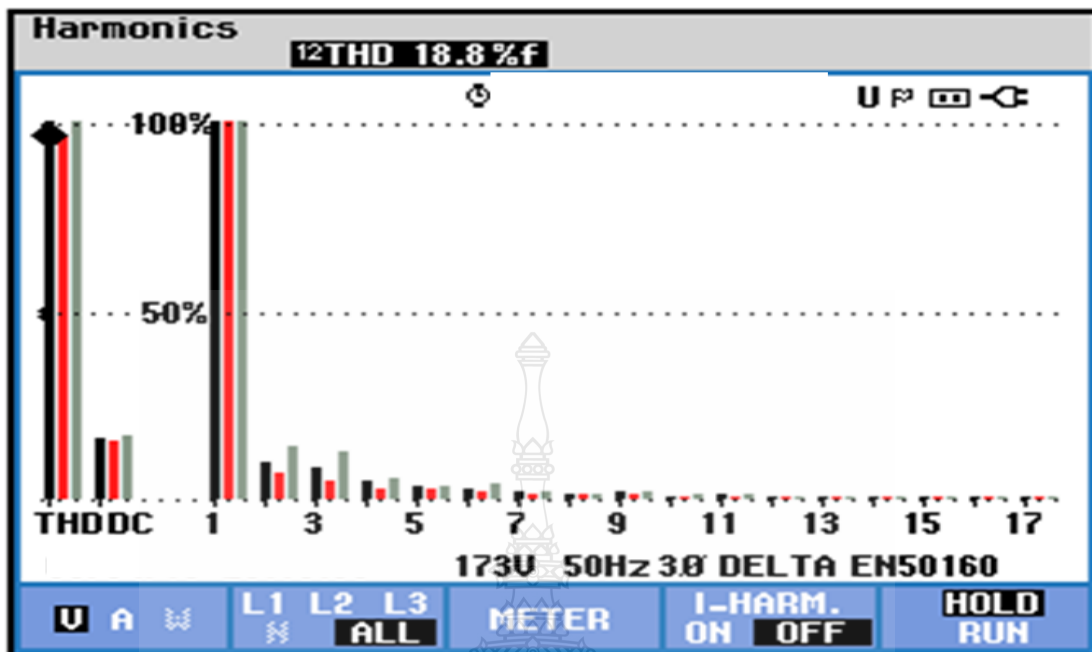
รูปที่ 4.22 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ HIPWM บน PD



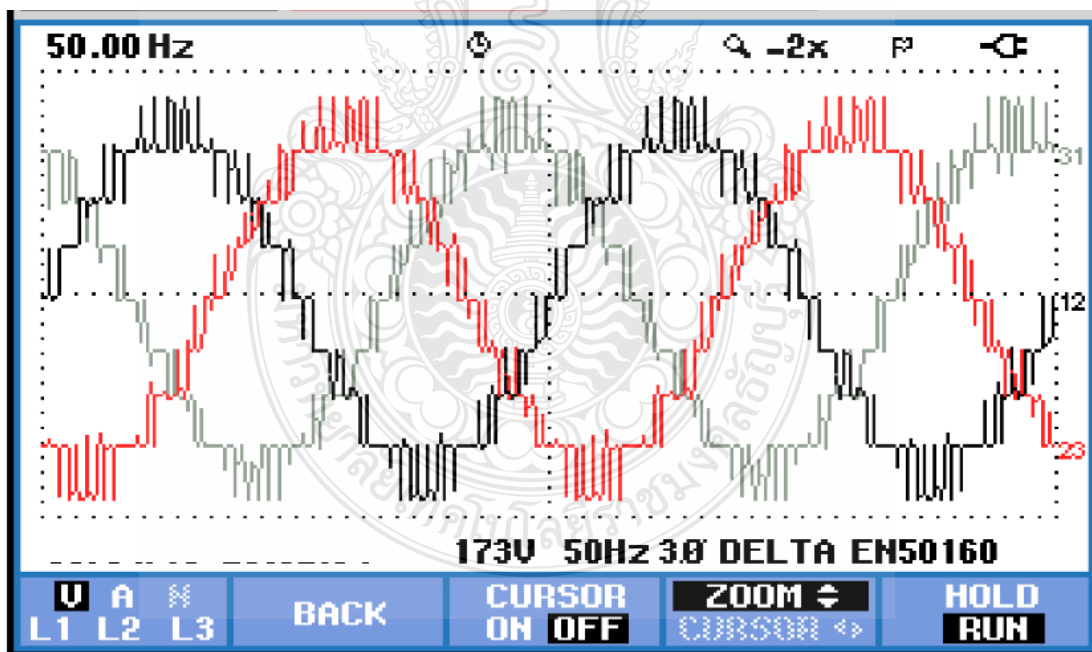
รูปที่ 4.23 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ HIPWM บน POD



รูปที่ 4.24 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ HIPWM บน POD



รูปที่ 4.25 ค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ HIPWM บน APOD



รูปที่ 4.26 รูปแบบของรูปคลื่นแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ HIPWM บน APOD

จากรูปที่ 4.21 - 4.26 จะเห็นได้ว่าค่า THD<sub>v</sub> ของแรงดันขาออกในสภาวะต่อโหลด 500Ω โดยใช้ HIPWM ของแบบ POD และ APOD มีค่าใกล้เคียงกันแต่แบบ PD ให้ค่า THD<sub>v</sub> ที่ต่ำที่สุด

ผลจากค่า  $THD_v$  ที่วัดจากแรงดันขาออกของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ ในสภาวะแบบไม่มีโหลดและแบบต่อโหลด  $500\Omega$  ที่วัดจากเครื่องต้นแบบพบว่าสภาวะที่ทำการต่อโหลดให้กับด้านแรงดันขาออกของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับ จะให้ค่า  $THD_v$  ที่มากกว่าแบบไม่ต่อโหลดให้กับวงจรในทุกรูปแบบการมอดูเลชันที่ทำการทดลอง และรูปแบบการมอดูเลชันบนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD ให้ค่า  $THD_v$  ที่น้อยกว่ารูปแบบ POD และ APOD ทั้งในการใช้รูปแบบสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM แต่รูปแบบสัญญาณอ้างอิง แบบ HIPWM ค่า  $THD_v$  น้อยกว่าเทคนิคมอดูเลชัน SPWM ดังตารางที่ 4.1 และนำมาเปรียบเทียบกับค่า  $THD_v$  ของแรงดันด้านออกจาก MATLAB/Simulink ดังตารางที่ 4.2 และดังรูปที่ 4.27

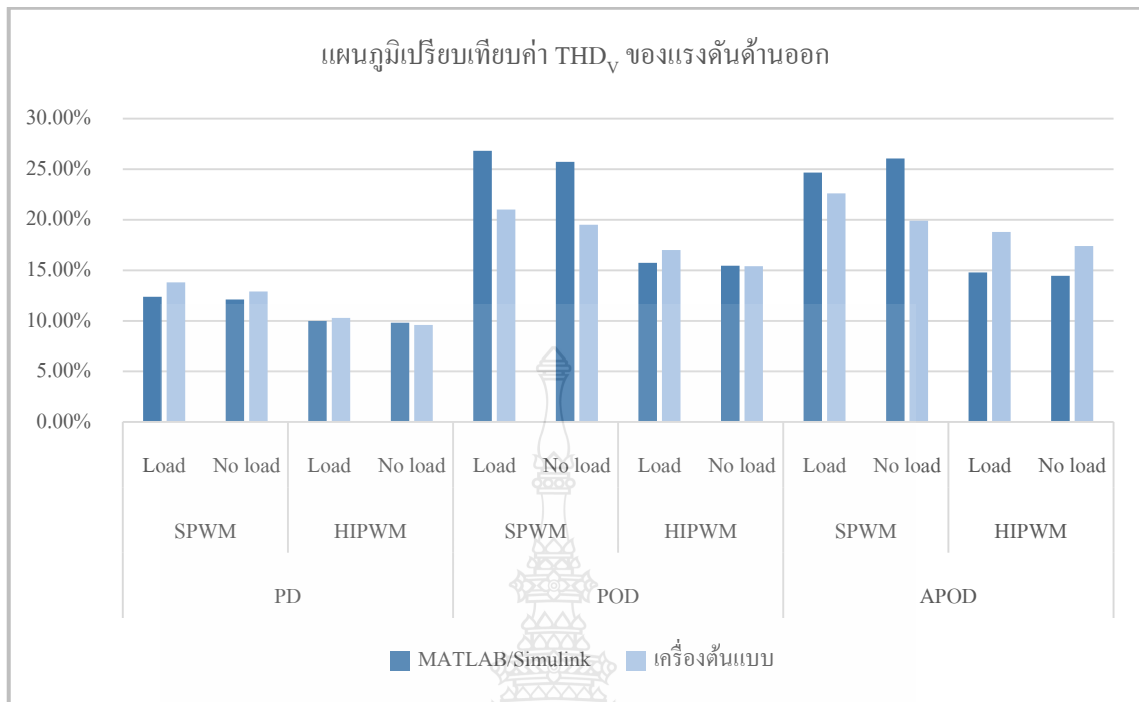
**ตารางที่ 4.1** เปรียบเทียบ  $THD_v$  ของแรงดันด้านออกจากเครื่องต้นแบบ

Modulation Carrier Signal	Modulation Technique	Line voltage $THD_v$ (Load $500\Omega$ )	Line voltage $THD_v$ (No Load)
PD	SPWM	13.80%	12.90%
	HIPWM	10.30%	9.60%
POD	SPWM	21.00%	19.50%
	HIPWM	17.00%	15.40%
APOD	SPWM	22.60%	19.90%
	HIPWM	18.80%	17.40%

**ตารางที่ 4.2** เปรียบเทียบ  $THD_v$  ของแรงดันด้านออกจาก MATLAB/Simulink และเครื่องต้นแบบ

Modulation Carrier Signal	Modulation Technique	Line voltage $THD_v$ (Load $500\Omega$ )		Line voltage $THD_v$ (No Load)	
		MATLAB/Simulink	เครื่องต้นแบบ	MATLAB/Simulink	เครื่องต้นแบบ
PD	SPWM	12.39%	13.80%	12.12%	12.90%
	HIPWM	9.99%	10.30%	9.82%	9.60%
POD	SPWM	26.82%	21.00%	25.72%	19.50%
	HIPWM	15.73%	17.00%	15.46%	15.40%
APOD	SPWM	26.05%	22.60%	24.67%	19.90%
	HIPWM	14.79%	18.80%	14.46%	17.40%





รูปที่ 4.27 แผนภูมิเปรียบเทียบค่า THD<sub>v</sub> ของแรงดันด้านออก

#### 4.2 เปรียบเทียบผลที่ได้จากMATLAB/Simulink และเครื่องต้นแบบ

จากการจำลองการทำงานด้วยโปรแกรมMATLAB/Simulink เพื่อเปรียบเทียบรูปแบบการมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM บนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD, POD และ APOD ด้วยวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคแลมป์ชนิด 5 ระดับ พบว่าผลของค่าปริมาณ THD<sub>v</sub> ของแรงดันด้านออกในรูปแบบการมอดูเลชัน HIPWM บนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD จะให้ค่าที่ต่ำที่สุดโดยมีค่า THD<sub>v</sub> = 9.82% และจากเครื่องต้นแบบพบว่าผลของค่าปริมาณ THD<sub>v</sub> ของแรงดันด้านออกในรูปแบบการมอดูเลชัน HIPWM บนสัญญาณคลื่นพาห์ (Carrier Signal) แบบ PD จะให้ค่าที่ต่ำที่สุดโดยมีค่า THD<sub>v</sub> = 9.60% ซึ่งมีปริมาณ THD<sub>v</sub> ของแรงดันด้านออกของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคแลมป์ชนิด 5 ระดับ จาก MATLAB/Simulink และเครื่องต้นแบบให้ผลของค่า THD<sub>v</sub> เป็นไปในทิศทางเดียวกัน

## บทที่ 5

### สรุปผลและข้อเสนอแนะ

งานวิจัยนี้ได้นำเสนอการเปรียบเทียบรูปแบบของการมอดูเลชันสัญญาณที่ใช้ร่วมกับอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ เพื่อลดปัญหาทางด้านค่าความเพี้ยนฮาร์มอนิกสักรวมของแรงดัน ( $THD_v$ ) ที่เกิดขึ้นกับวงจร โดยทำการจำลองการทำงานด้วยโปรแกรม MATLAB/Simulink ในรูปแบบการมอดูเลชันทั้งแบบ Sinusoidal Pulse Width Modulation (SPWM) และ Harmonic Injected Pulse Width Modulation (HIPWM) และวิธีการมอดูเลชันบนสัญญาณพาห้(Carrier Signal) แบบ Phase Disposition (PD), Phase Opposition and Disposition (POD) และ Alternative Opposition and Disposition (APOD) หลังจากนั้นนำรูปแบบสัญญาณมอดูเลชันที่ได้จากโปรแกรม MATLAB/Simulink แปลงลงในบอร์ดควบคุม STM32F417IG เพื่อนำสัญญาณที่ได้ไปควบคุมอุปกรณ์สวิตซ์ของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับที่สร้างขึ้น

#### 5.1 สรุปผลการวิจัย

จากการจำลองการทำงานด้วยโปรแกรม MATLAB/Simulink โดยมีค่าพารามิเตอร์ที่ความถี่เอาท์พุทเท่ากับ 50 Hz, ความถี่สวิตซ์เท่ากับ 1,950 Hz, แรงดันอินพุทเท่ากับ 120 V<sub>dc</sub> ในสถานะที่ไม่มีโหลด และสถานะที่มีโหลด 500Ω จากการจำลองการทำงาน พบว่าผลจากค่า  $THD_v$  ที่วัดจากแรงดันขาออกของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับในสถานะแบบไม่มีโหลดและแบบต่อโหลด 500Ω ที่วัดจากแรงดันขาออกของวงจรพบว่าสถานะที่ทำการต่อโหลดให้กับด้านแรงดันขาออกของวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับจะให้ค่า  $THD_v$  ที่มากกว่าแบบไม่ต่อโหลดให้กับวงจรในทุกรูปแบบการมอดูเลชันที่ทำการทดลอง และรูปแบบการมอดูเลชันบนสัญญาณพาห้(Carrier Signal) แบบ PD ให้ค่า  $THD_v$  ที่น้อยกว่ารูปแบบ POD และ APOD ทั้งในการใช้รูปแบบสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM แต่รูปแบบสัญญาณอ้างอิง แบบ HIPWM มีค่า  $THD_v$  น้อยกว่าเทคนิคมอดูเลชัน SPWM โดยผลของค่าปริมาณ  $THD_v$  ของแรงดันด้านออกของรูปแบบวิธีการมอดูเลชัน HIPWM และวิธีมอดูเลชันบนสัญญาณพาห้(Carrier Signal) แบบ PD มีค่า  $THD_v$  เท่ากับ 9.82% และเมื่อทำการทดสอบเครื่องต้นแบบ หลังจากที่ได้แปลงสัญญาณลงในบอร์ดควบคุม STM32F417IG เพื่อทำการเชื่อมต่อกับวงจรอินเวอร์เตอร์ 3 เฟส แบบไดโอดแคลมป์ชนิด 5 ระดับพบว่าผลของค่าปริมาณ  $THD_v$  ของแรงดันด้านออกในรูปแบบการมอดูเลชัน HIPWM และวิธีมอดูเลชันบนสัญญาณพาห้(Carrier Signal) แบบ PD จะให้ค่าที่ต่ำที่สุดโดยมีค่า  $THD_v$  เท่ากับ 9.60%

ซึ่งมีปริมาณ  $THD_v$  ของแรงดันด้านออกของวงจรอินเวอร์เตอร์ไดโอดแคลมป์แบบ 5 ระดับ จาก MATLAB/Simulink และเครื่องต้นแบบให้ผลของค่า  $THD_v$  เป็นไปในทิศทางเดียวกัน

## 5.2 อภิปรายผลการดำเนินงานวิจัยเปรียบเทียบกับงานวิจัยที่เกี่ยวข้อง

### 5.2.1 เปรียบเทียบหลักการมอดูเลชันด้วยสัญญาณอ้างอิง

การอภิปรายผลการดำเนินงานวิจัยเรื่องการศึกษาเปรียบเทียบสัญญาณอ้างอิง SPWM และ HIPWM ของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ เปรียบเทียบกับ ADVANCED MODULATING TECHNIQUES FOR DIODE CLAMPED MULTILEVEL INVERTER FED INDUCTION MOTOR [ 42 ] ซึ่งมีวัตถุประสงค์หลักของการศึกษาค้นคว้าคือการลดความเพี้ยนฮาร์โมนิกส์รวม ( $THD_v$ ) และเปรียบเทียบองค์ประกอบพื้นฐานสำหรับแต่ละเทคนิคการมอดูเลชัน โดยเทคนิคมอดูเลชันที่ใช้ได้แก่ SPWM, Trapezoidal, Staircase, Stepped และ third harmonic injected บน Carrier Signal แบบ PD ทำการจำลองด้วยโปรแกรม MATLAB/Simulink ที่ใช้กับวงจรไดโอดแคลมป์อินเวอร์เตอร์ 3 ระดับและ 5 ระดับ ผลการทดลองพบว่า ความเพี้ยนฮาร์โมนิกส์รวมของแรงดันระหว่างสาย และกระแสเตเตอร์ จากสัญญาณอ้างอิงแบบ third harmonic injected มีประสิทธิภาพดีที่สุดในที่สุด ซึ่งให้ผลของงานวิจัยมีความสอดคล้องกับงานวิจัยเรื่องการศึกษาเปรียบเทียบสัญญาณอ้างอิง SPWM และ HIPWM ของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ แต่แตกต่างกันเรื่องของสัญญาณอ้างอิงที่ใช้สัญญาณของ Harmonic Injected ที่มีส่วนประกอบของฮาร์โมนิกอันดับที่ 3 และ อันดับที่ 9

### 5.2.2 เปรียบเทียบหลักการมอดูเลชันด้วยสัญญาณคลื่นพาห้

อีกงานวิจัยที่ทำการเปรียบเทียบหลักการมอดูเลชันคือ MATLAB Simulation and Analysis of Nine-Level Inverter Using Different Schemes of Sinusoidal PWM [46] ซึ่งทำการเปรียบเทียบสัญญาณคลื่นพาห้แบบ Phase Disposition (PD), Phase Opposition Displacement (POD) และ Alternative Phase Opposition Displacement (APOD) ด้วยเทคนิค Sinusoidal PWM โดยทำการจำลองการมอดูเลชันด้วยโปรแกรม MATLAB/Simulink โดยมีค่าโหลดเท่ากับ 1KW, 3 KW, 5KW, 7KW และ 9 KW ที่ 0.8 pf ผลการทดลองพบว่า รูปแบบ PD ทำให้ค่าความเพี้ยนฮาร์โมนิกส์รวม ( $THD_v$ ) ต่ำที่สุดในที่สุดเมื่อเทียบกับรูปแบบอื่น ซึ่งให้ผลของงานวิจัยมีความสอดคล้องกับงานวิจัยเรื่องการศึกษาเปรียบเทียบสัญญาณอ้างอิง SPWM และ HIPWM ของวงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ แต่แตกต่างกันในการเทียบสัญญาณอ้างอิงที่ใช้เพิ่มเติมเป็นแบบ HIPWM ซึ่งทำให้หลักจากเปรียบเทียบแล้วพบว่าสัญญาณมอดูเลชันแบบ HIPWM บนสัญญาณอ้างอิง PD ทำให้ค่าความเพี้ยนฮาร์โมนิกส์รวม ( $THD_v$ ) ต่ำที่สุดในที่สุดเมื่อเทียบกับรูปแบบอื่นที่ทำการทดสอบ

### 5.3 ข้อเสนอแนะ

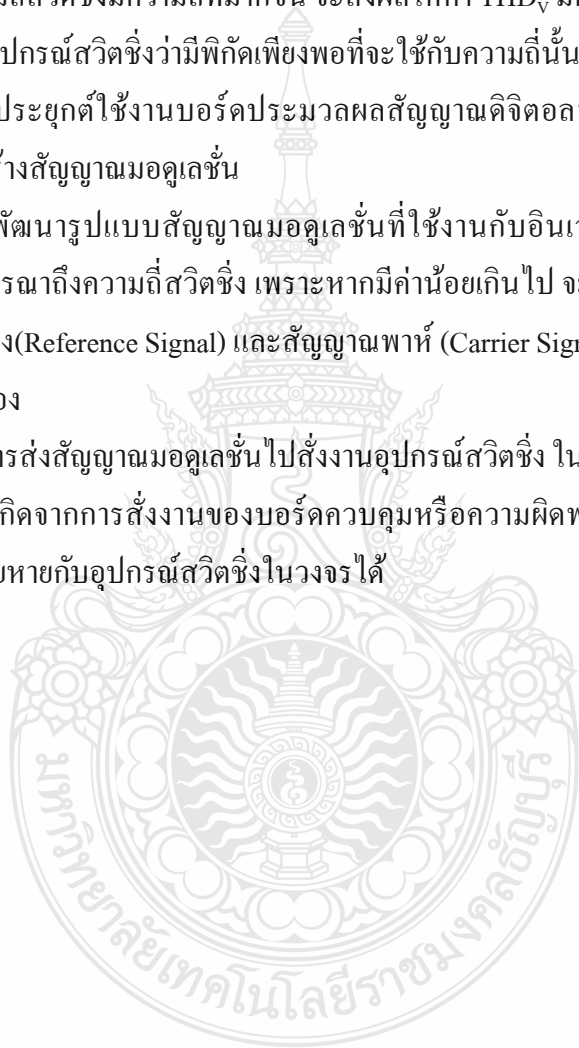
วิทยานิพนธ์นี้เป็นการศึกษาการพัฒนาารูปแบบสัญญาณมอดูเลชันที่ใช้งานกับอินเวอร์เตอร์ไดโอดเคลมป์ 5 ระดับ ซึ่งเป็นแนวทางเบื้องต้นในการพัฒนาขั้นต่อไป โดยมีข้อเสนอแนะที่เกี่ยวข้องในงานวิจัยดังนี้

5.3.1 ในการพัฒนารูปแบบสัญญาณมอดูเลชันที่ใช้งานกับอินเวอร์เตอร์ไดโอดเคลมป์เพื่อลดค่า  $THD_V$  หากความถี่สวิตช์ที่มีความถี่ที่มากขึ้น จะส่งผลให้ค่า  $THD_V$  มีค่าที่ต่ำลง ทั้งนี้ต้องพิจารณาถึงความสามารถของอุปกรณ์สวิตช์ว่ามีพิกัดเพียงพอที่จะใช้กับความถี่นั้นได้หรือไม่

5.3.2 ควรประยุกต์ใช้งานบอร์คประมวลผลสัญญาณดิจิทัลที่มีประสิทธิภาพที่สูง เพื่อความแม่นยำในการสร้างสัญญาณมอดูเลชัน

5.3.3 การพัฒนารูปแบบสัญญาณมอดูเลชันที่ใช้งานกับอินเวอร์เตอร์ไดโอดเคลมป์ที่มีระดับสูงมาก ควรพิจารณาถึงความถี่สวิตช์ เพราะหากมีค่าน้อยเกินไป จะส่งผลทำให้การมอดูเลชันระหว่างสัญญาณอ้างอิง(Reference Signal) และสัญญาณพาห้ (Carrier Signal) บางระดับ ไม่เกิดจุดตัดระหว่างสัญญาณทั้งสอง

5.3.4 ในการส่งสัญญาณมอดูเลชันไปสั่งงานอุปกรณ์สวิตช์ ในกรณีที่สัญญาณใดสัญญาณหนึ่งหายไป ไม่ว่าจะเกิดจากการสั่งงานของบอร์คควบคุมหรือความผิดพลาดของอุปกรณ์ต่างๆอาจส่งผลทำให้เกิดการเสียหายกับอุปกรณ์สวิตช์ในวงจรได้



## บรรณานุกรม

- [1] เส็งี่ยม จันทรจรัส, การออกแบบและวิเคราะห์คอนเวอร์เตอร์หลายระดับ แบบ 4 สถานะ, วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต, มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี, 2553
- [2] P. Bhagwat and V.R. Stefanovic, **Generalized Structure of Multilevel PWM Inverters**, IEEE Transactions on Industry Applications, Vol. 1A-19, No. 6, pp. 1057-1069, November/December 1983.
- [3] S. Daher, R. S. The and F. Antunes, **Multilevel Current Source Inverters – The Switching Control Strategy for High Power Application**, Conference of IEEE Industrial Electronics Society-IECON96, Taipei-Taiwan, 1996.
- [4] Malinowski M. and Stynski S., **Simulation of Single-phase Cascade Multilevel PWM Converters**, EUROCON 2007, 9-12th Sep. Warsaw, Poland, on CD"
- [5] Gopakumar, K., Kanchan, R. S. and Tekwani, P. N., **Three-Level Inverter Scheme With Common Mode Voltage Elimination and DC Link Capacitor Voltage Balancing for an Open-End Winding Induction Motor Drive**, Transactions on Power Electronics, IEEE Vol.21, Issue 6, Nov. 2006 ,pp.1676 – 1683
- [6] Gopakumar, K., Tekwani, P.N. and Kanchan, R.S., **A Dual Five-Level Inverter-Fed Induction Motor Drive With Common-Mode Voltage Elimination and DC-Link Capacitor Voltage Balancing Using Only the Switching-State Redundancy—Part I**, Transactions on Industrial Electronics, IEEE, Vol.54, Issue 5, Oct. 2007, pp.2600 – 2617
- [7] S. Mariethoz and A. Rufer, Design and control of asymmetrical multi-level inverters, **International Conference on Industrial Electronics Control and Instrumentation – IECON**, 2002, 5-8 November, Sevilla, Spain.
- [8] C. Rech, H. A. Gründling, H. L. Hey, H. Pinheiro and J. R. Pinheiro, **Uma Metodologia de Projeto Generalizada para Inversores Multiníveis Híbridos**, XIV Congresso Brasileiro de Automática, Natal, Brazil, pp. 763-769, September, 2002.
- [9] S. Mariethoz, A. Rufer, **Design and control of asymmetrical multi-level inverters**, IECON 2002: The 28th Annual Conference of the IEEE Industrial Electronics Society, 2002, 5-8 November, Sevilla, Spain.

## บรรณานุกรม (ต่อ)

- [10] S. Mariethoz and A. Rufer, **New configurations for the three phase asymmetrical multilevel inverter**, IEEE 39th IAS Annual Meeting Conference Record, vol. 2, pp. 828-835, 2004.
- [11] J. Hung and K. A. Corzine, **Extended Operation of Flying Capacitor Multilevel Inverters**, IEEE Transactions on Power Electronics, Vol.21, No.1, January 2006
- [12] S. Sirisukprasert, **Optimized Harmonic Stepped-Waveform for Multilevel Inverter**, Master Dissertation - Virginia Polytechnic Institute and State University, Blacksburg - Virginia, September, 1999
- [13] Nikola Celanovic, **Space Vector Modulation and Control of Multilevel Converters**, Dissertation, Virginia Polytechnic Institute and State University, Blacksburg - Virginia, September 20, 2000.
- [14] Rodriguez J., **Tutorial on Multilevel Converters**, International Conference on Power Electronics and Intelligent Control for Energy Conservation , Peliniec 2005, Warsaw, 17-19 October, 2005
- [15] A. Nabae, I. Takahashi and H. Akagi, **A New Neutral-Point Clamped PWM Inverter**, Proceeding of the Industry Applications Society Conference, pp. 171-176, September/October 1980.
- [16] V. Wojciech Kolomyjski M. Sc., **Modulation Strategies for Three-level PWM Inverter-fed Induction Machine Drives**, Faculty of Electrical Engineering , Warsaw, 2009
- [17] X. Zheng, L. Song, and P. Hongying, **Study of Five-level diodes-clamped Inverter Modulation Technology Based on Three-harmonic Injection Method**, EMEIT-2012, pp.1973-1976.
- [18] In-Dong Kim, Eui-Cheol Nho, **A Generalized Undeland Snubber for Flying Capacitor Multilevel Inverters and Converter**, IEEE Transaction on Industrial Electronics” Vol.51, No.6, December 2004
- [19] S. M. Tencony, M. Carpita, C. Bacigalupo and R. Cali, **Multilevel Voltage Source Converters for Medium Voltage Adjustable Speed Drives**, Proceeding of the IEEE International Symposium of Industrial Electronics, ISIE’95 Conference, Vol. 1, pp. 91-98, 1991.

## บรรณานุกรม (ต่อ)

- [20] T. Biskup, C. Buhner, B. Grzesik, J. Krijgsman, J. Michalak, S. Pasko and M. Zygmowski , **Multilevel Converter for Power Conditioning System with SMES**, *Przeglad Elektrotechniczny*, pp. 609-614, June 2004.
- [21] Alonso, O., Marroyo, L., Sanchis, P., Gubia, E. and Guerrero, A., **Analysis of neutral-point voltage balancing problem in three-level neutral-point-clamped inverters with SVPWM modulation**, *IECON 02* [Industrial Electronics Society, IEEE 2002 28th Annual Conference of the, Vol.2, 5-8 Nov. 2002, pp.920 - 925
- [22] Bruckner, T. and Holmes, D.G., **Optimal pulse-width modulation for three-level inverters**”, **IEEE Transactions on Power Electronics**, Vol. 20, Issue 1 Jan. 2005 ,pp.82 - 89
- [23] Blasko V., **Analysis of a Hybrid PWM based on modified space-vector and triangle comparison methods**, *IEEE Transactions on Industry Application*, vol.33, no.3, pp. 756-764, 1997.
- [24] Celanovic, N. and Boroyevich, D., **A Fast Space-Vector Modulation Algorithm for Multilevel Three-Phase Converters**, *IEEE Transactions on industry applications*, vol.37, no. 2, March/April 2001, pp. 637-641
- [25] Dalessandro, L., Round, S.D., Drogenik, U. and Kolar, J.W., **Discontinuous Space-Vector Modulation for Three-Level PWM Rectifiers**, *Power Electronics, IEEE Transactions on*, Vol. 23, Issue 2, March 2008 ,pp.530 – 542
- [26] Franquelo L. G., Prats M. M., Portillo R., León J. I., Perales M., Mora J. L., Carrasco J. M. and Galvan E., **Three dimensional space vector modulation algorithm for four-leg diode clamped converters using abc coordinates**, *IEEE Transactions on*, Vol. 53, no. 2, April 2006 , pp.458-466
- [27] Franquelo, L.G., Prats, M.M., Portillo, R., Leon, J.I., Perales, M., Carrasco, J.M., Galvan, E. and Mora, J.L., **Simple and advanced three dimensional space vector modulation algorithm for four-leg multilevel converters topology**, *IECON 2004. 30th Annual Conference of IEEE*, 2-6 Nov. 2004, Vol.3, pp.2285 – 2289

## บรรณานุกรม (ต่อ)

- [28] Kazmierkowski, M.P. and Buja, G., **Review of direct torque control methods for voltage source inverter-fed induction motors**, Industrial Electronics Society, 2003. IECON '03. The 29<sup>th</sup> Annual Conference of the IEEE, vol.1,2-6 Nov. 2003, pp.981 - 991
- [29] Loh, P.C., Pang, G.H.H. and Holmes, D.G., **Multi-level discontinuous pulse width modulation: common mode voltage minimization analysis**, Electric Power Applications, IEEE Proceedings –Vol.151, Issue 4, 7 July 2004, pp.477 – 486
- [30] Meynard, T.A. and Foch, H., **Multi-level conversion: high voltage choppers and voltage-source inverters**, Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE, vol.1,29 June-3 July 1992, pp.397 - 403
- [31] J. Pou, **Modulation and control of three-phase PWM multilevel converters**, PhD Thesis, Technical University of Catalonia, Spain, 2002
- [32] Pou, J., Rodriguez, P., Boroyevich, D., Pindado, R. and Candela, I., **Efficient Space-Vector Modulation Algorithm for Multilevel Converters with Low Switching Frequencies in the Devices**, 36th Power Electronics Specialists Conference, PESC '05. IEEE 2005 , pp.2521 –2526
- [33] Prats, M.M., Franquelo, L.G., Portillo, R., Leon, J.I., Galvan, E., Carrasco, J.M., **“A 3-D space vector modulation generalized algorithm for multilevel converters**, Power Electronics Letters, IEEE, Vol.1, Issue 4, Dec. 2003, pp.110 – 114
- [34] Prats, M.M., Portillo, R., Carrasco, J.M. and Franquelo, L.G., **New fast space-vector modulation for multilevel converters based on geometrical considerations**, IECON 02 [Annual Conference of the Industrial Electronics Society, IEEE 2002 28th], Vol.4, 5-8 Nov. 2002 , pp.3134 – 3139
- [35] Prats, M.M., Carrasco, J.M. and Franquelo, L.G., **Effective space-vector modulation algorithm for multilevel converters**, IECON 02 [Annual Conference of the Industrial Electronics Society, IEEE 2002 28th], Vol.4, 5-8 Nov. 2002, pp.3129 – 3133



## บรรณานุกรม (ต่อ)

- [36] Prats, M.M., Franquelo, L.G., Portillo, R., Leon, J.I., Galvan, E. and Carrasco, J.M., **A 3-D space vector modulation generalized algorithm for multilevel converters**, IEEE Power Electronics Letters, Vol.1, Issue 4, Dec. 2003 , pp.110 – 114
- [37] Bueno, E.J., Garcia, R., Marron, M., Urena, J. and Espinosa, F., **Modulation techniques comparison for three levels VSI converters**, IECON 02 [Annual Conference of the Industrial Electronics Society, IEEE 2002 28th], Vol.2, 5-8 Nov. 2002 , pp.908 – 913
- [38] Holtz J., **Pulse width modulation for electronic power conversion**, Proceedings of the IEEE, vol. 82, no. 8, Aug. 1994
- [39] Holmes D.G. and Lipo T.A., **Pulse Width Modulation for Power Converters, Principles and Practice**, Wiley-Inter science and IEEE Press, 2003
- [40] Tallam, R.M., Naik, R. and Nondahl, T.A., **A carrier-based PWM scheme for neutral-point voltage balancing in three-level inverters**, Industry Applications, IEEE Transactions on, Vol.41, Issue 6, Nov.-Dec. 2005 , pp.1734 - 1743
- [41] McGrath, B.P. and Holmes, D.G., **Multicarrier PWM strategies for multilevel inverters**”, **IEEE Transactions on Industrial Electronics**, Vol.49, Issue 4, Aug. 2002 , pp.858 – 867
- [42] V. Naga haskar Reddy, Ch. Sai. Babu and K. Suresh, **Advanced Modulating Techniques for Diode Clamped Multilevel Inverter Fed Induction motor**, APRN J Eng Appl Sci , vol.6, no.5, pp. 90-99, Jan 2011.
- [43] C.U. Ogbuka and M.U. Agu, **A Generalized Rectified Sinusoidal PWM Technique for Harmonic Elimination**, The Pacific Journal of Science and Technology, Vol. 10, No. 2, pp. 21-26, November 2009.
- [44] Phuong Hue Tran, **MATLAB/SIMULINK IMPLEMENTATION AND ANALYSIS OF THREE PULSE-WIDTH-MODULATION (PWM) TECHNIQUES**, Master of Science in Electrical Engineering, Boise State University, 2012
- [45] รศ.ดร.วีระเชษฐ ชันเงิน และ ดร.วุฒิพล ชาราธิรเศรษฐ์, **อิเล็กทรอนิกส์กำลัง (POWER ELECTRONICS)**, คณะวิศวกรรมศาสตร์, สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, 2547

## บรรณานุกรม (ต่อ)

- [46] R. Kumar Ahuja<sup>1</sup>, A. Kumar, **MATLAB Simulation and Analysis of Nine-Level Inverter Using Different Schemes of Sinusoidal PWM**, International Journal of Innovative Research in Science Engineering and Technology, 6 June 2014, pp. 13626-13633
- [47] Wanchai Subsingha, 2008, **Power Electronic (Academic book)**, Thailand. RMUTT printing
- [48] Vitezslav Benda, **Power semiconductors - state of the art and future trends**,. Global Journal of Technology & Optimization V.2, 2011, pp.29-36.
- [49] นพรัตน์ ม่วงคุ้ม, วงจรแปลงผันไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงแบบ SVPWM โดยใช้เทคนิคการควบคุมแรงดันในแกน DQ Frame ด้วยบอร์ดประมวลผลสัญญาณ, วิทยานิพนธ์วิศวกรรมศาสตรมหาบัณฑิต, มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี, 2555
- [50] Aimagin.com, *เริ่มใช้งาน FiO2 และทดสอบการเชื่อมต่อ ST-Link (online)*, 2557. Available: <http://aimagin.com/blog/%E0%B9%80%E0%B8%A3%E0%B8%B4%E0%B9%88%E0%B8%A1%E0%B8%95%E0%B9%89%E0%B8%99%E0%B8%81%E0%B8%B1%E0%B8%9A-fio2-%E0%B9%81%E0%B8%A5%E0%B8%B0-amg-labkit/?lang=th> (30 มี.ค.2558)
- [51] เลิศพันธ์ เพียรสร้างสรรค์ และสิ่งทอง พัฒนเศรษฐานนท์, การพัฒนาวงจรทระดับแรงดันไฟฟ้ากระแสสลับแรงดันเอาต์พุต 5 ระดับ, การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 37, ขอนแก่น, 19-21 พฤศจิกายน 2557, หน้า 429-432.
- [52] Mahmud Ismaila, Idris Ismail and Nor Zaihar Yahaya, **A Comparative Study of SPWM on A 5 - Level H-NPC Inverter**, Research Journal of Applied Science, Engineering and Technology, Vol. 6, No. 12, pp. 2227-2282, 2013

ภาคผนวก





ภาคผนวก ก  
คุณลักษณะอุปกรณ์ที่สำคัญ

## ก.1 คุณสมบัติของคาร์ค็อนเตอร์เฟส STM32F417IG




### STM32F415xx STM32F417xx


ARM Cortex-M4 32b MCU+FPU, 210DMIPS, up to 1MB Flash/192+4KB RAM, crypto, USB OTG HS/FS, Ethernet, 17 TIMs, 3 ADCs, 15 comm. interfaces & camera

Datasheet - production data


#### Features

- Core: ARM® 32-bit Cortex®-M4 CPU with FPU, Adaptive real-time accelerator (ART Accelerator™) allowing 0-wait state execution from Flash memory, frequency up to 168 MHz, memory protection unit, 210 DMIPS/1.25 DMIPS/MHz (Dhrystone 2.1), and DSP instructions
  - Memories
    - Up to 1 Mbyte of Flash memory
    - Up to 192+4 Kbytes of SRAM including 64-Kbyte of CCM (core coupled memory) data RAM
    - Flexible static memory controller supporting Compact Flash, SRAM, PSRAM, NOR and NAND memories
  - LCD parallel interface, 8080/6800 modes
  - Clock, reset and supply management
    - 1.8 V to 3.6 V application supply and I/Os
    - POR, PDR, PVD and BOR
    - 4-to-26 MHz crystal oscillator
    - Internal 16 MHz factory-trimmed RC (1% accuracy)
    - 32 kHz oscillator for RTC with calibration
    - Internal 32 kHz RC with calibration
  - Low-power operation
    - Sleep, Stop and Standby modes
    - V<sub>BAT</sub> supply for RTC, 20×32 bit backup registers + optional 4 KB backup SRAM
  - 3×12-bit, 2.4 MSPS A/D converters: up to 24 channels and 7.2 MSPS in triple interleaved mode
  - 2×12-bit D/A converters
  - General-purpose DMA: 16-stream DMA controller with FIFOs and burst support
  - Up to 17 timers: up to twelve 16-bit and two 32-bit timers up to 168 MHz, each with up to 4 IC/OC/PWM or pulse counter and quadrature (incremental) encoder input
  - Debug mode
    - Serial wire debug (SWD) & JTAG interfaces
    - Cortex-M4 Embedded Trace Macrocell™
- 

LQFP64 (10 × 10 mm)  
LQFP100 (14 × 14 mm)  
LQFP144 (20 × 20 mm)  
LQFP176 (24 × 24 mm)



WLCSP90  
(4.223x3.969 mm)



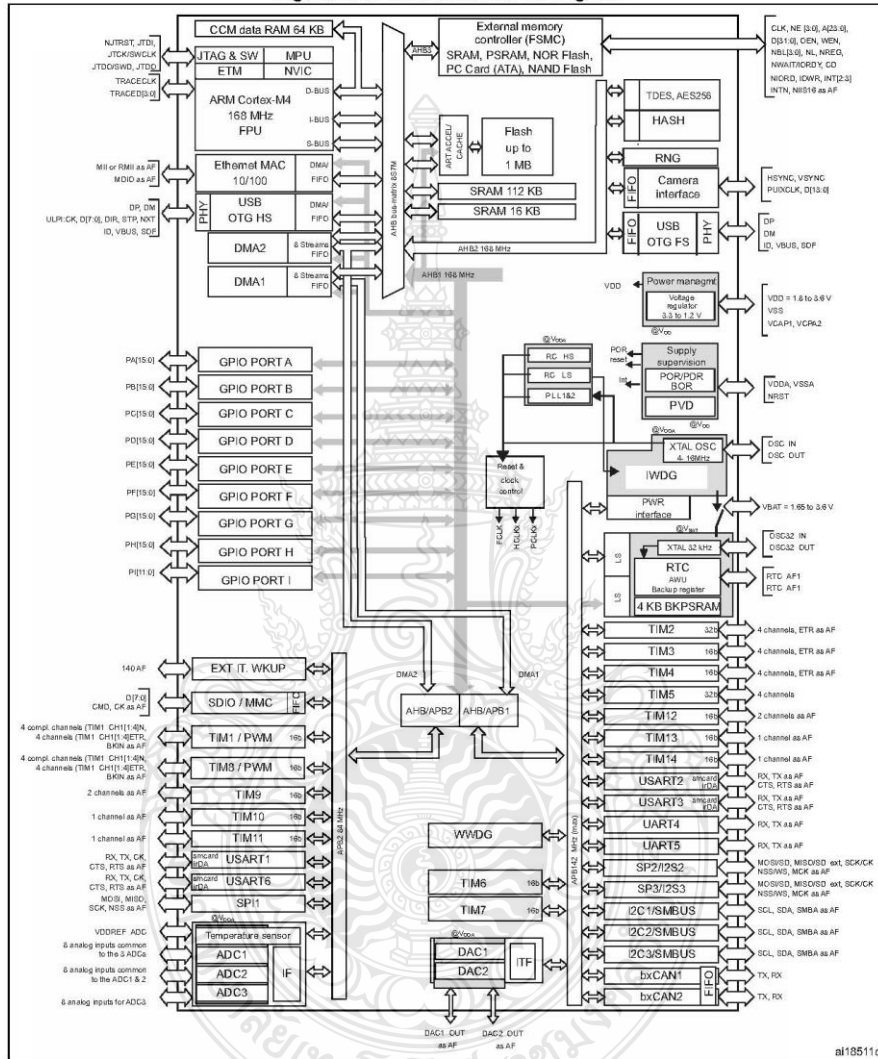
UFBGA176  
(10 × 10 mm)
- Up to 140 I/O ports with interrupt capability
    - Up to 136 fast I/Os up to 84 MHz
    - Up to 138 5 V-tolerant I/Os
  - Up to 15 communication interfaces
    - Up to 3 × I<sup>2</sup>C interfaces (SMBus/PMBus)
    - Up to 4 USARTs/2 UARTs (10.5 Mbit/s, ISO 7816 interface, LIN, IrDA, modem control)
    - Up to 3 SPIs (42 Mbits/s), 2 with muxed full-duplex I<sup>2</sup>S to achieve audio class accuracy via internal audio PLL or external clock
    - 2 × CAN interfaces (2.0B Active)
    - SDIO interface
  - Advanced connectivity
    - USB 2.0 full-speed device/host/OTG controller with on-chip PHY
    - USB 2.0 high-speed/full-speed device/host/OTG controller with dedicated DMA, on-chip full-speed PHY and ULPI
    - 10/100 Ethernet MAC with dedicated DMA: supports IEEE 1588v2 hardware, MII/RMII
  - 8- to 14-bit parallel camera interface up to 54 Mbytes/s
  - Cryptographic acceleration: hardware acceleration for AES 128, 192, 256, Triple DES, HASH (MD5, SHA-1), and HMAC
  - True random number generator
  - CRC calculation unit
  - 96-bit unique ID
  - RTC: subsecond accuracy, hardware calendar

Table 1. Device summary

Reference	Part number
STM32F415xx	STM32F415RG, STM32F415VG, STM32F415ZG, STM32F415OG
STM32F417xx	STM32F417VG, STM32F417IG, STM32F417ZG, STM32F417VE, STM32F417ZE, STM32F417IE

2.2 Device overview

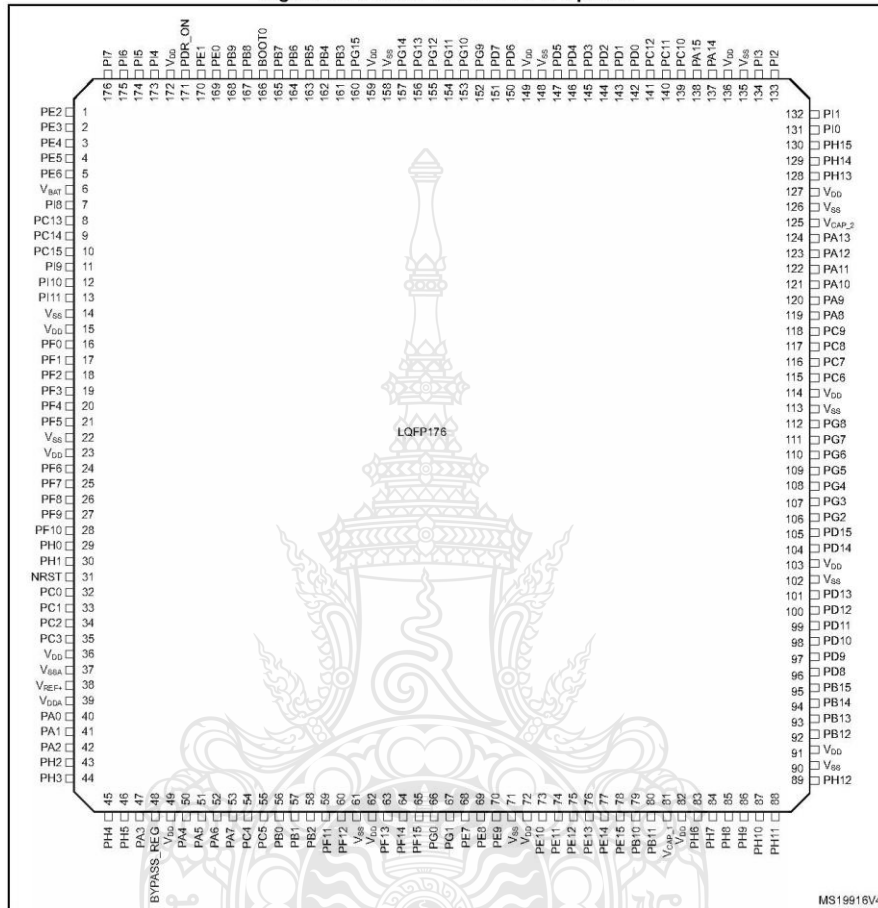
Figure 5. STM32F41xxx block diagram



1. The timers connected to APB2 are clocked from TIMxCLK up to 168 MHz, while the timers connected to APB1 are clocked from TIMxCLK either up to 84 MHz or 168 MHz, depending on TIMPRE bit configuration in the RCC\_DCKCFGR register.
2. The camera interface and ethernet are available only on STM32F417xx devices.



Figure 15. STM32F41xxx LQFP176 pinout



1. The above figure shows the package top view.



Figure 16. STM32F41xxx UFBGA176 ballout

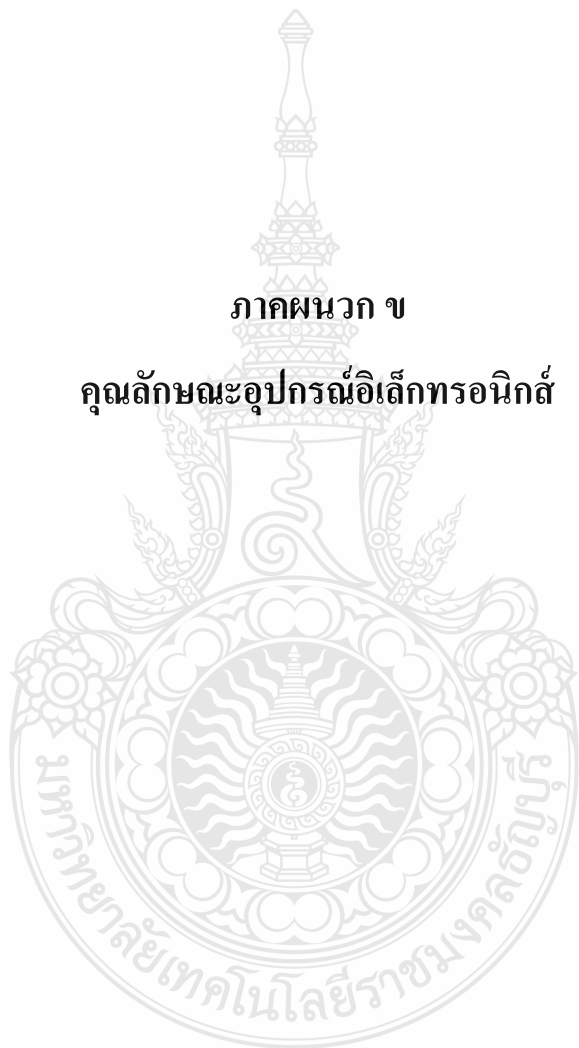
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15																															
A	PE3	PE2	PE1	PE0	PB8	PB5	PG14	PG13	PB4	PB3	PD7	PC12	PA15	PA14	PA13																															
B	PE4	PE5	PE6	PB9	PB7	PB6	PG15	PG12	PG11	PG10	PD6	PD0	PC11	PC10	PA12																															
C	VBAT	PI7	PI6	PI5	VDD	PDR_ON	VDD	VDD	VDD	PG9	PD5	PD1	PI3	PI2	PA11																															
D	PC13	PI8	PI9	PI4	VSS	BOOT0	VSS	VSS	VSS	PD4	PD3	PD2	PH15	PI1	PA10																															
E	PC14	PF0	PI10	PI11	<table border="1"> <tr><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td></tr> <tr><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td></tr> <tr><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td></tr> <tr><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td></tr> <tr><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td></tr> <tr><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td><td>VSS</td></tr> </table>								VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	PH13	PH14	PI0	PA9
VSS	VSS	VSS	VSS	VSS																																										
VSS	VSS	VSS	VSS	VSS																																										
VSS	VSS	VSS	VSS	VSS																																										
VSS	VSS	VSS	VSS	VSS																																										
VSS	VSS	VSS	VSS	VSS																																										
VSS	VSS	VSS	VSS	VSS																																										
F	PC15	VSS	VDD	PH2	VSS	VCA_P_2	PC9	PA8																																						
G	PH0	VSS	VDD	PH3	VSS	VDD	PC8	PC7																																						
H	PH1	PF2	PF1	PH4	VSS	VDD	PG8	PC6																																						
J	NRST	PF3	PF4	PH5	VDD	VDD	PG7	PG6																																						
K	PF7	PF6	PF5	VDD	PH12	PG5	PG4	PG3																																						
L	PF10	PF9	PF8	BYPASS_REG	PH11	PH10	PD15	PG2																																						
M	VSSA	PC0	PC1	PC2	PC3	PB2	PG1	VSS	VSS	VCAP_1	PH6	PH8	PH9	PD14	PD13																															
N	VREF-	PA1	PA0	PA4	PC4	PF13	PG0	VDD	VDD	VDD	PE13	PH7	PD12	PD11	PD10																															
P	VREF+	PA2	PA6	PA5	PC5	PF12	PF15	PE8	PE9	PE11	PE14	PB12	PB13	PD9	PD8																															
R	VDDA	PA3	PA7	PB1	PB0	PF11	PF14	PE7	PE10	PE12	PE15	PB10	PB11	PB14	PB15																															

ai18497b


1. This figure shows the package top view.



ภาคผนวก ข  
คุณลักษณะอุปกรณ์อิเล็กทรอนิกส์



## ข.1 คุณสมบัติของไอซีเบอร์ 74LS04



**FAIRCHILD**  
SEMICONDUCTOR™

August 1986  
Revised March 2000

DM74LS04 Hex Inverting Gates

### DM74LS04 Hex Inverting Gates

**General Description**  
This device contains six independent gates each of which performs the logic INVERT function.

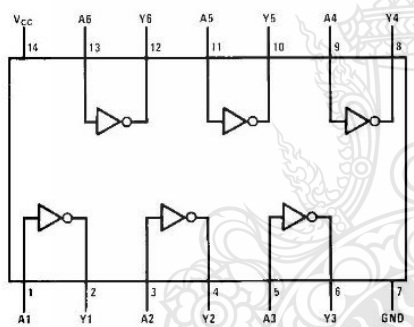
---

**Ordering Code:**

Order Number	Package Number	Package Description
DM74LS04M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS04SJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
DM74LS04N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

**Connection Diagram**



**Function Table**

$Y = \bar{A}$

Input	Output
A	Y
L	H
H	L

H = HIGH Logic Level  
L = LOW Logic Level

© 2000 Fairchild Semiconductor Corporation

DS006345

www.fairchildsemi.com

**Absolute Maximum Ratings**(Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

**Note 1:** The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

**Recommended Operating Conditions**

Symbol	Parameter	Min	Nom	Max	Units
$V_{CC}$	Supply Voltage	4.75	5	5.25	V
$V_{IH}$	HIGH Level Input Voltage	2			V
$V_{IL}$	LOW Level Input Voltage			0.8	V
$I_{OH}$	HIGH Level Output Current			-0.4	mA
$I_{OL}$	LOW Level Output Current			8	mA
$T_A$	Free Air Operating Temperature	0		70	°C

**Electrical Characteristics**

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
$V_I$	Input Clamp Voltage	$V_{CC} = \text{Min}, I_I = -18 \text{ mA}$			-1.5	V
$V_{OH}$	HIGH Level Output Voltage	$V_{CC} = \text{Min}, I_{OH} = \text{Max}, V_{IL} = \text{Max}$	2.7	3.4		V
$V_{OL}$	LOW Level Output Voltage	$V_{CC} = \text{Min}, I_{OL} = \text{Max}, V_{IH} = \text{Min}$		0.35	0.5	V
		$I_{OL} = 4 \text{ mA}, V_{CC} = \text{Min}$		0.25	0.4	
$I_I$	Input Current @ Max Input Voltage	$V_{CC} = \text{Max}, V_I = 7V$			0.1	mA
$I_{IH}$	HIGH Level Input Current	$V_{CC} = \text{Max}, V_I = 2.7V$			20	μA
$I_{IL}$	LOW Level Input Current	$V_{CC} = \text{Max}, V_I = 0.4V$			-0.36	mA
$I_{OS}$	Short Circuit Output Current	$V_{CC} = \text{Max}$ (Note 3)	-20		-100	mA
$I_{CCH}$	Supply Current with Outputs HIGH	$V_{CC} = \text{Max}$		1.2	2.4	mA
$I_{CCL}$	Supply Current with Outputs LOW	$V_{CC} = \text{Max}$		3.6	6.6	mA

**Note 2:** All typicals are at  $V_{CC} = 5V, T_A = 25^\circ\text{C}$ .

**Note 3:** Not more than one output should be shorted at a time, and the duration should not exceed one second.

**Switching Characteristics**

at  $V_{CC} = 5V$  and  $T_A = 25^\circ\text{C}$

Symbol	Parameter	$R_L = 2 \text{ k}\Omega$				Units
		$C_L = 15 \text{ pF}$		$C_L = 50 \text{ pF}$		
		Min	Max	Min	Max	
$t_{PLH}$	Propagation Delay Time LOW-to-HIGH Level Output	3	10	4	15	ns
$t_{PHL}$	Propagation Delay Time HIGH-to-LOW Level Output	3	10	4	15	ns

## ข.2 คุณสมบัติของไอซีเบอร์ SN74HCT244

### SN54HCT244, SN74HCT244 OCTAL BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS

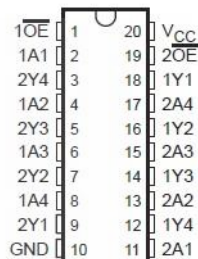
SCLS175D – MARCH 1984 – REVISED AUGUST 2003

- Operating Voltage Range of 4.5 V to 5.5 V
- High-Current Outputs Drive Up To 15 LSTTL Loads
- Low Power Consumption, 80- $\mu$ A Max  $I_{CC}$
- Typical  $t_{pd} = 13$  ns
- $\pm 6$ -mA Output Drive at 5 V
- Low Input Current of 1  $\mu$ A Max
- Inputs Are TTL-Voltage Compatible
- 3-State Outputs Drive Bus Lines or Buffer Memory Address Registers

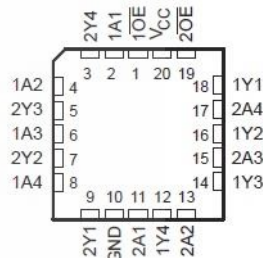
#### description/ordering information

These octal buffers and line drivers are designed specifically to improve both the performance and density of 3-state memory address drivers, clock drivers, and bus-oriented receivers and transmitters. The 'HCT244 devices are organized as two 4-bit buffers/drivers with separate output-enable ( $\overline{OE}$ ) inputs. When  $\overline{OE}$  is low, the device passes noninverted data from the A inputs to the Y outputs. When  $\overline{OE}$  is high, the outputs are in the high-impedance state.

SN54HCT244 . . . J OR W PACKAGE  
SN74HCT244 . . . DB, DW, N, NS, OR PW PACKAGE  
(TOP VIEW)



SN54HCT244 . . . FK PACKAGE  
(TOP VIEW)



#### ORDERING INFORMATION

$T_A$	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-40°C to 85°C	PDIP – N	Tube of 20	SN74HCT244N	SN74HCT244N
	SOIC – DW	Tube of 25	SN74HCT244DW	HCT244
		Reel of 2000	SN74HCT244DWR	
	SOP – NS	Reel of 2000	SN74HCT244NSR	HCT244
	SSOP – DB	Reel of 2000	SN74HCT244DBR	HT244
	TSSOP – PW	Tube of 70	SN74HCT244PW	HT244
Reel of 2000		SN74HCT244PWR		
Reel of 250		SN74HCT244PWT		
-55°C to 125°C	CDIP – J	Tube of 20	SNJ54HCT244J	SNJ54HCT244J
	CFP – W	Tube of 85	SNJ54HCT244W	SNJ54HCT244W
	LCCC – FK	Tube of 55	SNJ54HCT244FK	SNJ54HCT244FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at [www.ti.com/sc/package](http://www.ti.com/sc/package).



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75285

Copyright © 2003, Texas Instruments Incorporated  
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

1

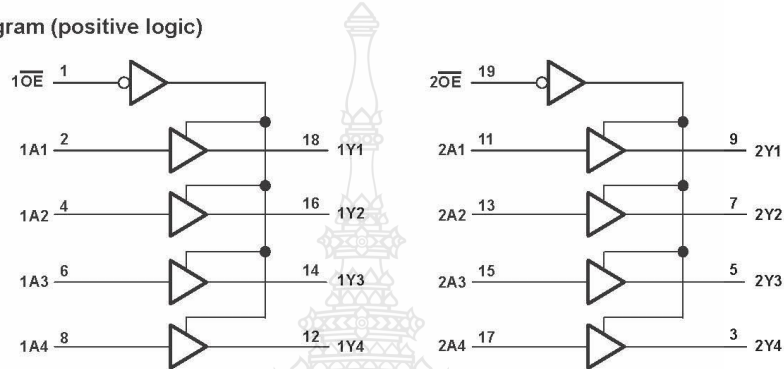
**SN54HCT244, SN74HCT244**  
**OCTAL BUFFERS AND LINE DRIVERS**  
**WITH 3-STATE OUTPUTS**

SCLS175D – MARCH 1984 – REVISED AUGUST 2003

**FUNCTION TABLE**  
 (each buffer/driver)

INPUTS		OUTPUT
$\overline{OE}$	A	Y
L	H	H
L	L	L
H	X	Z

logic diagram (positive logic)



**absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†**

Supply voltage range, $V_{CC}$	–0.5 V to 7 V
Input clamp current, $I_{IK}$ ( $V_I < 0$ or $V_I > V_{CC}$ ) (see Note 1)	±20 mA
Output clamp current, $I_{OK}$ ( $V_O < 0$ or $V_O > V_{CC}$ ) (see Note 1)	±20 mA
Continuous output current, $I_O$ ( $V_O = 0$ to $V_{CC}$ )	±35 mA
Continuous current through $V_{CC}$ or GND	±70 mA
Package thermal impedance, $\theta_{JA}$ (see Note 2):	
DB package	70°C/W
DW package	58°C/W
N package	69°C/W
NS package	60°C/W
PW package	83°C/W
Storage temperature range, $T_{stg}$	–65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. The input and output voltage ratings may be exceeded if the input and output current ratings are observed.  
 2. The package thermal impedance is calculated in accordance with JESD 51-7.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN54HCT244, SN74HCT244**  
**OCTAL BUFFERS AND LINE DRIVERS**  
**WITH 3-STATE OUTPUTS**

SCLS175D – MARCH 1984 – REVISED AUGUST 2003

**recommended operating conditions (see Note 3)**

	SN54HCT244			SN74HCT244			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
$V_{CC}$ Supply voltage	4.5	5	5.5	4.5	5	5.5	V
$V_{IH}$ High-level input voltage	$V_{CC} = 4.5\text{ V to }5.5\text{ V}$			2			V
$V_{IL}$ Low-level input voltage	$V_{CC} = 4.5\text{ V to }5.5\text{ V}$			0.8			V
$V_I$ Input voltage	0			$V_{CC}$			V
$V_O$ Output voltage	0			$V_{CC}$			V
$\Delta t/\Delta v$ Input transition rise/fall time	500			500			ns
$T_A$ Operating free-air temperature	-55			125			$^{\circ}\text{C}$

NOTE 3: All unused inputs of the device must be held at  $V_{CC}$  or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

**electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)**

PARAMETER	TEST CONDITIONS	$V_{CC}$	$T_A = 25^{\circ}\text{C}$			SN54HCT244		SN74HCT244		UNIT
			MIN	TYP	MAX	MIN	MAX	MIN	MAX	
$V_{OH}$	$V_I = V_{IH}$ or $V_{IL}$	4.5 V	$I_{OH} = -20\ \mu\text{A}$		4.4	4.499	4.4	4.4	V	
			$I_{OH} = -6\ \text{mA}$		3.98	4.3	3.7	3.84		
$V_{OL}$	$V_I = V_{IH}$ or $V_{IL}$	4.5 V	$I_{OL} = 20\ \mu\text{A}$		0.001	0.1	0.1	0.1	V	
			$I_{OL} = 6\ \text{mA}$		0.17	0.26	0.4	0.33		
$I_I$	$V_I = V_{CC}$ or 0	5.5 V	$\pm 0.1$	$\pm 100$	$\pm 1000$	$\pm 1000$	$\pm 1000$	nA		
$I_{OZ}$	$V_O = V_{CC}$ or 0, $V_I = V_{IH}$ or $V_{IL}$	5.5 V	$\pm 0.01$	$\pm 0.5$	$\pm 10$	$\pm 5$	$\pm 5$	$\mu\text{A}$		
$I_{CC}$	$V_I = V_{CC}$ or 0, $I_O = 0$	5.5 V	8		160	80	80	$\mu\text{A}$		
$\Delta I_{CC}\dagger$	One input at 0.5 V or 2.4 V, Other inputs at 0 or $V_{CC}$	5.5 V	1.4	2.4	3	2.9	2.9	mA		
$C_i$		4.5 V to 5.5 V	3	10	10	10	10	pF		

† This is the increase in supply current for each input that is at one of the specified TTL voltage levels, rather than 0 V or  $V_{CC}$ .

**switching characteristics over recommended operating free-air temperature range,  $C_L = 50\ \text{pF}$  (unless otherwise noted) (see Figure 1)**

PARAMETER	FROM (INPUT)	TO (OUTPUT)	$V_{CC}$	$T_A = 25^{\circ}\text{C}$			SN54HCT244		SN74HCT244		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
$t_{pd}$	A	Y	4.5 V	15	28	42	35	ns			
			5.5 V	13	25	38	32				
$t_{en}$	$\overline{OE}$	Y	4.5 V	21	35	53	44	ns			
			5.5 V	19	32	48	40				
$t_{dis}$	$\overline{OE}$	Y	4.5 V	19	35	53	44	ns			
			5.5 V	18	32	48	40				
$t_t$	Y	Y	4.5 V	8	12	18	15	ns			
			5.5 V	7	11	16	14				



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265



**SN54HCT244, SN74HCT244**  
**OCTAL BUFFERS AND LINE DRIVERS**  
**WITH 3-STATE OUTPUTS**

SCLS175D – MARCH 1984 – REVISED AUGUST 2003

switching characteristics over recommended operating free-air temperature range,  $C_L = 150 \text{ pF}$  (unless otherwise noted) (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	V <sub>CC</sub>	T <sub>A</sub> = 25°C			SN54HCT244		SN74HCT244		UNIT
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
t <sub>pd</sub>	A	Y	4.5 V		21	45		68		56	ns
			5.5 V		18	40		61		51	
t <sub>en</sub>	$\overline{\text{OE}}$	Y	4.5 V		25	52		79		65	ns
			5.5 V		22	47		71		59	
t <sub>t</sub>		Y	4.5 V		17	42		63		53	ns
			5.5 V		14	38		57		48	

operating characteristics, T<sub>A</sub> = 25°C

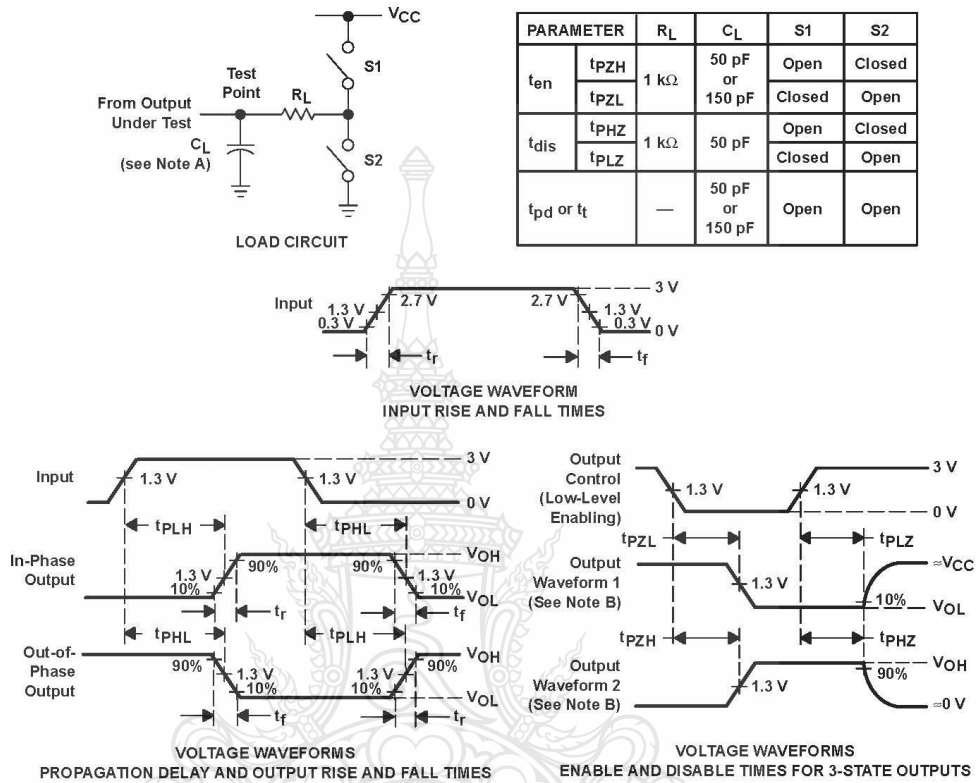
PARAMETER	TEST CONDITIONS	TYP	UNIT
C <sub>pd</sub> Power dissipation capacitance per buffer/driver	No load	40	pF



# SN54HCT244, SN74HCT244 OCTAL BUFFERS AND LINE DRIVERS WITH 3-STATE OUTPUTS

SCLS175D – MARCH 1984 – REVISED AUGUST 2003

## PARAMETER MEASUREMENT INFORMATION



- NOTES: A.  $C_L$  includes probe and test-fixture capacitance.  
 B. Waveform 1 is for an output with internal conditions such that the output is low except when disabled by the output control. Waveform 2 is for an output with internal conditions such that the output is high except when disabled by the output control.  
 C. Phase relationships between waveforms were chosen arbitrarily. All input pulses are supplied by generators having the following characteristics:  $PRR \leq 1$  MHz,  $Z_O = 50 \Omega$ ,  $t_r = 6$  ns,  $t_f = 6$  ns.  
 D. The outputs are measured one at a time with one input transition per measurement.  
 E.  $t_{PLZ}$  and  $t_{PHZ}$  are the same as  $t_{dis}$ .  
 F.  $t_{PZL}$  and  $t_{PZH}$  are the same as  $t_{en}$ .  
 G.  $t_{PLH}$  and  $t_{PHL}$  are the same as  $t_{pd}$ .

Figure 1. Load Circuit and Voltage Waveforms



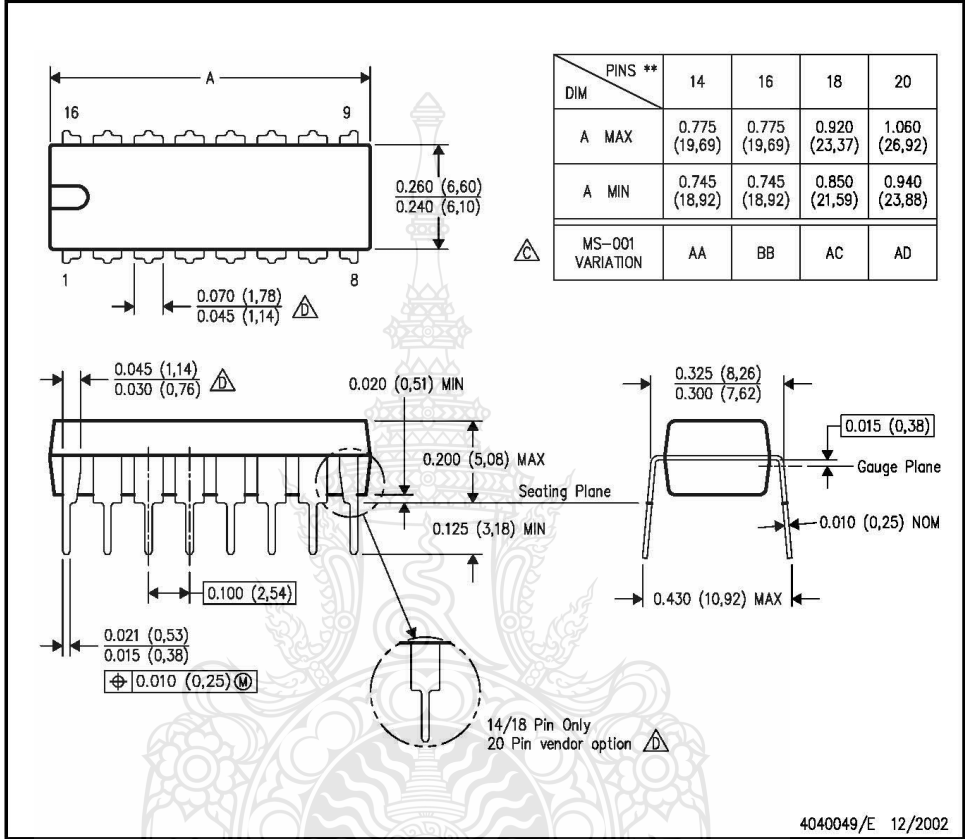
POST OFFICE BOX 655303 • DALLAS, TEXAS 75285

**MECHANICAL DATA**

**N (R-PDIP-T\*\*)**

**PLASTIC DUAL-IN-LINE PACKAGE**

16 PINS SHOWN



4040049/E 12/2002

- NOTES:
- A. All linear dimensions are in inches (millimeters).
  - B. This drawing is subject to change without notice.
  - Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
  - The 20 pin end lead shoulder width is a vendor option, either half or full width.

### ข.3 คุณสมบัติของไอซีเบอร์ TLP250

**TOSHIBA**

TLP250

TOSHIBA Photocoupler GaAlAs Ired & Photo-IC

## TLP250

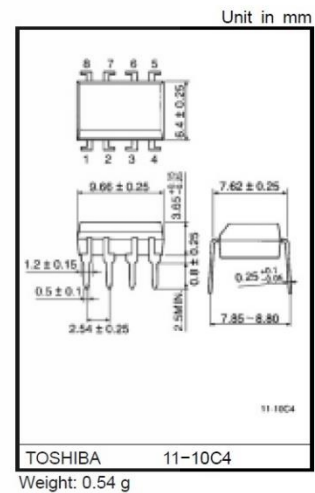
Transistor Inverter  
 Inverter For Air Conditionor  
 IGBT Gate Drive  
 Power MOS FET Gate Drive

The TOSHIBA TLP250 consists of a GaAlAs light emitting diode and an integrated photodetector.  
 This unit is 8-lead DIP package.  
 TLP250 is suitable for gate driving circuit of IGBT or power MOS FET.

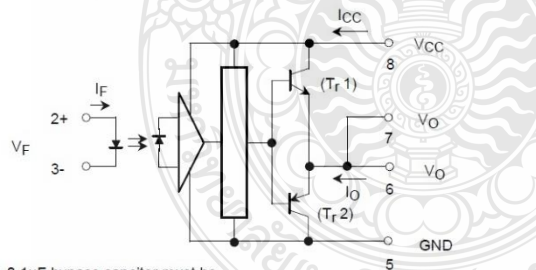
- Input threshold current:  $I_F=5\text{mA}(\text{max.})$
- Supply current ( $I_{CC}$ ):  $11\text{mA}(\text{max.})$
- Supply voltage ( $V_{CC}$ ):  $10\text{--}35\text{V}$
- Output current ( $I_O$ ):  $\pm 1.5\text{A}(\text{max.})$
- Switching time ( $t_{pLH}/t_{pHL}$ ):  $1.5\mu\text{s}(\text{max.})$
- Isolation voltage:  $2500V_{\text{rms}}(\text{min.})$
- UL recognized: UL1577, file No.E67349
- Option (D4) type  
 VDE approved: DIN VDE0884/06.92,certificate No.76823  
 Maximum operating insulation voltage:  $630V_{\text{PK}}$   
 Highest permissible over voltage:  $4000V_{\text{PK}}$

(Note) When a VDE0884 approved type is needed, please designate the "option (D4)"

- Creepage distance:  $6.4\text{mm}(\text{min.})$   
 Clearance:  $6.4\text{mm}(\text{min.})$

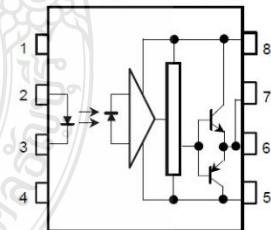


#### Schematic



A  $0.1\mu\text{F}$  bypass capacitor must be connected between pin 8 and 5 (See Note 5).

#### Pin Configuration (top view)



- 1 : N.C.
- 2 : Anode
- 3 : Cathode
- 4 : N.C.
- 5 : GND
- 6 :  $V_O$  (Output)
- 7 :  $V_O$
- 8 :  $V_{CC}$

#### Truth Table

		Tr1	Tr2
Input LED	On	On	Off
	Off	Off	On

**Absolute Maximum Ratings (Ta = 25°C)**

Characteristic		Symbol	Rating	Unit	
LED	Forward current	$I_F$	20	mA	
	Forward current derating (Ta ≥ 70°C)	$\Delta I_F / \Delta T_a$	-0.36	mA / °C	
	Peak transient forward current (Note 1)	$I_{FPT}$	1	A	
	Reverse voltage	$V_R$	5	V	
	Junction temperature	$T_j$	125	°C	
Detector	"H"peak output current ( $P_W \leq 2.5\mu s, f \leq 15kHz$ ) (Note 2)	$I_{OPH}$	-1.5	A	
	"L"peak output current ( $P_W \leq 2.5\mu s, f \leq 15kHz$ ) (Note 2)	$I_{OPL}$	+1.5	A	
	Output voltage	$V_O$	(Ta ≤ 70°C)	35	V
			(Ta = 85°C)	24	
	Supply voltage	$V_{CC}$	(Ta ≤ 70°C)	35	V
			(Ta = 85°C)	24	
	Output voltage derating (Ta ≥ 70°C)	$\Delta V_O / \Delta T_a$	-0.73	V / °C	
	Supply voltage derating (Ta ≥ 70°C)	$\Delta V_{CC} / \Delta T_a$	-0.73	V / °C	
	Junction temperature	$T_j$	125	°C	
	Operating frequency (Note 3)	$f$	25	kHz	
Operating temperature range	$T_{opr}$	-20~85	°C		
Storage temperature range	$T_{stg}$	-55~125	°C		
Lead soldering temperature (10 s)	$T_{sol}$	260	°C		
Isolation voltage (AC, 1 min., R.H. ≤ 60%) (Note 5)	$BV_S$	2500	Vrms		

Note 1: Pulse width  $P_W \leq 1\mu s, 300pps$

Note 2: Exponential waveform

Note 3: Exponential waveform,  $I_{OPH} \leq -1.0A (\leq 2.5\mu s), I_{OPL} \leq +1.0A (\leq 2.5\mu s)$

Note 4: It is 2 mm or more from a lead root.

Note 5: Device considered a two terminal device: Pins 1, 2, 3 and 4 shorted together, and pins 5, 6, 7 and 8 shorted together.

Note 6: A ceramic capacitor(0.1μF) should be connected from pin 8 to pin 5 to stabilize the operation of the high gain linear amplifier. Failure to provide the bypassing may impair the switching property. The total lead length between capacitor and coupler should not exceed 1cm.

**Recommended Operating Conditions**

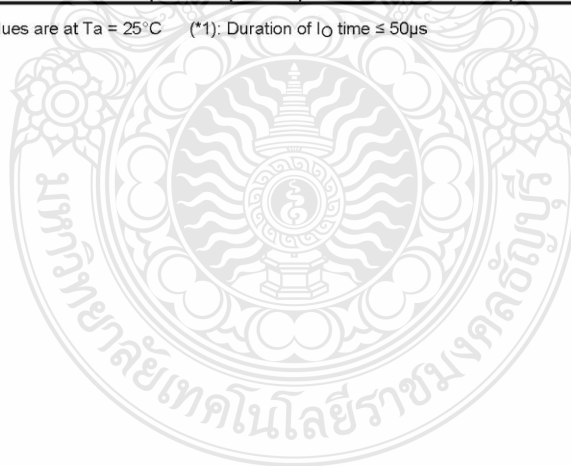
Characteristic	Symbol	Min.	Typ.	Max.	Unit
Input current, on (Note 7)	$I_{F(ON)}$	7	8	10	mA
Input voltage, off	$V_{F(OFF)}$	0	—	0.8	V
Supply voltage	$V_{CC}$	15	—	30   20	V
Peak output current	$I_{OPH}/I_{OPL}$	—	—	±0.5	A
Operating temperature	$T_{opr}$	-20	25	70   85	°C

Note 7: Input signal rise time (fall time) < 0.5 μs.

**Electrical Characteristics (Ta = -20~70°C, unless otherwise specified)**

Characteristic	Symbol	Test Circuit	Test Condition	Min.	Typ.*	Max.	Unit	
Input forward voltage	V <sub>F</sub>	—	I <sub>F</sub> = 10 mA, Ta = 25°C		1.6	1.8	V	
Temperature coefficient of forward voltage	ΔV <sub>F</sub> / ΔTa	—	I <sub>F</sub> = 10 mA	—	-2.0	—	mV / °C	
Input reverse current	I <sub>R</sub>	—	V <sub>R</sub> = 5V, Ta = 25°C		—	10	μA	
Input capacitance	C <sub>T</sub>	—	V = 0, f = 1MHz, Ta = 25°C	—	45	250	pF	
Output current	"H" level	I <sub>OPH</sub>	3	V <sub>CC</sub> = 30V (*1) I <sub>F</sub> = 10 mA V <sub>θ-θ</sub> = 4V	-0.5	-1.5	—	A
	"L" level	I <sub>OPL</sub>	2		I <sub>F</sub> = 0 V <sub>θ-θ</sub> = 2.5V	0.5	2	
Output voltage	"H" level	V <sub>OH</sub>	4	V <sub>CC1</sub> = +15V, V <sub>EE1</sub> = -15V R <sub>L</sub> = 200Ω, I <sub>F</sub> = 5mA	11	12.8	—	V
	"L" level	V <sub>OL</sub>	5		V <sub>CC1</sub> = +15V, V <sub>EE1</sub> = -15V R <sub>L</sub> = 200Ω, V <sub>F</sub> = 0.8V	—	-14.2	
Supply current	"H" level	I <sub>CCH</sub>	—	V <sub>CC</sub> = 30V, I <sub>F</sub> = 10mA Ta = 25°C	—	7	—	mA
			—	V <sub>CC</sub> = 30V, I <sub>F</sub> = 10mA	—	—	11	
	"L" level	I <sub>CCL</sub>	—	V <sub>CC</sub> = 30V, I <sub>F</sub> = 0mA Ta = 25°C	—	7.5	—	
			—	V <sub>CC</sub> = 30V, I <sub>F</sub> = 0mA	—	—	11	
Threshold input current	"Output L→H"	I <sub>F<sub>LH</sub></sub>	—	V <sub>CC1</sub> = +15V, V <sub>EE1</sub> = -15V R <sub>L</sub> = 200Ω, V <sub>O</sub> > 0V	—	1.2	5	mA
Threshold input voltage	"Output H→L"	I <sub>F<sub>HL</sub></sub>	—	V <sub>CC1</sub> = +15V, V <sub>EE1</sub> = -15V R <sub>L</sub> = 200Ω, V <sub>O</sub> < 0V	0.8	—	—	V
Supply voltage	V <sub>CC</sub>	—		10	—	35	V	
Capacitance (input-output)	C <sub>S</sub>	—	V <sub>S</sub> = 0, f = 1MHz Ta = 25°C	—	1.0	2.0	pF	
Resistance(input-output)	R <sub>S</sub>	—	V <sub>S</sub> = 500V, Ta = 25°C R <sub>H</sub> ≤ 60%	1×10 <sup>12</sup>	10 <sup>14</sup>	—	Ω	

\* All typical values are at Ta = 25°C (\*1): Duration of I<sub>O</sub> time ≤ 50μs



**Switching Characteristics (Ta = -20~70°C , unless otherwise specified)**

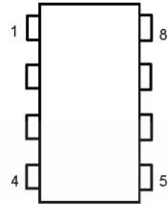
Characteristic	Symbol	Test Cir-cuit	Test Condition	Min.	Typ.*	Max.	Unit
Propagation delay time	L→H	t <sub>pLH</sub>	6 I <sub>F</sub> = 8mA (Note 7) V <sub>CC1</sub> = +15V, V <sub>EE1</sub> = -15V R <sub>L</sub> = 200Ω	—	0.15	0.5	μs
	H→L	t <sub>pHL</sub>		—	0.15	0.5	
Output rise time	t <sub>r</sub>			—	—	—	
Output fall time	t <sub>f</sub>			—	—	—	
Common mode transient immunity at high level output	C <sub>MH</sub>	7	V <sub>CM</sub> = 600V, I <sub>F</sub> = 8mA V <sub>CC</sub> = 30V, Ta = 25°C	-5000	—	—	V / μs
Common mode transient immunity at low level output	C <sub>ML</sub>	7	V <sub>CM</sub> = 600V, I <sub>F</sub> = 0mA V <sub>CC</sub> = 30V, Ta = 25°C	5000	—	—	V / μs

\* All typical values are at Ta = 25°C

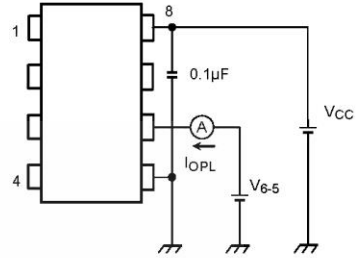
Note 7: Input signal rise time (fall time) < 0.5 μs.



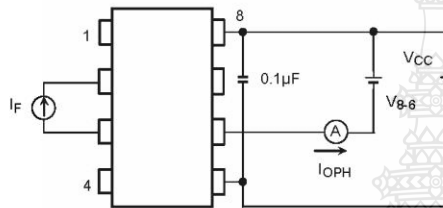
Test Circuit 1 :



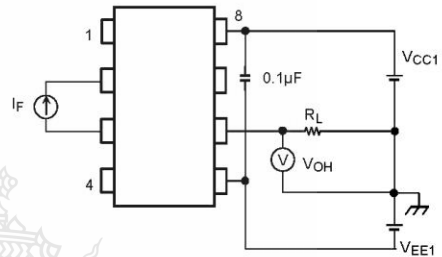
Test Circuit 2 : IOPL



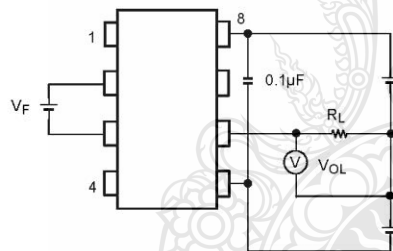
Test Circuit 3 : IOPH



Test Circuit 4 : VOH

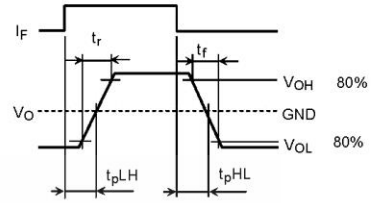
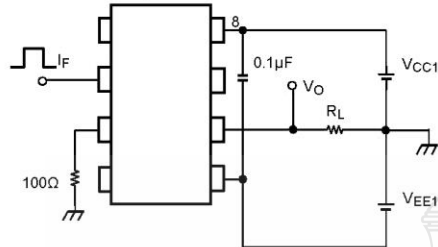


Test Circuit 5 : VOL

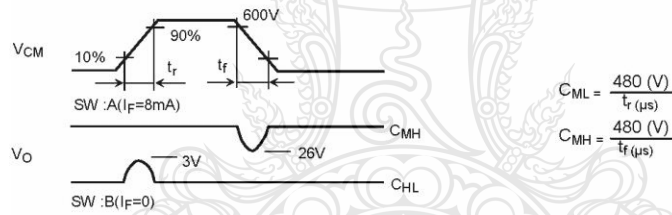
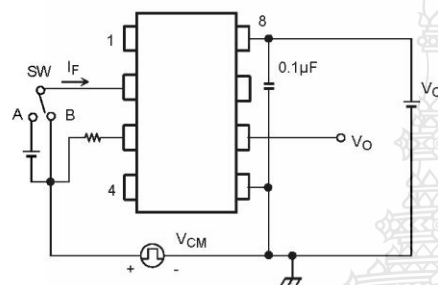




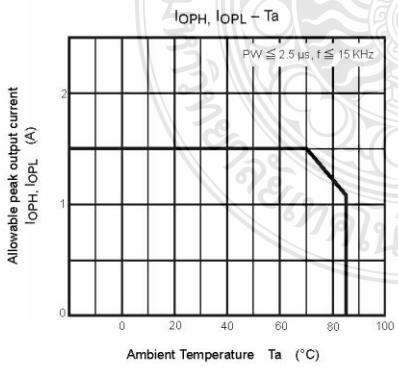
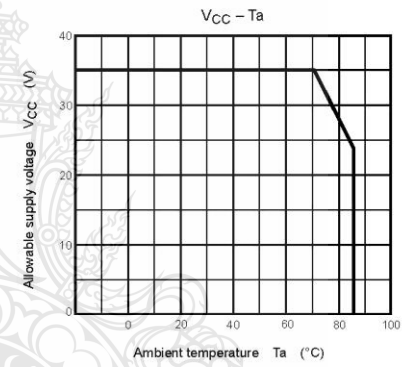
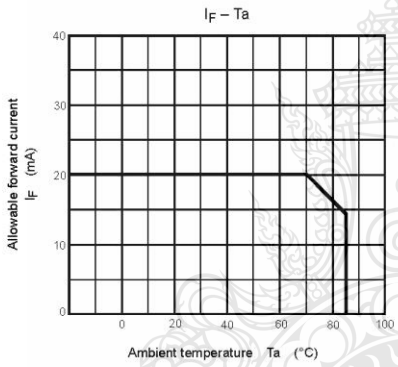
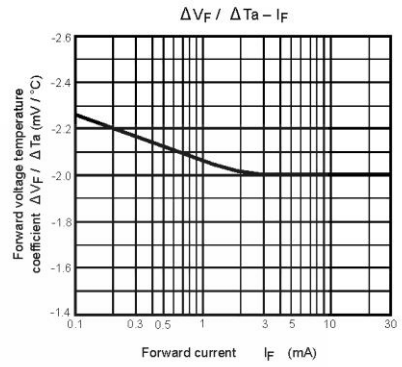
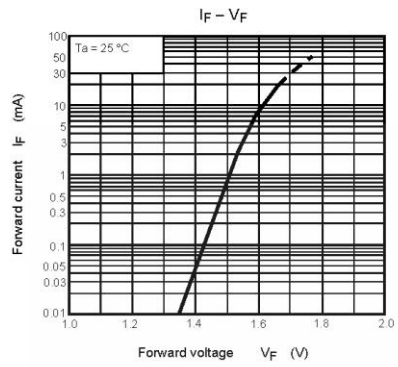
Test Circuit 6:  $t_{pLH}$ ,  $t_{pHL}$ ,  $t_r$ ,  $t_f$



Test Circuit 7:  $C_{MH}$ ,  $C_{ML}$



$C_{ML}(C_{MH})$  is the maximum rate of rise (fall) of the common mode voltage that can be sustained with the output voltage in the low (high) state.



## บ.4 คุณสมบัติขงไดโอด RFUH20TF6S



Data Sheet

### Super Fast Recovery Diode RFUH20TF6S

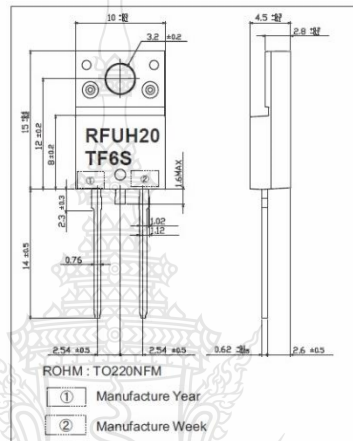
● **Series**  
Super Fast Recovery

● **Applications**  
General rectification

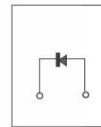
● **Features**  
1) Ultra low switching loss  
2) High current overload capacity

● **Construction**  
Silicon epitaxial planer type

● **Dimensions (Unit : mm)**



● **Structure**

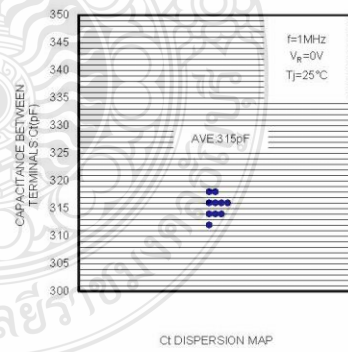
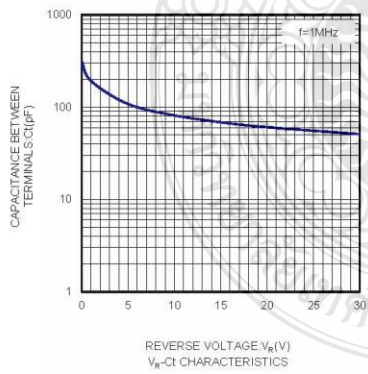
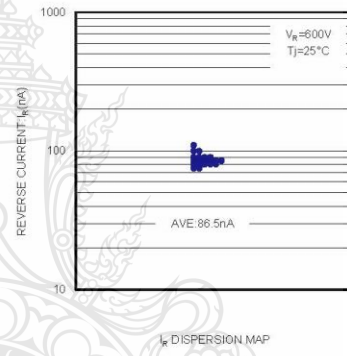
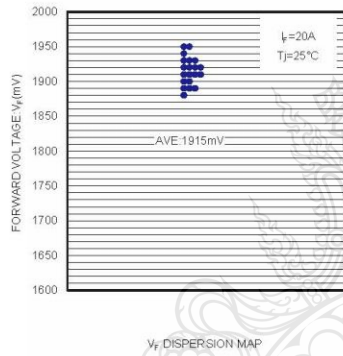
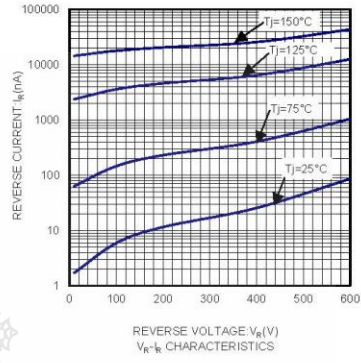
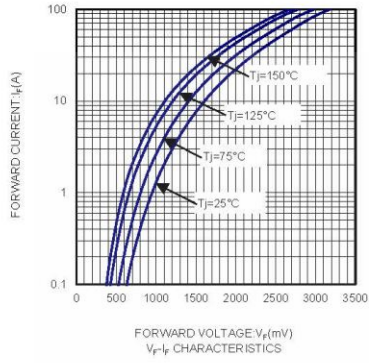


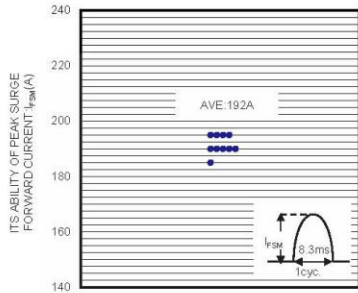
● **Absolute Maximum Ratings (Tc=25°C)**

Parameter	Symbol	Conditions	Limits	Unit
Repetitive peak reverse voltage	$V_{RM}$	Duty $\leq 0.5$	600	V
Reverse voltage	$V_R$	Direct voltage	600	V
Average rectified forward current	$I_o$	60Hz half sin wave, Resistive load, Tc=27°C	20	A
Forward current surge peak	$I_{FSM}$	60Hz half sin wave, Non-repetitive at Tj=25°C	100	A
Junction temperature	Tj		150	°C
Storage temperature	Tstg		-55 to +150	°C

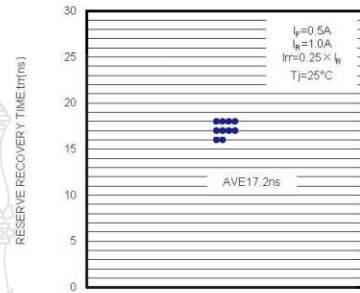
● **Electrical Characteristics (Tj=25°C)**

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Forward voltage	$V_F$	$I_F=20A$	—	1.8	2.8	V
Reverse current	$I_R$	$V_R=600V$	—	0.1	10	$\mu A$
Reverse recovery time	trr	$I_F=0.5A, I_R=1A, I_{rr}=0.25 \times I_R$	—	18	35	ns
Thermal resistance	Rth(j-c)	Junction to case	—	—	2.5	°C/W

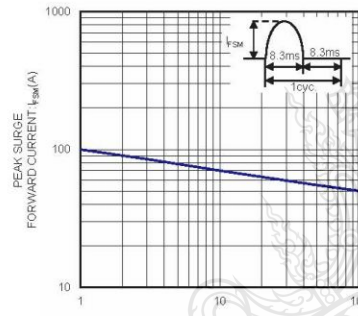




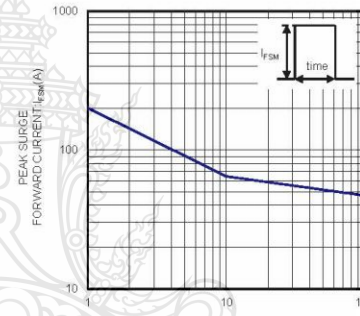
$I_{FSM}$  DISPERSION MAP



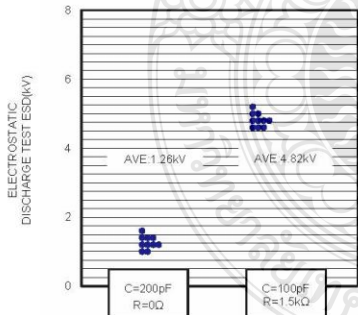
$t_{rr}$  DISPERSION MAP



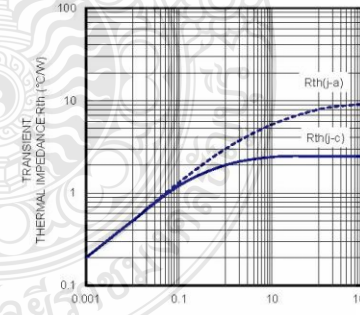
$I_{FSM}$ -CYCLE CHARACTERISTICS



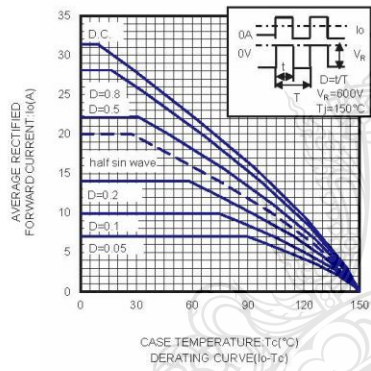
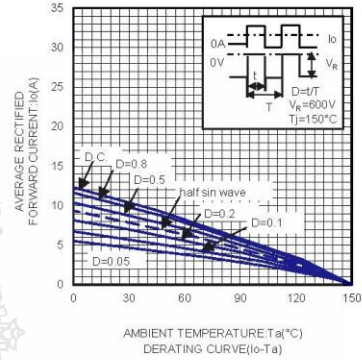
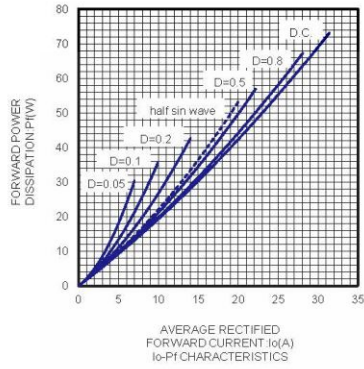
$I_{FSM}$ -t CHARACTERISTICS



ESD DISPERSION MAP



$R_{th-t}$  CHARACTERISTICS





ข.5 คุณลักษณะอุปกรณ์สวิตซิ่งกำลังเบอร์ IRG4PH40UD

International  
**IR** Rectifier

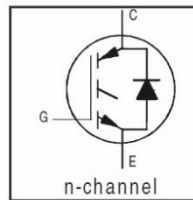
PD- 91621B

**IRG4PH40UD**

INSULATED GATE BIPOLAR TRANSISTOR WITH ULTRAFAST SOFT RECOVERY DIODE UltraFast CoPack IGBT

**Features**

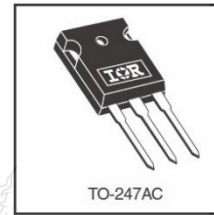
- UltraFast: Optimized for high operating frequencies up to 40 kHz in hard switching, >200 kHz in resonant mode
- New IGBT design provides tighter parameter distribution and higher efficiency than previous generations
- IGBT co-packaged with HEXFRED™ ultrafast, ultra-soft-recovery anti-parallel diodes for use in bridge configurations
- Industry standard TO-247AC package



$V_{CES} = 1200V$   
 $V_{CE(on) typ.} = 2.43V$   
 @  $V_{GE} = 15V, I_C = 21A$

**Benefits**

- Higher switching frequency capability than competitive IGBTs
- Highest efficiency available
- HEXFRED diodes optimized for performance with IGBT's. Minimized recovery characteristics require less/no snubbing



**Absolute Maximum Ratings**

Parameter	Max.	Units
$V_{CES}$ Collector-to-Emitter Breakdown Voltage	1200	V
$I_C @ T_C = 25^\circ C$ Continuous Collector Current	41	A
$I_C @ T_C = 100^\circ C$ Continuous Collector Current	21	
$I_{CM}$ Pulsed Collector Current ①	82	
$I_{LM}$ Clamped Inductive Load Current ②	82	
$I_F @ T_C = 100^\circ C$ Diode Continuous Forward Current	8.0	
$I_{FM}$ Diode Maximum Forward Current	130	V
$V_{GE}$ Gate-to-Emitter Voltage	$\pm 20$	
$P_D @ T_C = 25^\circ C$ Maximum Power Dissipation	160	W
$P_D @ T_C = 100^\circ C$ Maximum Power Dissipation	65	
$T_J$ Operating Junction and Storage Temperature Range	-55 to +150	°C
$T_{STG}$ Soldering Temperature, for 10 seconds	300 (0.063 in. (1.6mm) from case)	
Mounting torque, 6-32 or M3 screw.	10 lbf•in (1.1N•m)	

**Thermal Resistance**

Parameter	Min.	Typ.	Max.	Units
$R_{\theta JC}$ Junction-to-Case - IGBT	—	—	0.77	°C/W
$R_{\theta JC}$ Junction-to-Case - Diode	—	—	1.7	
$R_{\theta CS}$ Case-to-Sink, flat, greased surface	—	0.24	—	
$R_{\theta JA}$ Junction-to-Ambient, typical socket mount	—	—	40	
Wt	—	6 (0.21)	—	g (oz)

www.irf.com

1  
7/7/2000

# IRG4PH40UD

International  
IR Rectifier

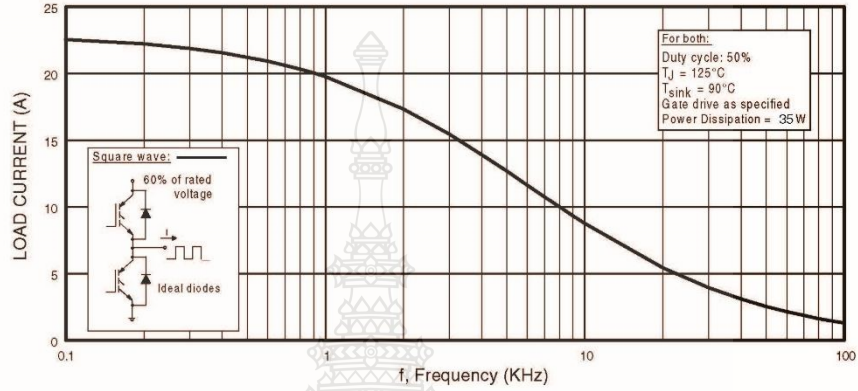
## Electrical Characteristics @ T<sub>J</sub> = 25°C (unless otherwise specified)

Parameter	Parameter	Min.	Typ.	Max.	Units	Conditions
V <sub>(BR)CES</sub>	Collector-to-Emitter Breakdown Voltage <sup>③</sup>	1200	—	—	V	V <sub>GE</sub> = 0V, I <sub>C</sub> = 250μA
ΔV <sub>(BR)CES</sub> /ΔT <sub>J</sub>	Temperature Coeff. of Breakdown Voltage	—	0.43	—	V/°C	V <sub>GE</sub> = 0V, I <sub>C</sub> = 1.0mA
V <sub>CE(on)</sub>	Collector-to-Emitter Saturation Voltage	—	2.43	3.1	V	I <sub>C</sub> = 21A, V <sub>GE</sub> = 15V
		—	2.97	—		I <sub>C</sub> = 41A
		—	2.47	—		I <sub>C</sub> = 21A, T <sub>J</sub> = 150°C
V <sub>GE(th)</sub>	Gate Threshold Voltage	3.0	—	6.0		V <sub>CE</sub> = V <sub>GE</sub> , I <sub>C</sub> = 250μA
ΔV <sub>GE(th)</sub> /ΔT <sub>J</sub>	Temperature Coeff. of Threshold Voltage	—	-11	—	mV/°C	V <sub>CE</sub> = V <sub>GE</sub> , I <sub>C</sub> = 250μA
g <sub>fe</sub>	Forward Transconductance <sup>④</sup>	16	24	—	S	V <sub>CE</sub> = 100V, I <sub>C</sub> = 21A
I <sub>CES</sub>	Zero Gate Voltage Collector Current	—	—	250	μA	V <sub>GE</sub> = 0V, V <sub>CE</sub> = 600V
		—	—	5000		V <sub>GE</sub> = 0V, V <sub>CE</sub> = 600V, T <sub>J</sub> = 150°C
V <sub>FM</sub>	Diode Forward Voltage Drop	—	2.6	3.3	V	I <sub>C</sub> = 8.0A
		—	2.4	3.1		I <sub>C</sub> = 8.0A, T <sub>J</sub> = 125°C
I <sub>GES</sub>	Gate-to-Emitter Leakage Current	—	—	±100	nA	V <sub>GE</sub> = ±20V

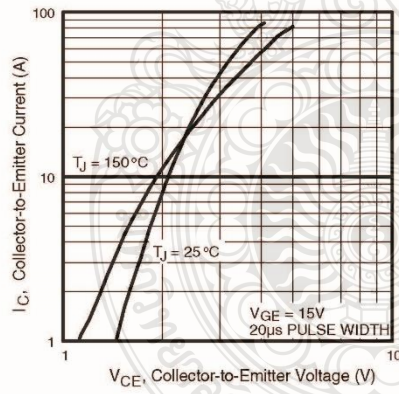
## Switching Characteristics @ T<sub>J</sub> = 25°C (unless otherwise specified)

Parameter	Parameter	Min.	Typ.	Max.	Units	Conditions
Q <sub>g</sub>	Total Gate Charge (turn-on)	—	86	130		I <sub>C</sub> = 21A
Q <sub>ge</sub>	Gate - Emitter Charge (turn-on)	—	13	20	nC	V <sub>CC</sub> = 400V See Fig. 8
Q <sub>gc</sub>	Gate - Collector Charge (turn-on)	—	29	44		V <sub>GE</sub> = 15V
t <sub>d(on)</sub>	Turn-On Delay Time	—	46	—	ns	T <sub>J</sub> = 25°C
t <sub>r</sub>	Rise Time	—	35	—		I <sub>C</sub> = 21A, V <sub>CC</sub> = 800V
t <sub>d(off)</sub>	Turn-Off Delay Time	—	97	150	ns	V <sub>GE</sub> = 15V, R <sub>G</sub> = 10Ω
t <sub>f</sub>	Fall Time	—	240	360		Energy losses include "tail" and diode reverse recovery.
E <sub>on</sub>	Turn-On Switching Loss	—	1.80	—	mJ	See Fig. 9, 10, 18
E <sub>off</sub>	Turn-Off Switching Loss	—	1.93	—		
E <sub>ts</sub>	Total Switching Loss	—	3.73	4.6		
t <sub>d(on)</sub>	Turn-On Delay Time	—	42	—	ns	T <sub>J</sub> = 150°C, See Fig. 11, 18
t <sub>r</sub>	Rise Time	—	32	—		I <sub>C</sub> = 21A, V <sub>CC</sub> = 800V
t <sub>d(off)</sub>	Turn-Off Delay Time	—	240	—	ns	V <sub>GE</sub> = 15V, R <sub>G</sub> = 10Ω
t <sub>f</sub>	Fall Time	—	510	—		Energy losses include "tail" and diode reverse recovery.
E <sub>ts</sub>	Total Switching Loss	—	7.04	—	mJ	
L <sub>E</sub>	Internal Emitter Inductance	—	13	—	nH	Measured 5mm from package
C <sub>ies</sub>	Input Capacitance	—	1800	—	pF	V <sub>GE</sub> = 0V
C <sub>oes</sub>	Output Capacitance	—	120	—		V <sub>CC</sub> = 30V
C <sub>res</sub>	Reverse Transfer Capacitance	—	18	—		f = 1.0MHz
t <sub>rr</sub>	Diode Reverse Recovery Time	—	63	95	ns	T <sub>J</sub> = 25°C See Fig. 14
		—	106	160		T <sub>J</sub> = 125°C
I <sub>rr</sub>	Diode Peak Reverse Recovery Current	—	4.5	8.0	A	T <sub>J</sub> = 25°C See Fig. 15
		—	6.2	11		T <sub>J</sub> = 125°C
Q <sub>rr</sub>	Diode Reverse Recovery Charge	—	140	380	nC	T <sub>J</sub> = 25°C See Fig. 16
		—	335	880		T <sub>J</sub> = 125°C
di <sub>(rec)</sub> /dt	Diode Peak Rate of Fall of Recovery During t <sub>b</sub>	—	133	—	A/μs	T <sub>J</sub> = 25°C See Fig. 17
		—	85	—		T <sub>J</sub> = 125°C

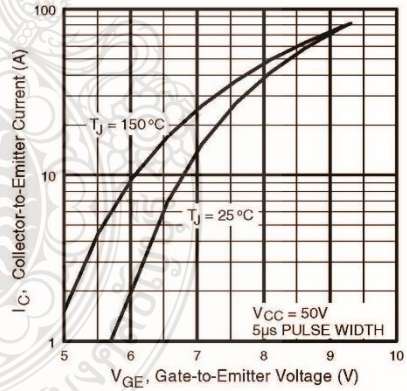




**Fig. 1 - Typical Load Current vs. Frequency**  
 (Load Current =  $I_{\text{RMS}}$  of fundamental)



**Fig. 2 - Typical Output Characteristics**



**Fig. 3 - Typical Transfer Characteristics**

# IRG4PH40UD

International  
**IRF** Rectifier

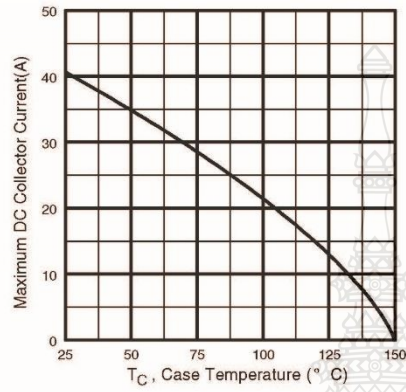


Fig. 4 - Maximum Collector Current vs. Case Temperature

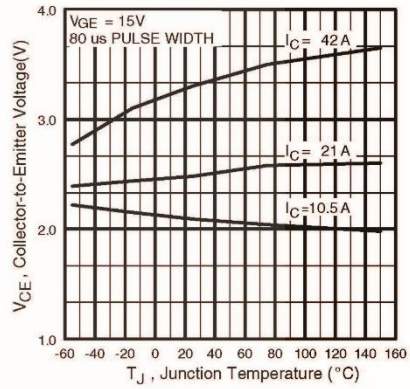


Fig. 5 - Typical Collector-to-Emitter Voltage vs. Junction Temperature

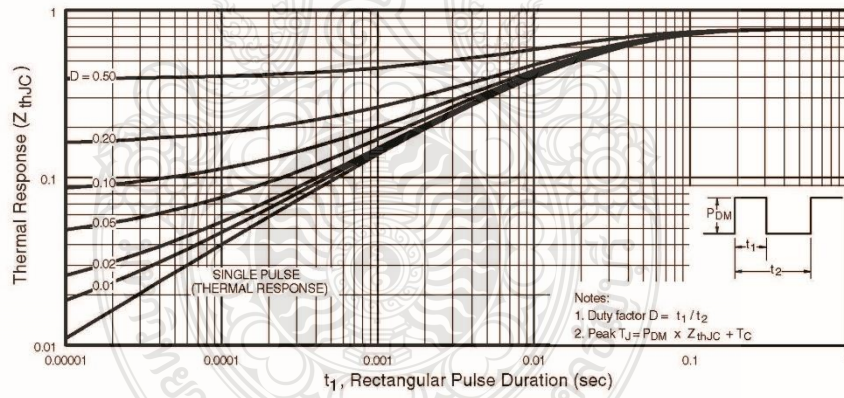


Fig. 6 - Maximum Effective Transient Thermal Impedance, Junction-to-Case

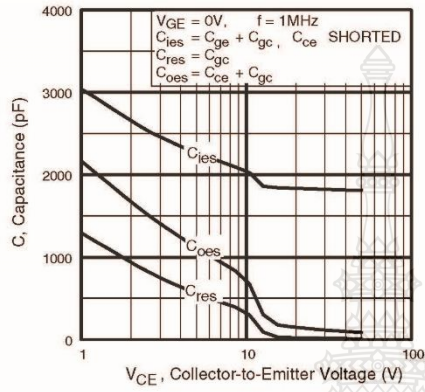


Fig. 7 - Typical Capacitance vs. Collector-to-Emitter Voltage

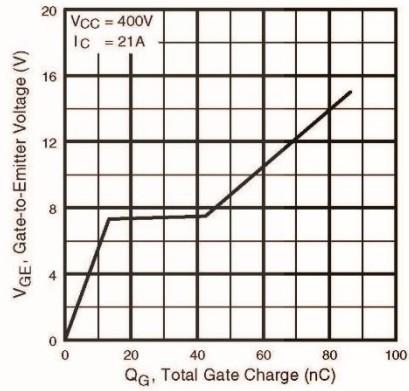


Fig. 8 - Typical Gate Charge vs. Gate-to-Emitter Voltage

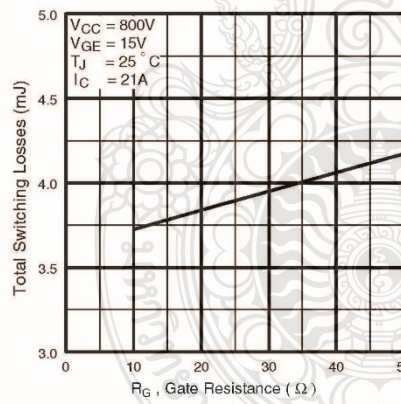


Fig. 9 - Typical Switching Losses vs. Gate Resistance

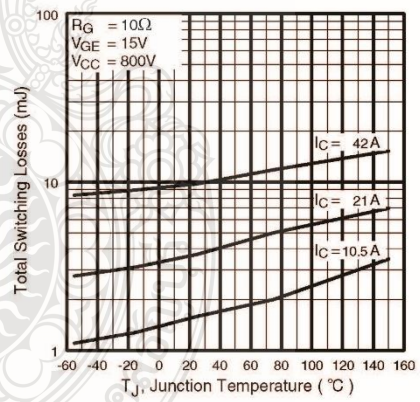


Fig. 10 - Typical Switching Losses vs. Junction Temperature

# IRG4PH40UD

International  
IR Rectifier

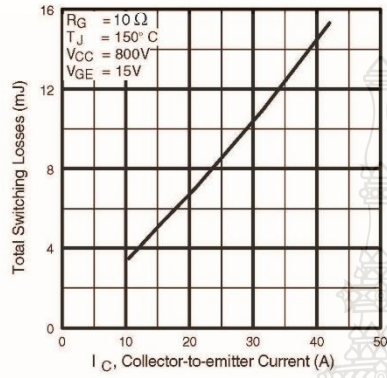


Fig. 11 - Typical Switching Losses vs. Collector-to-emitter Current

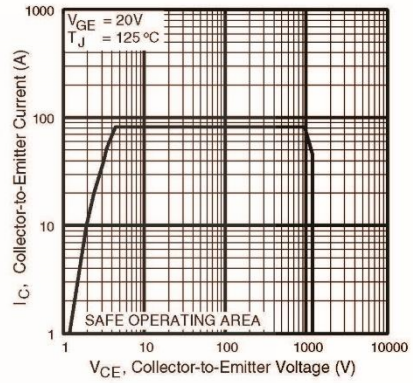


Fig. 12 - Turn-Off SOA

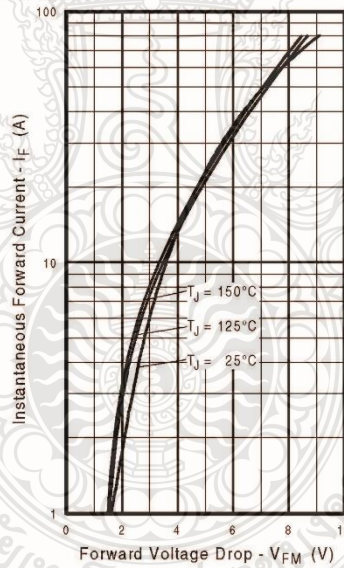


Fig. 13 - Maximum Forward Voltage Drop vs. Instantaneous Forward Current



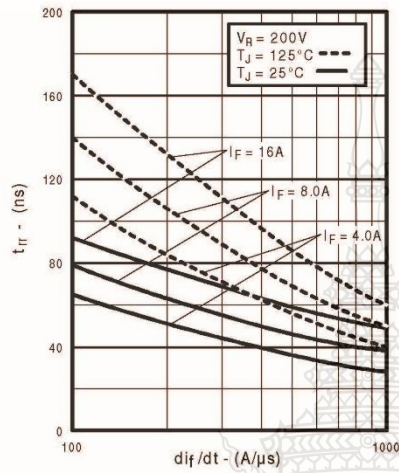


Fig. 14 - Typical Reverse Recovery vs.  $di/dt$

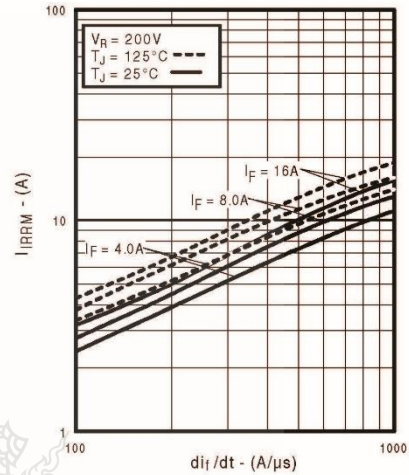


Fig. 15 - Typical Recovery Current vs.  $di/dt$

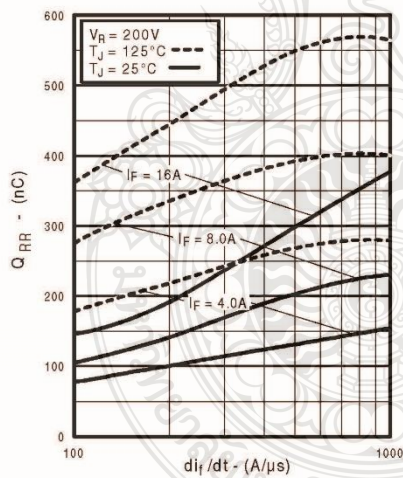


Fig. 16 - Typical Stored Charge vs.  $di/dt$

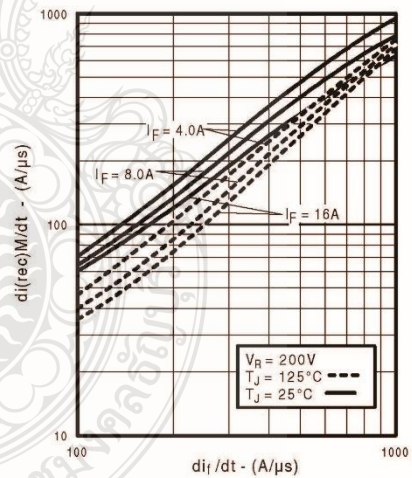
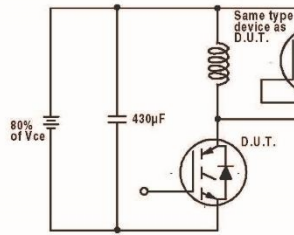


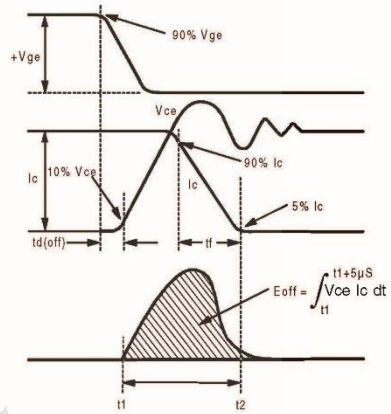
Fig. 17 - Typical  $di_{(rec)M}/dt$  vs.  $di/dt$

# IRG4PH40UD

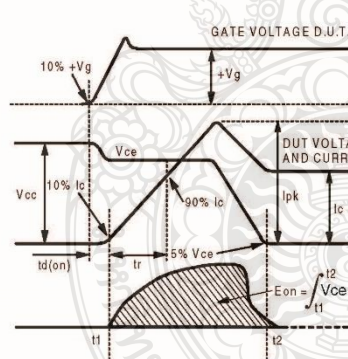
International  
**IR** Rectifier



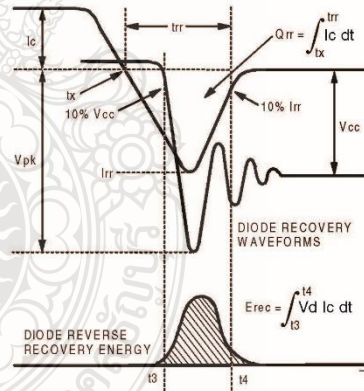
**Fig. 18a** - Test Circuit for Measurement of  $I_{LM}$ ,  $E_{on}$ ,  $E_{off}(\text{diode})$ ,  $t_{rr}$ ,  $Q_{rr}$ ,  $I_{rr}$ ,  $t_{d(on)}$ ,  $t_r$ ,  $t_{d(off)}$ ,  $t_f$



**Fig. 18b** - Test Waveforms for Circuit of Fig. 18a, Defining  $E_{off}$ ,  $t_{d(off)}$ ,  $t_f$



**Fig. 18c** - Test Waveforms for Circuit of Fig. 18a, Defining  $E_{on}$ ,  $t_{d(on)}$ ,  $t_r$



**Fig. 18d** - Test Waveforms for Circuit of Fig. 18a, Defining  $E_{rec}$ ,  $t_{rr}$ ,  $Q_{rr}$ ,  $I_{rr}$

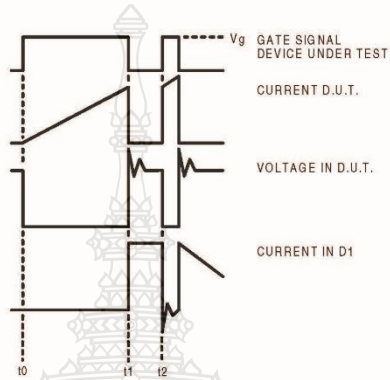


Figure 18e. Macro Waveforms for Figure 18a's Test Circuit

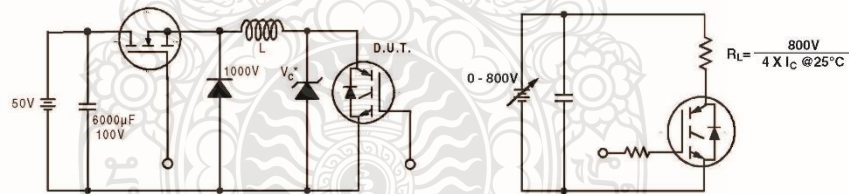


Figure 19. Clamped Inductive Load Test Circuit

Figure 20. Pulsed Collector Current Test Circuit

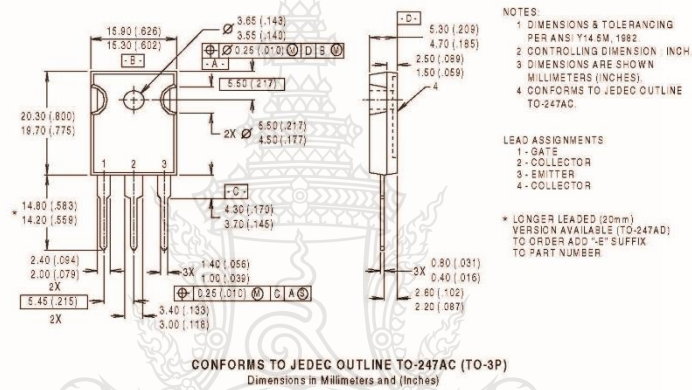
# IRG4PH40UD

International  
**IR** Rectifier

## Notes:

- ① Repetitive rating:  $V_{GE}=20V$ ; pulse width limited by maximum junction temperature (figure 20)
- ②  $V_{GC}=80\%(V_{CES})$ ,  $V_{GE}=20V$ ,  $L=10\mu H$ ,  $R_G=10\Omega$  (figure 19)
- ③ Pulse width  $\leq 80\mu s$ ; duty factor  $\leq 0.1\%$ .
- ④ Pulse width  $5.0\mu s$ , singleshot.

## Case Outline — TO-247AC

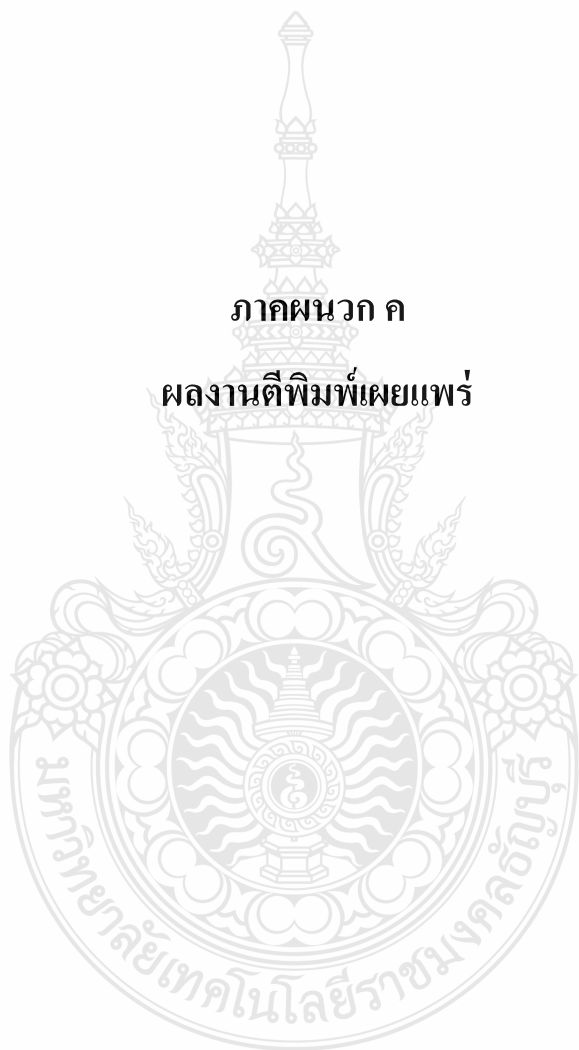


International  
**IR** Rectifier

**IR WORLD HEADQUARTERS:** 233 Kansas St., El Segundo, California 90245, USA Tel: (310) 252-7105  
**IR EUROPEAN REGIONAL CENTRE:** 439/445 Godstone Rd, Whyteleafe, Surrey CR3 0BL, UK Tel: ++ 44 (0)20 8645 8000  
**IR CANADA:** 15 Lincoln Court, Brampton, Ontario L6T3Z2, Tel: (905) 453 2200  
**IR GERMANY:** Saalburgstrasse 157, 61350 Bad Homburg Tel: ++ 49 (0) 6172 96590  
**IR ITALY:** Via Liguria 49, 10071 Borgaro, Torino Tel: ++ 39 011 451 0111  
**IR JAPAN:** K&H Bldg., 2F, 30-4 Nishi-Ikebukuro 3-Chome, Toshima-Ku, Tokyo 171 Tel: 81 (0)3 3983 0086  
**IR SOUTHEAST ASIA:** 1 Kim Seng Promenade, Great World City West Tower, 13-11, Singapore 237994 Tel: ++ 65 (0)838 4630  
**IR TAIWAN:** 16 Fl. Suite D, 207, Sec. 2, Tun Haw South Road, Taipei, 10673 Tel: 886-(0)2 2377 9936  
*Data and specifications subject to change without notice. 7/00*



ภาคผนวก ค  
ผลงานตีพิมพ์เผยแพร่



ค.1 การศึกษาเปรียบเทียบชนิดสัญญาณอ้างอิง SPWM และ HIPWM วงจรอินเวอร์เตอร์

ไดโอดแคทมปี 5 ระดับ



The poster for EENET 2015 features a teal and white color scheme. At the top, it displays the logos of RMUTK and EENET 2015. The main title 'EENET2015' is prominently displayed in white on a teal background, with the subtitle 'Creative Technology for Green Energy' and the dates '27-29 May 2015, A-one The Royal Cruise Hotel' below it. The central text in Thai and English identifies the event as the 7th Conference of Electrical Engineering Network of Rajamangala University of Technology. A horizontal strip of images shows various green energy technologies like wind turbines, solar panels, and hydroelectric dams. Below this, a 'Conference Topics' section lists 11 areas of focus. At the bottom, the organizing committee's name, address, and website are provided.

**RMUTK**  
การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า ครั้งที่ 7

**EENET2015**

**EENET 2015**  
Creative Technology for Green Energy  
27-29 May 2015, A-one The Royal Cruise Hotel

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า  
มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 7  
The 7<sup>th</sup> Conference of Electrical Engineering Network  
of Rajamangala University of Technology

**Conference Topics**

- ไฟฟ้ากำลัง (PW)
- อิเล็กทรอนิกส์กำลัง (PE)
- อิเล็กทรอนิกส์ (EL)
- ไฟฟ้าสื่อสาร (CM)
- ระบบควบคุมและการวัด (CT)
- การประมวลผลสัญญาณดิจิทัล (DS)
- พลังงานและการอนุรักษ์พลังงาน (ES)
- งานวิจัยอื่นที่เกี่ยวข้องกับวิศวกรรมไฟฟ้า (GN)
- คอมพิวเตอร์และเทคโนโลยีสารสนเทศ (CP)
- นวัตกรรมและสิ่งประดิษฐ์ (IN)

คณะกรรมการจัดการประชุมวิชาการ  
ภาควิชาวิศวกรรมไฟฟ้าและโทรคมนาคม คณะวิศวกรรมศาสตร์  
มหาวิทยาลัยเทคโนโลยีราชมงคลกรุงเทพ  
2 ถนนบางลำพู แขวงกุ่มพ้อมหาเมย เขตสาทร กรุงเทพฯ 10120  
<http://www.eenet2015.org>



กำหนดการประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 7

The 7<sup>th</sup> Conference of Electrical Engineering Network of Rajamangala University of Technology

วันพฤหัสบดีที่ 28 พฤษภาคม พ.ศ.2558				
ห้อง	ห้องบรรยาย 1	ห้องบรรยาย 2	ห้องประชุมพิเศษ	ห้องฉายภาพ
Session	PW-C	PEC	CM-C	CP-A
08.40-10.20 น.	PW19-PW24	PE015-PE19	CM15-CM19	CP01-CP06
ประธาน	ศ.ดร. กานต์ เกิดชื่น	ศ.ดร.อุเทน คำงาม	ศ.ดร. ชัยวัฒน์ สากุล	ดร. ยุทธิ หัสสิน
รองประธาน	ดร. สุวิภา แก้วกษา	ศ.ดร. ศิริชัย แดงเขม	อ.เจษฎาพร สอนทวีชัย	ดร. เสาวลักษณ์ แดงเมก
10.20-10.35 น.			พักรับประทานอาหารว่าง	
Session	PW-D	PED	CT-A	CP-B
10.35-12.15 น.	PW25-PW32	PE20-PE32	CT01-CT06	CP08-CP14
ประธาน	ศ.ดร.เจษฎ์ พิษฐ์ประเสริฐ	ศ.ดร.ประสพโชค ไททองคำ	รศ.ดร.โกศล โขสารโพธิ์	ดร. ยุทธิ หัสสิน
รองประธาน	ดร. สุวิภา แก้วกษา	ศ.ดร. วิโรจน์ เพชรพันธุ์ศรี	รศ. ชัยณรงค์ วิเศษศักดิ์วิชัย	ดร. เสาวลักษณ์ แดงเมก
12.15-13.00 น.			พักรับประทานอาหารเที่ยง	
Session	PW-E	PE-E, GN-A	CT-B	CP-C
13.00-14.45 น.	PW33-PW44	PE33-PE37,GN01	CT09-CT13	CP15-CP22
ประธาน	ดร.แสนศักดิ์ สีสอน	ดร.ชาญชัย กาญจนพิบูลย์	รศ. ชัยณรงค์ วิเศษศักดิ์วิชัย	ดร.พิชัย อยู่ปลั่ง
รองประธาน	อ. สุจิตต์ ธีรสูง	ดร. สายชล ขุนเจือจีน	อ. อติศักดิ์ แจ่มสุวัก	อาจารย์ปกรณ์ ฐิติพรธะ
14.45-15.00 น.			พักรับประทานอาหารว่าง	
Session	PW-F	GN-B	CT-C	CP-D
15.00-16.45 น.	PW45-PW50	GN02-GN08	CT14-CT18	CP24-CP29
ประธาน	ดร. เฉลียว เกตุแก้ว	ดร.แสนศักดิ์ สีสอน	ศ.ดร. นพพร พัสปะปะกิติ	ดร.พิชัย อยู่ปลั่ง
รองประธาน	อ. สุจิตต์ ธีรสูง	ดร.ชาญชัย กาญจนพิบูลย์	อาจารย์ณวัฒน์ หาดประสิทธิ์	อาจารย์ปกรณ์ ฐิติพรธะ

บทความสาขาอิเล็กทรอนิกส์กำลัง (PE)		หน้า
PE15	การปรับปรุงคุณภาพไฟฟ้าโดยอาศัยหม้อแปลงไฟฟ้าเลื่อนเฟสสำหรับวงจรเรียงกระแส // Power Quality Improvement by Using a Phase Shifting Transformer for Rectifiers	632
บทความ ดีเด่น	มนตรี สุขคง, ศราวุฒิ พีเมแก้ว, ทศวรรษ ปานอำพันธ์, ไพบูลย์ เกียรติสุคนธ์ และ นภัทร วัฒนพินทร มหาวิทยาลัยเทคโนโลยีราชมงคลสุวรรณภูมิ.....	
PE16	การตรวจติดตามกำลังไฟฟ้าสูงสุดของวงจรทระดับแรงดันที่ต่อเนื่องกันสำหรับอินเวอร์เตอร์ ขับเคลื่อนสูบน้ำพลังงานแสงอาทิตย์ // A Maximum Power Point Tracking of Series Boost Converter for Inverter Solar Water Pumping	636
	นฤคน สร้อยดา, นพวัฒน์ พ้องพาน และ นพพร พิธีประภคิต มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี.....	
PE17	การชดเชยกำลังไฟฟ้าที่โหลดด้วยเครื่องกำเนิดไฟฟ้าแม่เหล็กถาวรร่วมกับ DVR // Load Compensation using Permanent Magnet Generator and DVR	640
	วุฒิไกร จันทร์ชามเรียน, กฤษณ์วัฒน์ ภูมิภักดีพิชญ์ และ ณัฐภัทร พันธัง มหาวิทยาลัยเทคโนโลยีราชมงคลตะวันออก วิทยาเขตจันทบุรี / มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี.....	
PE18	การศึกษาเปรียบเทียบชนิดสัญญาณอ้างอิง SPWM และ HIPWM วงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ // A Comparative Study of Sinusoidal PWM and Third Harmonic Injected PWM Reference Signal on 5 Level Diode Clamp Inverter	644
	ชัยวัฒน์ แพงพันธุ์ และ วันชัย ทวีพิทยสิทธิ์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี.....	
PE19	การควบคุมเมทริกซ์คอนเวอร์เตอร์ชนิด 1 เฟส // Control of a Single-phase Matrix Converter	648
	รุ่งเรือง วังโรสง, อธิวัฒน์ คำแก้ว, วรนาถ สักพรางกุล, มงคล คำนำรุ่งตระกูล และ พิปัจ ศรีธง มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี.....	
PE20	วงจรยกระดับแรงดันด้านเข้าของวงจรแปลงผันกระแสตรงเป็นกระแสสลับ // Step-Up Input Voltage DC-AC Inverter	652
	ชลัช สัตยารักษ์, พิทักษ์ สติธรรมณะ และ สมคิด สีลาชนะชัยพงษ์ มหาวิทยาลัยเทคโนโลยีราชมงคลศรีวิชัย.....	
PE25	อินเวอร์เตอร์เรโซแนนซ์แบบครึ่งบริดจ์เพื่อให้ความร้อนเหนี่ยวนำด้วยเทคนิคการควบคุมความหนาแน่น ของพัลส์แบบดิคิตอล // Half Bridge Resonance Inverter for Induction Heating using Digital-controlled Pulse Density Modulation Technique	656
	อภิศักดิ์ พลศรีพิมพ์, สันติ นุราช และ วันจักรี เสนาวรี มหาวิทยาลัยเทคโนโลยีพระจอมเกล้าธนบุรี.....	
PE28	การวิเคราะห์ความถี่สวิตช์ในสภาวะ ZVS และ NON-ZVS ของอินเวอร์เตอร์เรโซแนนซ์อนุกรมที่ควบคุม ด้วยการตัดออกแรงดันแบบไม่สมมาตรโดยคำนึงถึงผลของตัวเก็บประจุแคปซิเตอร์ของ MOSFET // Analysis of ZVS and NON-ZVS Switching Frequencies for an Asymmetrical Voltage-Cancellation Controlled Series-Resonant Inverter Taking into Account MOSFET Drain-Source Capacitance	660
	ยงยุทธ นาราชบุรี มหาวิทยาลัยสยาม.....	
PE30	Sliding-Mode Control for Single Phase AC-AC Converter with Power Factor Control	664
	Suwat Kitcharoenwat and Saichol Chudjuarjeen Rajamangala University of Technology Krungthep.....	
PE32	อินเวอร์เตอร์ที่มีการมอดูเลชันแบบไซน์เพื่อใช้งานในรถยนต์ // SINE PULSE WIDTH MODULATION INVERTER USING IN CAR	668
	จันทร์สุดา อธิกุล, ปาสีรัตน์ อดอาจ, วิเชียร หน่ยรัตน์ศิริ และ สายชล ชูคเจื้อจิ้น มหาวิทยาลัยเทคโนโลยีราชมงคลกรุงเทพ.....	



## การศึกษาเปรียบเทียบชนิดสัญญาณอ้างอิง SPWM และ HIPWM

### วงจรอินเวอร์เตอร์ไดโอดเคลมปี 5 ระดับ

#### A Comparative Study of Sinusoidal PWM and Third Harmonic Injected PWM Reference Signal

#### on 5 Level Diode Clamp Inverter

ชัยวัฒน์ แพงพันธ์<sup>1</sup> และ วันชัย ทวีชัยดิษฐ์<sup>2</sup>

<sup>1</sup>สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

เลขที่ 39 หมู่ 1 ถนนรังสิต-นครนายก (คลองหก) อำเภอธัญบุรี ปทุมธานี 12110 โทรศัพท์ 0-2549-3497 E-mail: power\_d10@hotmail.com

<sup>2</sup>สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

เลขที่ 39 หมู่ 1 ถนนรังสิต-นครนายก(คลองหก) อำเภอธัญบุรี ปทุมธานี 12110 โทรศัพท์ 0-2549-3497 E-mail: w.subsinghaa@gmail.com

#### บทคัดย่อ

ในบทความนี้ได้ทำการศึกษาถึงการเปรียบเทียบรูปแบบของการมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) Sinusoidal PWM และ Third Harmonic Injected PWM บนสัญญาณพาห้ (Carrier Signal) แบบ PD, POD, APOD ในอินเวอร์เตอร์ไดโอดเคลมปี 5 ระดับ ที่จ่ายเอาต์พุตให้กับโหลด R-L โดยการจัดองค์ประกอบโปรแกรมคอมพิวเตอร์ MATLAB/Simulink พบว่าผลของค่าปริมาณ THD<sub>v</sub> ของแรงดันขาออกในรูปแบบการมอดูเลชันแบบ Harmonic injection PWM (HIPWM) บนสัญญาณพาห้ (Carrier Signal) ผลการจำลองจะเห็นได้ว่า แบบ PD จะให้ค่าที่ต่ำที่สุด

คำสำคัญ: ไดโอดเคลมปี, Sinusoidal PWM, Harmonic Injected PWM, PD, POD, APOD, THD<sub>v</sub>

#### Abstract

This article is study a comparative modulation of Sinusoidal PWM and Third Harmonic Injected PWM Reference signal with carrier signal PD, POD and APOD on 5 Level Diode Clamp on a R-L load. All of process was simulate with computer program MATLAB/Simulink. The result of simulation has shown a that the THD<sub>v</sub> line-line output voltage on Third Harmonic Injection modulation with PD carrier signal generate a minimum THD<sub>v</sub>.

Keywords: Diode Clamp, SPWM, Harmonic Injected PWM, PD, POD, APOD, THD<sub>v</sub>

#### 1. บทนำ

ในปัจจุบันการใช้งานอินเวอร์เตอร์หลายระดับเป็นที่นิยมมากทั้งในงานอุตสาหกรรมและระบบไฟฟ้ากำลัง เพราะมีประสิทธิภาพในการทำงานที่สูง อันเนื่องมาจากข้อได้เปรียบของกำลังไฟฟ้า และส่งผลให้เกิดฮาร์มอนิกส์ ในระบบน้อย ซึ่งรูปแบบของโครงสร้างอินเวอร์เตอร์หลายระดับ ได้แก่ Neutral-point clamped (NPC) หรือ Diode Clamped (DC) inverter, Flying capacitor inverter และ Cascade inverter

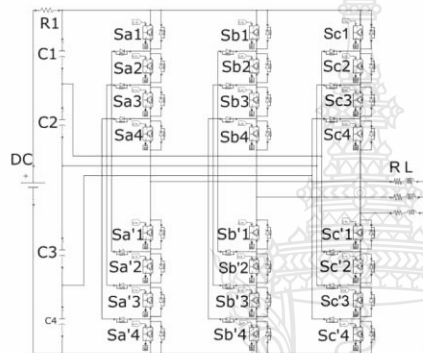
โดยข้อแตกต่างของอินเวอร์เตอร์แต่ละรูปแบบมีดังนี้ รูปแบบ Neutral-point clamped หรือ Diode Clamped inverter เมื่อระดับของอินเวอร์เตอร์เพิ่มขึ้น จะมีจำนวนไดโอดที่เพิ่มขึ้นตามไปด้วย จึงทำให้ต้องมีการควบคุมการไหลของไฟฟ้าเพิ่มขึ้นตามไปด้วย รูปแบบ Flying capacitor inverter เมื่อมีระดับเพิ่มขึ้น จะมีจำนวนของตัวเก็บประจุเพิ่มขึ้นด้วย ซึ่งจะทำให้วงจรมีขนาดใหญ่และค่าใช้จ่ายที่สูง อีกทั้งยังส่งผลให้เกิดการสูญเสียกำลังไฟฟ้าจากการสวิตชิ่ง และรูปแบบ Cascaded multilevel inverters จะมีข้อได้เปรียบและประโยชน์มากกว่ารูปแบบอื่นๆ เพราะ cascaded multilevel ไม่ต้องการ การสร้างสมดุลของ capacitors และไดโอด โดยต้องการเพียงแค่แบ่งแหล่งจ่ายไฟฟ้ากระแสตรง สำหรับแต่ละ H-Bridge เท่านั้น จึงทำให้ไม่มีปัญหาสมดุลของแรงดันเกิดขึ้น แต่การแยกแหล่งจ่ายของไฟฟ้ากระแสตรงส่งผลทำให้วงจรของรูปแบบนี้ไม่พร้อมใช้งานในทันที ซึ่งเป็นข้อเสียหลักของรูปแบบนี้ [1]

ดังนั้นในบทความนี้จึงนำ Diode Clamped inverter เพื่อนำมาศึกษาถึงการเปรียบเทียบรูปแบบของการมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM บนสัญญาณพาห้ (Carrier Signal) (แบบ PD, POD, APOD

## 2. ทฤษฎีที่เกี่ยวข้อง

### 2.1 วงจรไดโอดแคลมปีอินเวอร์เตอร์

วงจรไดโอดแคลมปีอินเวอร์เตอร์เป็นหนึ่งในกลุ่มอินเวอร์เตอร์หลายระดับ (Multilevel inverter) ได้ถูกพัฒนาขึ้นตั้งแต่ปี ค.ศ. 1981 [2] ในรูปแบบนิวตริลพอยต์อินเวอร์เตอร์แรงดัน 3 ระดับ และได้รับการพัฒนาอย่างต่อเนื่องจนมีรูปแบบโครงสร้างที่ค่อนข้างชัดเจน โดยวงจรของไดโอดแคลมปีอินเวอร์เตอร์ 5 ระดับแรงดัน มีลักษณะดังรูปที่ 1



รูปที่ 1 ไดโอดแคลมปีอินเวอร์เตอร์ 5 ระดับ

จากรูปที่ 1 ตัวเก็บประจุ  $C_1$ ,  $C_2$ ,  $C_3$  และ  $C_4$  จะทำหน้าที่แบ่งแรงดัน  $V_{dc}$  ออกเป็นส่วนๆ ทั่วๆกัน สำหรับแต่ละระดับชั้น ไดโอดของแต่ละชั้นใช้เพื่อกำหนดทิศทางการไหลของกระแสให้เป็นไปตามลำดับของการสวิตซ์ [3] ดังแสดงในตารางที่ 1

ตารางที่ 1 การสวิตซ์ของวงจรไดโอดแคลมปีอินเวอร์เตอร์ 5 ระดับ

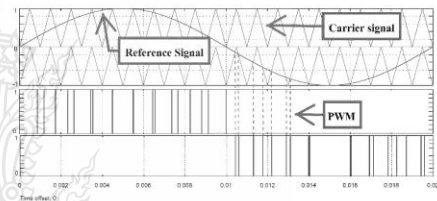
$V_L$	Sa1	Sa2	Sa3	Sa4	Sa'1	Sa'2	Sa'3	Sa'4
$V_{dc}/2$	1	1	1	1	0	0	0	0
$V_{dc}/4$	0	1	1	1	1	0	0	0
0	0	0	1	1	1	1	0	0
$-V_{dc}/2$	0	0	0	1	1	1	1	0
$-V_{dc}/4$	0	0	0	0	1	1	1	1

ข้อดีของวงจรไดโอดแคลมปีอินเวอร์เตอร์เมื่อเปรียบเทียบกับวงจรอินเวอร์เตอร์หลายระดับประเภทอื่นๆ คือ การเพิ่มระดับชั้นให้มากขึ้น จะทำให้รูปคลื่นเอาต์พุตที่ได้มีรูปร่างใกล้เคียงกับไซน์มากขึ้น ส่งผลต่อขนาดของวงจรกรองความถี่ด้านเอาต์พุตที่ต่ำกว่า มีความสูญเสียสวิตซ์ต่ำ และมีการตอบสนองที่ไว

### 2.2 รูปแบบของสัญญาณอ้างอิง(Reference signal)

#### 2.2.1 SPWM

ในการสร้างสัญญาณ SPWM รูปคลื่นไซน์ถูกจัดให้เป็นสัญญาณอ้างอิง(Reference signal) โดยที่ความถี่ของรูปคลื่นไซน์จะสูงเท่ากับความถี่เอาต์พุตที่ต้องการ เพื่อมอดูเลชันกับรูปสัญญาณพาห์ (Carrier signal) ความถี่ของรูปคลื่นสัญญาณอ้างอิง จะต้องมีความถี่เท่ากับความถี่สวิตซ์ ซึ่งเมื่อนำสัญญาณทั้งสองมา มอดูเลชันจะเกิดเป็นสัญญาณพัลส์(Pulse) [4] และนำสัญญาณพัลส์ที่ได้ไปจุดอุปกรณ์สวิตซ์ซึ่งโดยจะใช้สัญญาณต่ำเป็น OFF และสัญญาณสูงเป็น ON ดังรูปที่ 2



รูปที่ 2 Sinusoidal pulse width modulations

#### 2.2.2 HIPWM

ในการสร้างสัญญาณ Harmonic injection PWM รูปสัญญาณอ้างอิง(Reference signal) โดยการสร้างสัญญาณ Harmonic injection จะสร้างโดยนำสัญญาณไซน์ที่มีความถี่เท่ากับความถี่ของเอาต์พุตที่ต้องการ และกำหนดให้ Amplitude เท่ากันหรือมากกว่า 1 เพื่อรวมกับสัญญาณไซน์ที่มีความถี่เป็นสามเท่าของความถี่เอาต์พุตที่ต้องการ และกำหนดให้ Amplitude เท่ากับ  $k$  อยู่ระหว่าง 0.15 ถึง 0.2 ดังสมการ [5]

$$V_{mA} = m \cdot \sin(\omega_0 t) + k \sin(3\omega_0 t)$$

$$V_{mB} = m \cdot \sin(\omega_0 t + 120^\circ) + k \sin(3\omega_0 t)$$

$$V_{mC} = m \cdot \sin(\omega_0 t + 240^\circ) + k \sin(3\omega_0 t)$$

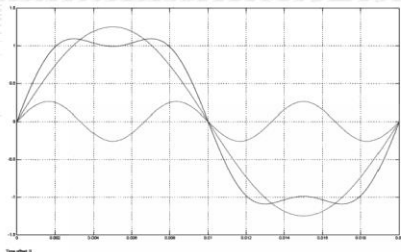
$$V_{mK} = k \sin(3\omega_0 t)$$

ซึ่งจะส่งผลทำให้เกิดรูปคลื่น ดังรูปที่ 3

**บทความวิจัย**

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้ามหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 7

Proceedings of the 7<sup>th</sup> Conference of Electrical Engineering Network of Rajamangala University of Technology 2015 (EENET 2015)



รูปที่ 3 Third harmonic injection pulse width modulations

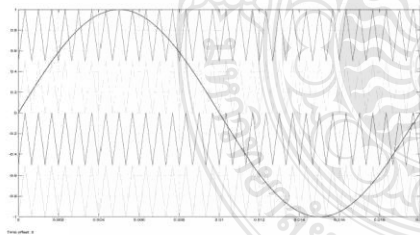
เมื่อได้สัญญาณอ้างอิง (Reference signal) ที่เป็นรูปคลื่น Harmonic injection จึงนำสัญญาณไปมอดูเลชันกับสัญญาณพาหะ (Carrier Signal) ความถี่ของรูปสัญญาณอ้างอิง จะต้องมีความถี่เท่ากับความถี่สวิทซ์ชิ่ง เมื่อนำสัญญาณทั้งสองมา มอดูเลชันจะเกิดเป็นสัญญาณพัลส์ (Pulse) และนำสัญญาณพัลส์ที่ได้ไปจุดอุปกรณ์สวิทซ์ชิ่ง โดยจะใช้สัญญาณต่ำเป็น OFF และสัญญาณสูงเป็น ON

**2.3 รูปแบบของสัญญาณพาหะ (Carrier Signal)**

รูปแบบของสัญญาณพาหะที่ใช้ในบทความนี้มี 3 รูปแบบ คือ Phase Disposition (PD), Phase Opposition Displacement (POD) และ Alternative Phase Opposition Displacement (APOD) โดยมีลักษณะของรูปคลื่นดังนี้ [1]

**2.3.1 Phase Disposition (PD)**

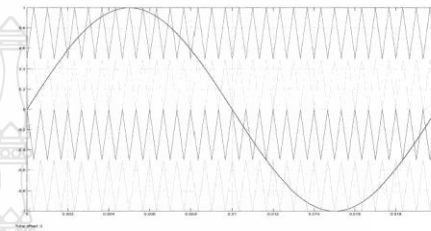
มีลักษณะมุมเฟสของทุกสัญญาณเป็นมุมเดียวกัน ดังรูปที่ 4



รูปที่ 4 Phase Disposition (PD) สำหรับ ไดโอดแคทโอด 5 ระดับ

**2.3.2 Phase Opposition Displacement (POD)**

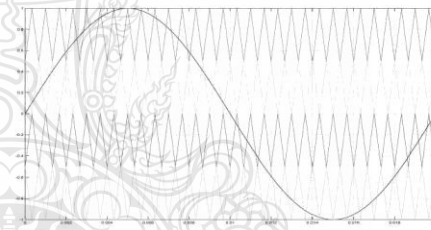
มีลักษณะสัญญาณที่อยู่เหนือศูนย์ห่างจากสัญญาณที่อยู่ใต้ศูนย์ 180 องศา ดังรูปที่ 5



รูปที่ 5 Phase Opposition Displacement (POD) สำหรับ ไดโอดแคทโอด 5 ระดับ

**2.3.3 Alternative Phase Opposition Displacement (APOD)**

มีลักษณะสัญญาณขยับห่างกันเป็นมุม 180 องศา ดังรูปที่ 6



รูปที่ 6 Alternative Phase Opposition Displacement (APOD) สำหรับ ไดโอดแคทโอด 5 ระดับ

**3. วิธีการทดลอง**

ตารางที่ 2 ค่าพารามิเตอร์ต่างๆที่ใช้ในการทดลอง

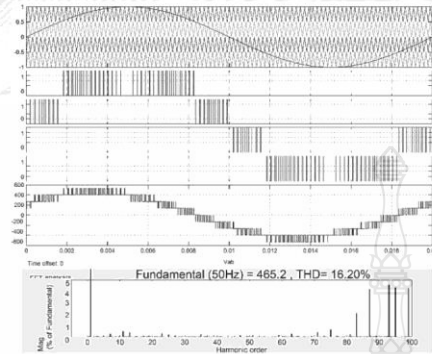
พารามิเตอร์	ค่า
ความถี่เอาต์พุต	50 Hz
ความถี่สวิทซ์ชิ่ง	4850 Hz
แรงดันอินพุต	540 Vdc
ค่า C1 ,C2 ,C3 ,C4	22,000 $\mu$ F
ค่าความต้านทานของโหลด R	10 $\Omega$
ค่าความต้านทานของโหลด L	1mH



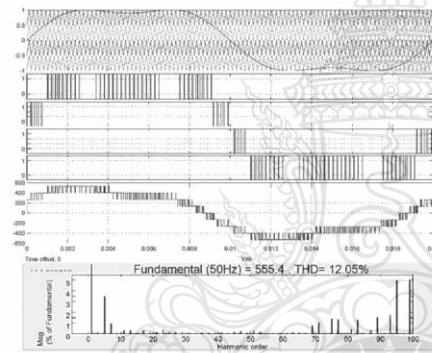
**บทความวิจัย**

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้ามหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 7

Proceedings of the 7<sup>th</sup> Conference of Electrical Engineering Network of Rajamangala University of Technology 2015 (EENET 2015)



รูปที่ 7 สัญญาณมอดูเลชันโดยใช้สัญญาณพาห้แบบ Sinusoidal SPWM



รูปที่ 8 สัญญาณมอดูเลชันโดยใช้สัญญาณพาห้แบบ HIPWM

**4. ผลการทดลอง**

ตารางที่ 3 เปรียบเทียบ THD<sub>v</sub>

Carrier signal	Modulation Technique	Line voltage	
		THD <sub>v</sub> (Load)	THD <sub>v</sub> (No Load)
PD	Sinusoidal	41.74%	16.20%
	Third Harmonic	22.22%	12.05%
POD	Sinusoidal	49.05%	20.42%
	Third Harmonic	22.62%	12.31%
APOD	Sinusoidal	49.01%	24.23%
	Third Harmonic	22.62%	12.23%

**5. สรุปผล**

จากการจำลองการทำงานด้วยโปรแกรม MATLAB/Simulink เพื่อเปรียบเทียบรูปแบบการมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM บนสัญญาณพาห้(Carrier Signal) แบบ PD POD APOD ด้วยอินเวอร์เตอร์ไดโอดแคลมป์แบบ 5 ระดับ พบว่าผลของค่าปริมาณ THD<sub>v</sub> ของแรงดันขาออก รูปแบบการมอดูเลชัน HIPWM บนสัญญาณอ้างอิง (Reference signal) แบบ PD จะให้ค่าที่ต่ำที่สุด

**เอกสารอ้างอิง**

- [1] R. Kumar Ahuja1, A. Kumar, "MATLAB Simulation and Analysis of Nine-Level Inverter Using Different Schemes of Sinusoidal PWM" *International Journal of Innovative Research in Science Engineering and Technology*, pp. 13626-13633, 6 June 2014.
- [2] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point clamped PWM inverter," *IEEE Trans. Ind. App.*, vol.19, no.5, pp. 518-523, Sept./Oct.1981.
- [3] เลิศพันธ์ เพ็ชรสร้างสรร และสิงห์ทอง พัฒนเศรษฐานนท์, "การพัฒนาวจรทบระดับแรงดันไฟฟ้าที่กระแสสลับแรงดันเอาต์พุต 5 ระดับ," *การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 37*,ขอนแก่น, 19-21พฤศจิกายน 2557, หน้า 429-432.
- [4] V. Naga haskar Reddy, Ch. Sai. Babu and K. Suresh, "Advanced Modulating Techniques for Diode Clamped," *APRN J Eng Appl Ser*, vol.6, no.5, pp. 90-99, Jan 2011.
- [5] X. Zheng, L. Song, and P. Hongying, "Study of Five-level diodes-clamped Inverter Modulation Technology Based on Three-harmonic Injection Method," *EMEIT-2012*, pp.1973-1976.



ชัยวัฒน์ แห่งพันธ์ นักศึกษาระดับปริญญาโทสาขาวิชาวิศวกรรมไฟฟ้ากำลัง คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี สนใจทางด้านเทคโนโลยีพลังงานและอิเล็กทรอนิกส์กำลัง

๑.2 A Comparative Study of Sinusoidal PWM and Third Harmonic Injected PWM Reference Signal on Five Level Diode Clamp Inverter

**12<sup>th</sup> Eco-Energy and Materials  
Science and Engineering Symposium**

11–14th June 2015 Peace Laguna resort&Spa,Ao Nang, Krabi, Thailand

- Energy Technology
- Environmental and Social Impact
- Nuclear Technology
- Smart Innovations For Future Life
- Material Technology
- Energy Economic and Management
- Railway Engineering

Co-organized by

Sponsored by





**Conference Program of 12<sup>th</sup> Eco-Energy and Materials Science and Engineering**

<b>11<sup>th</sup> June 2015</b>			
13:00-16:00	Registration (G floor)		
17:00-18:00	EMSES committee meeting		
18:00-20:00	Welcome party (Ballroom)		
<b>12<sup>th</sup> June 2015</b>			
9:00-9:30	Opening Ceremony (Ballroom)		
<b>9:30-10:30</b>	<b>Keynote speaker: Prof. Dr. Koichi Miura: Developing New Technologies for Utilizing Low Rank Coals and Biomass Wastes in Asian Countries Introduction of a Japan-Thailand SATREPS Project</b>		
10:30-10:45	Coffee break		
<b>Ballroom</b>		<b>Peach hall</b>	
10:45-12:00	Material Technology	Energy Technology	Material Technology
Paper ID	IN05, MT47, MT70, MT74, MT30, MT76	IN13, ET02, ET26, ET27, ET29, ET30	IN01, MT19, MT28, MT09, MT48, MT53
Chair	Prof. Dr. Hiroyuki Hamada	Asst. Prof. Dr. Terdkiat Limpeteeprakarn	Assoc. Prof. Dr. Yuiji Asoa,
Co-Chair	Dr. Annin Memon	Asst. Prof. Dr. Anninoy Reungwaree	Dr. Kiyooki Ishimoto
12:00-13:00	Lunch		
13:00-15:00	Material Technology	Energy Technology	Smart Innovations For Future Life & MT
Paper ID	IN03, MT31, MT15, MT16, MT17, MT18	ET14, ET15, ET16, ET19, ET20	IN04, SI04, MT08, MT21, MT88, MT89, MT80
Chair	Assoc. Prof. Dr. Tsutomu Ito	Asst. Prof. Dr. Wanchai Subsingha	Prof. Dr. Satoshi Fukui
Co-Chair	Dr. Narongchai O-Chareon	Asst. Prof. Dr. Boonyang Plangklang	Dr. Pimnapat Iemsomboon
15:00-15:15	Break		
15:15-17:00	Material Technology	Energy Technology	Material Technology
Paper ID	IN07, IN16, MT22, MT23, MT72, MT24	ET01, ET03, ET04, ET07, ET11	IN09, MT32, MT33, MT36, MT66, SI05
Chair	Dr. Hiroyuki Inoya	Dr. Winai Janpeng	Prof. Dr. Masayuki Okoshi
Co-Chair	Asst. Prof. Dr. Sorapong Pavasupree	Dr. Sataporn Thongwik	Dr. Natee Srisawat
18:00-22:00	Banquet		
<b>13<sup>th</sup> June 2015</b>			
<b>Ballroom</b>		<b>Peach hall</b>	
9:00-10:30	Material Technology	Material Technology	Nuclear Technology
Paper ID	IN11, MT45, MT49, MT50, MT51, MT58	IN12, MT54, MT59, MT60, MT61, MT62	NT06, NT07, MT84, ET21, MT83, SI08, MT82, NT08, SI06
Chair	Asst. Prof. Dr. Ken Miyata	Prof. Dr. Toshiakazu Umemura	Prof. Hideaki Ohgaki
Co-Chair	Dr. Narongchai O-Chareon	Asst. Prof. Dr. Sorapong Pavasupree	Dr. Jatuporn Saisut
10:30-10:45	Coffee break		
10:45-12:15	Material Technology	Material Technology	Energy Technology
Paper ID	IN02, MT78, MT79, MT81, MT65	IN06, MT86, MT26, MT27, MT29, MT77	IN08, ET23, ET28, ET24
Chair	Asst. Prof. Dr. Kazushi Yamada	Dr. Hisanori Ando	Prof. Dr. Hiroshi Ito
Co-Chair	Dr. Supaporn Thumsorn	Dr. Kiyooki Ishimoto	Asst. Prof. Dr. Sommai Pivsa-Art
12:15-13:30	Lunch		
13:30-14:30	Closing ceremony		

\*E-Proceeding will be uploaded on [www.emses.org](http://www.emses.org)

- ET15 The Flameretardancy Study of PVA using for Corrugated Cardboard  
*Yoshihiro MIZUTANI, Yusaku MOCHIZUKI, Masayuki OKOSHI, Hiroyuki HAMADA*
- ET16 Potential of Fermentable Sugar Production from Napier cv. Parkchong 1 Grass Residue as a Substrate to Produce Bioethanol  
*Bunthita Pensri , Pruk Aggarangsi , Thanongsak Chaiyasoc , Nopakarn Chandet*
- ET17 Upgrading of Rice straw and Leucaena by Degradative Solvent Extraction using 1-Methylnaphthalene, Palm Oil Biodiesel and Kerosene at 350 °C  
*Supachai Jadsadajerma , Nakorn Worasuwannaraka , and Kouichi Miura*
- ET19 Effect of compressive temperature on characteristics of characteristics of betel nut husk  
*Wassachol Wattana<sup>ai</sup> , Patthanin Tongchi<sup>a</sup> ,Wutthichai , Phengpa<sup>a</sup>*
- ET20 Static mixer-assisted continuous biodiesel production from coconut fatty acid  
*Wattanachai Ruktontrakul, Navadol Laosiripojana, Surawut Chuangchote\**
- ET21 Design and Low Power Test of Pulse Forming Network for Klystron Modulator at Chiang Mai University  
*J. Saisut<sup>1,2</sup>*
- ET23 Influences of Relative Humidity on the Electric Field and Potential on Suspension Insulator String  
*Siamrat Phonkaphon Pramuk Unahalekhaka*
- ET24 A study of the induced voltage detector design from the power distribution system on 115 kV to effect on 22 kV distribution line  
*Patiwat Boonmaa, Pramuk Unahalekhakab*
- ET26 A Comparative Study of Sinusoidal PWM and Third Harmonic Injected PWM Reference Signal on Five Level Diode Clamp Inverter  
*Wanchai Subsingha\*,Chaiwat Pangpun*
- ET27 Design and analysis three phase three level diode-clamped of grid connected inverter  
*Purached Juntamon and W. Subsingha*
- ET28 Design and Low Power Test of Pulse Forming Network for Klystron Modulator at Chiang Mai University  
*J. Saisut<sup>1,2i</sup>*
- ET29 Analysis of Output Power Impact on PV Rooftop System under Different Installation Positions by PSCAD  
*N. Thanomsat, B. Plangklang*



# A Comparative Study of Sinusoidal PWM and Third Harmonic Injected PWM Reference Signal on Five Level Diode Clamp Inverter

Wanchai Subsingha\*, Chaiwat Pangpun

Department of Electrical Engineering, Faculty of Engineering, Rajamangala University of Technology Thanyaburi, Pathumthani 12110, Thailand

**Abstract**— This paper present the comparative modulation of Sinusoidal PWM and Third Harmonic Injected PWM Reference signal with carrier signal PD, POD, and APOD on 5 Level Diode Clamp on a R-L load. All of process are simulate with computer program MATLAB/Simulink. The result of simulation has shown value of THD<sub>v</sub> line-line output voltage on both SPWM inverter and Third Harmonic Injection modulation inverter with PD carrier signal generate a minimum THD<sub>v</sub>.

**Keywords**— DC-MLI, SPWM, Harmonic Injected PWM, PD, POD, APOD, THD<sub>v</sub>

## 1. INTRODUCTION

Multilevel inverter is a most popular for the industrial and electric power systems, because of it is high performance and low Harmonics. There are various types of Multi-Level Inverters such as Neutral-point clamped (NPC) or Diode Clamped (DC) inverter, Flying capacitor inverter and Cascade inverter. The difference among these kinds is as follow, when level of output voltage of Neutral-point clamped (NPC) or Diode Clamped inverter is increased, a number of diodes is also increased accordingly. When level of output voltage of Flying capacitor inverter is increased, a number of capacitor is also increased. It leads into higher cost and more switching losses. Cascaded multilevel inverters have advantages and benefits than the other, because it need no require in balancing capacitors and diodes, in another way it just need a separate DC source for each H-Bridge. [1]

Therefore, in this paper, Diode Clamped inverter is used for comparative study, especially in carrier based SPWM and HIPWM. However the configuration of their modulation techniques are PD, POD and APOD as shown Fig.1.

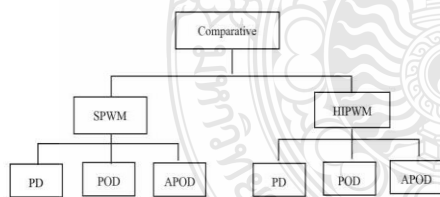


Fig.1. Structure of the modulation scheme that is used in this paper.

## 2. BACKGROUND

### 2.1 Diode clamp inverter

The first invention in multilevel converters was the so-called neutral point clamped inverter. It was initially proposed as a three level inverter. [2]

The main advantages and disadvantages of this topology are:

- High efficiency for the fundamental switching frequency.
- The capacitors can be pre-charged together at the desired voltage level.
- The capacitance requirement of the inverter is minimized due to all phases sharing a common DC link.

## 2.2 Reference signal

### 2.2.1 SPWM

To generate Sinusoidal PWM signal a sine wave is provided as a reference signal. The frequency of a sine wave is equal to the frequency of the desired output voltage to the modulation of the carrier signal. The switching frequency of carrier signal must be higher than the reference signal frequency as triple-N number. When both signals are modulated, it will generate the signal pulse for the switching devices for the inverter. [3] as shown in Fig.2

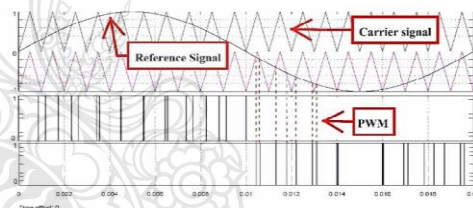


Fig.2. Sinusoidal pulse width modulations

### 2.2.2 HIPWM

In order to generate a Harmonic injection PWM signal, it may considered in a reference signal. The frequency of a reference signal must be the same of the desired output frequency. The reference signal is composed of fundamental and third harmonic frequency components as following equations. [4]

$$V_{mA} = m \cdot \sin(\omega_0 t) + k \sin(3\omega_0 t)$$

$$V_{mB} = m \cdot \sin(\omega_0 t + 120^\circ) + k \sin(3\omega_0 t)$$

$$V_{mC} = m \cdot \sin(\omega_0 t + 240^\circ) + k \sin(3\omega_0 t)$$

$$V_{mK} = k \sin(3\omega_0 t)$$

Amplitude of k is between 0.15 and 0.2

As a result, the waveform shown in Fig.3

\*Corresponding author; email: wanchai.s@en.rmutt.ac.th

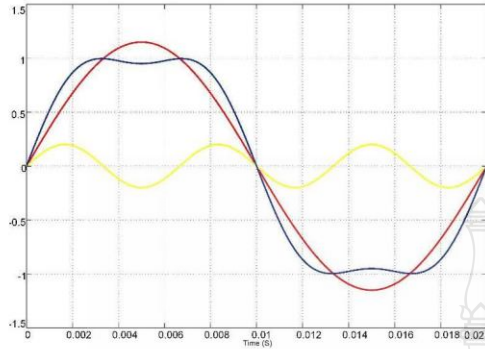


Fig.3. Harmonic Injection

The reference signal that is a Harmonic injection signal which will be modulated with carrier signal as shown in Fig.3. After modulation, it will generate the signal pulse to the switching devices in the inverter as shown in Fig.4

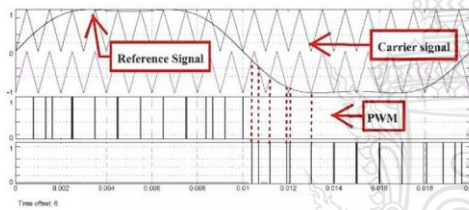


Fig.4. Harmonic Injected Pulse Width Modulation

### 2.3 Modulation techniques

The modulation techniques that used in this paper are in 3 models Phase Disposition (PD), Phase Opposition Displacement (POD), and Alternative Phase Opposition Displacement (APOD) [5]

Phase disposition (PD) modulation techniques means that all of the carrier signals are in phase as shown in Fig.5.

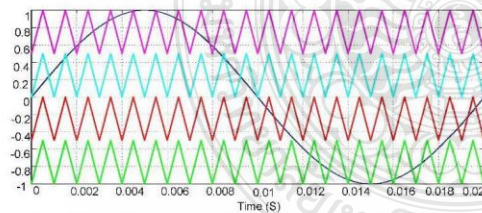


Fig.5. Phase Disposition (PD) for the Five-Level DC-MLI

Phase Opposition Disposition (POD) modulation techniques means that the carrier signals above the zero line of sinusoidal modulating waveform are 180° out of phase, comparing with the carrier signal below the zero line as shown in Fig.6.

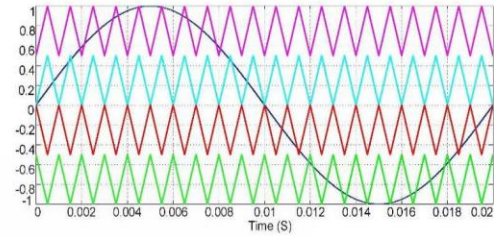


Fig.6. Phase Opposition Disposition (POD) for the Five-Level DC-MLI

Alternative Phase Opposition Disposition (APOD), modulation techniques means that each carrier signal is phase shifted by 180° from its adjacent carriers as shown in Fig.7.

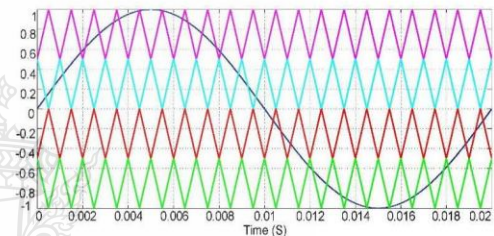


Fig.7. Alternative Phase Opposition Disposition (APOD) for the Five-Level DC-MLI

## 3 SIMULATION RESULTS

### 3.1 Modulation signal

A modulation signal a carrier based SPWM and HIPWM on various method such as PD, POD, and APOD are shown as Fig.8 to Fig.13. By the way, these simulation results are done by using MATLAB/ Simulink program.

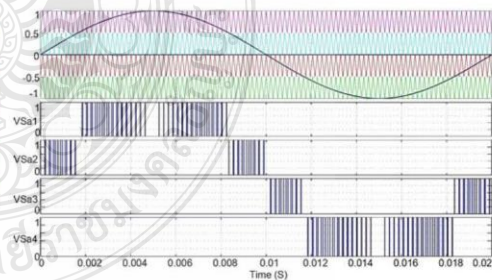


Fig.8. Modulation signal use SPWM on PD



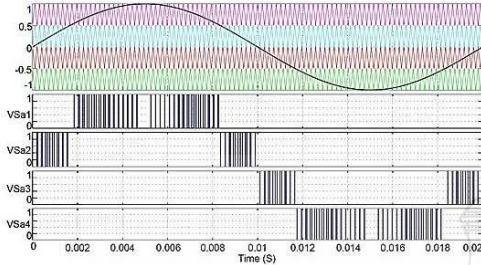


Fig.9. Modulation signal use SPWM on POD

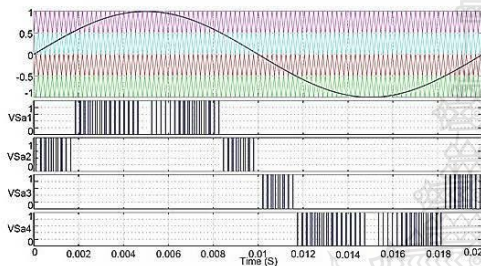


Fig.10. Modulation signal use SPWM on APOD

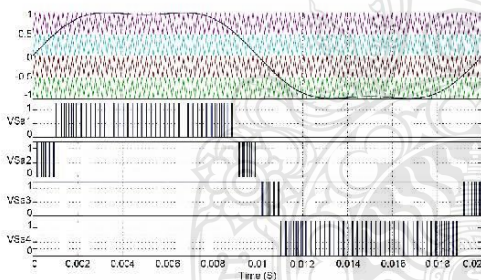


Fig.11. Modulation signal use HIPWM on PD

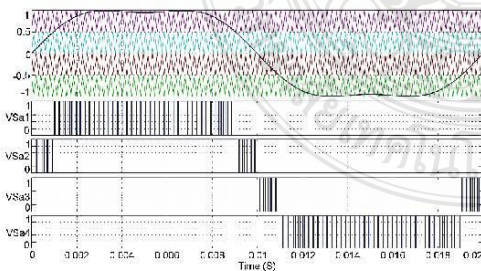


Fig.12. Modulation signal use HIPWM on POD

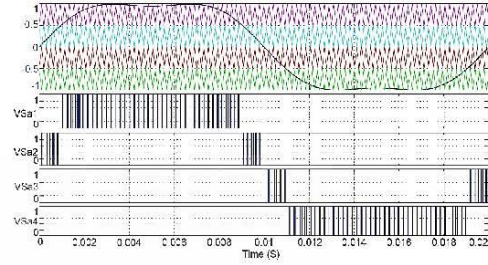


Fig.13. Modulation signal use HIPWM on APOD

### 3.2 Five Level Diode Clamp Inverter

Therefore, this modulation method as described above has done by a five level diode clamp inverter which supported modulation and compare the values from section 3.1. The parameters from Table 1 is used with the circuit of 5 level DC-MLI as shown in Fig.14.

Table 1. Experimental Parameters

Parameter	value
Output Frequency	50 Hz
Switching frequency	4850 Hz
Input Voltage	540 Vdc
C1 ,C2 ,C3 ,C4	22,000 $\mu$ F
Load RL	1kW ,PF 0.8

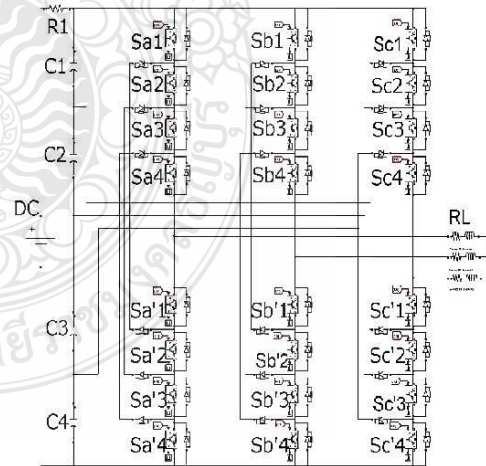


Fig.14. Five-level diodes-clamped Inverter



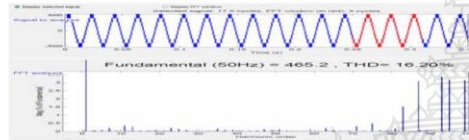
**Table 2. Switching states for the Five-Level DC-MLI.**

$V_L$	Sa1	Sa2	Sa3	Sa4	Sa'1	Sa'2	Sa'3	Sa'4
$V_{dc}/2$	1	1	1	1	0	0	0	0
$V_{dc}/4$	0	1	1	1	1	0	0	0
0	0	0	1	1	1	1	0	0
$-V_{dc}/2$	0	0	0	1	1	1	1	0
$-V_{dc}/4$	0	0	0	0	1	1	1	1

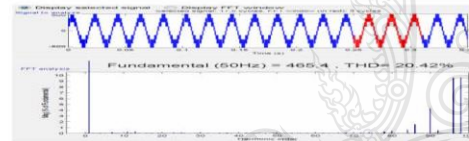
**3.3 FFT Analysis of THD<sub>v</sub>**

This paper will study impact of the THD<sub>v</sub> of the output voltage of the five level diode clamp inverter. Either no-load and RL load a 1kW and PF = 0.8 with modulation signal from section 3.1.

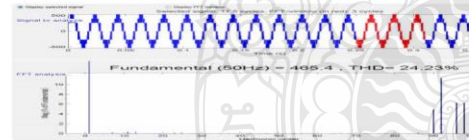
As a result, the THD<sub>v</sub> value of V<sub>ab</sub> of each modulation scenario has shown as Fig. 15 to Fig. 26.



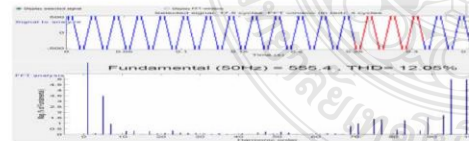
**Fig.15. THD<sub>v</sub> of Vab state no load use SPWM on PD**



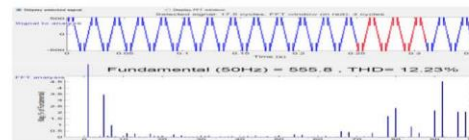
**Fig.16. THD<sub>v</sub> of Vab state no load use SPWM on POD**



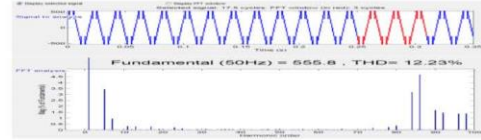
**Fig.17. THD<sub>v</sub> of Vab state no load use SPWM on APOD**



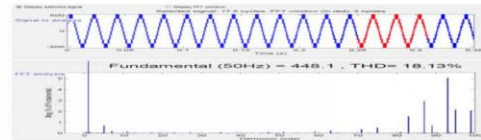
**Fig.18. THD<sub>v</sub> of Vab state no load use HIPWM on PD**



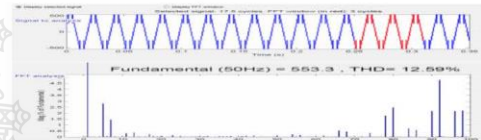
**Fig.19. THD<sub>v</sub> of Vab state no load use HIPWM on POD**



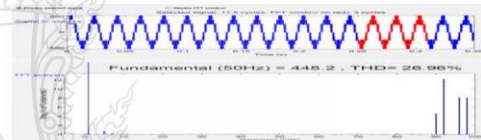
**Fig.20. THD<sub>v</sub> of Vab state no load use HIPWM on APOD**



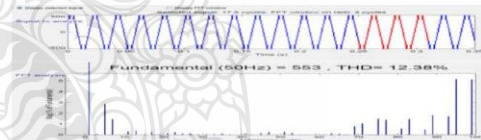
**Fig.21. THD<sub>v</sub> of Vab load 1kW,PF0.8 use SPWM on PD**



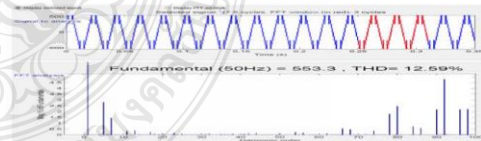
**Fig.22. THD<sub>v</sub> of Vab load 1kW,PF0.8 use SPWM on POD**



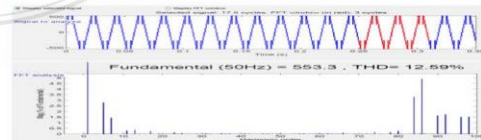
**Fig.23. THD<sub>v</sub> of Vab load 1kW,PF0.8 use SPWM on APOD**



**Fig.24. THD<sub>v</sub> of Vab load 1kW,PF0.8 use HIPWM on PD**



**Fig.25. THD<sub>v</sub> of Vab load 1kW,PF0.8 use HIPWM on POD**



**Fig.26. THD<sub>v</sub> of Vab load 1kW,PF0.8 use HIPWM on APOD**

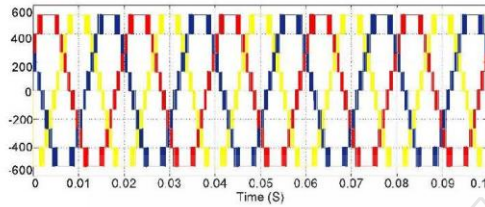


Fig.27. Voltage waveform use HIPWM on PD load 1kW,PF0.8

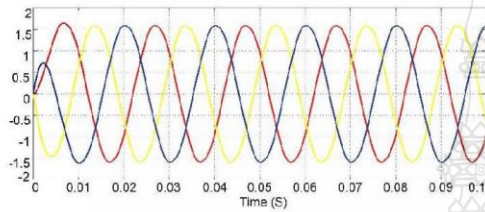


Fig.28. Current waveform use HIPWM on PD load 1kW,PF0.8

#### 4 CONCLUSION

Table 3. Compares the output voltage THD<sub>v</sub>.

Carrier Signal	Modulation Technique	Line voltage THD <sub>v</sub> (Load RL 1kW,PF0.8)	Line voltage THD <sub>v</sub> (No Load)
PD	SPWM	18.13%	16.20%
	HIPWM	12.38%	12.05%
POD	SPWM	12.59%	20.42%
	HIPWM	12.59%	12.31%
APOD	SPWM	26.96%	24.23%
	HIPWM	12.59%	12.23%

A comparative modulation of Sinusoidal PWM and Third Harmonic Injected PWM Reference signal with carrier signal PD, POD, and APOD on 5 level diode clamp with a R-L load=1kW PF=0.8 and no load are studied in this paper. The result of simulation shown that a PD carrier signal have a minimum value of THD<sub>v</sub> line-line output voltage on Third Harmonic Injection modulation

#### REFERENCES

[1] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point clamped PWM inverter," *IEEE Trans. Ind. Appl.*, vol.19, no.5, pp. 518-523, Sept./Oct.1981.

[2] R. Kumar Ahuja1, A. Kumar, "MATLAB Simulation and Analysis of Nine-Level Inverter Using Different Schemes of Sinusoidal PWM" *International Journal of Innovative Research in Science Engineering and Technology*, pp. 13626-13633, 6 June 2014.

[3] V. Naga haskar Reddy, Ch. Sai. Babu and K. Suresh, "Advanced Modulating Techniques for Diode Clamped," *APRN J Eng Appl Sci*, vol.6, no.5, pp. 90-99, Jan 2011.

[4] X. Zheng, L. Song, and P. Hongying, "Study of Five-level diodes-clamped Inverter Modulation Technology Based on Three-harmonic Injection Method," *EMEIT-2012*, pp.1973-1976.

[5] Mahmud Ismaila, Idris Ismail and Nor Zaihar Yahaya, "A Comparative Study of SPWM on A 5-Level H-NPC Inverter" *Research Journal of Applied Sciences, Engineering and Technology*, pp. 2277-2282, July 30, 2013.

ค.3 การศึกษาเปรียบเทียบชนิดสัญญาณอ้างอิง SPWM และHIPWM วงจรอินเวอร์เตอร์

ไดโอดเคลมปี 5 ระดับ

การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ ๓๘  
The 38<sup>th</sup> Electrical Engineering Conference (EECON-38)

EECON XXXVIII

UTCC University of the Thai Chamber of Commerce  
มหาวิทยาลัยหอการค้าไทย

ไฟฟ้ากำลัง (PW)

งานวิจัยที่เกี่ยวข้องกับวิศวกรรมไฟฟ้า (GN)

Volume I  
AEC Synergy

วันที่ ๑๘ - ๒๐ พฤศจิกายน พ.ศ. ๒๕๕๘  
โรงแรมวอร์ริ์ อโยธยา คอนเวนชั่น รีสอร์ท จังหวัดพระนครศรีอยุธยา

UTCC School of Engineering คณะวิศวกรรมศาสตร์ มหาวิทยาลัยหอการค้าไทย

MAN MANAGEABLE INSULATOR

QTC QTC ENERGY PCL.



CROWN CERAMICS

Trinergy

RITTA

EEAAT Electrical Engineering Academic Association (Thailand)




**กำหนดการ**  
**การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ ๓๘**  
**The 38<sup>th</sup> Electrical Engineering Conference (EECON-38)**  


วันศุกร์ที่ 20 พฤศจิกายน 2558

เวลา	ห้อง 1	ห้อง 2	ห้อง 3	ห้อง 4	ห้อง 5	ห้อง 6	ห้อง 7	ห้อง 8
09:00 - 09:20	PW 21	PW 48	PE 21	GN 14	CT 10	DS 07	CM 20	GN 37
09:20 - 09:40	PW 22	PW 49	PE 22	GN 15	CPI 01	DS 08	PHI 01	GN 38
09:40 - 10:00	PW 23	PW 50	PE 23	GN 16	CP 01	DS 09	PH 01	GN 39
10:00 - 10:20	PW 24	PW 51	PE 24	GN 17	CP 02	DS 10	PH 02	GN 40
10:20 - 10:40	PW 25	PW 52	PE 25	GN 18	CP 03	DS 11	PH 03	GN 41
10:40 - 10:50	รับประทานอาหารว่าง							
10:50 - 11:10	PW 26	PW 53	PE 26	GN 19	CP 04	CP 07	PH 04	GN 42
11:10 - 11:30	PW 27	PW 54	PE 27	GN 20	CP 05	CP 08	PH 05	GN 43
11:30 - 11:50				GN 21	CP 06			GN 44
12:00 - 13:00	รับประทานอาหารกลางวัน							

GN07	เรื่องสำรวจควบคุมด้วยสมาร์ตโฟนเพื่อหาตำแหน่งไฟรั่ว นิศกุล พันธุ์ศิริ และ สุชิน ไควรรค์จิตเหมาะะ	241
GN08	การพัฒนากระบวนการหลอมพลาสติกกรีซเคลือบด้วยหลักการเหนี่ยวนำความร้อน จิระศักดิ์ วงศา และ วันชัย ทรัพย์สิงห์	245
GN09	Study on Promoting the Development of Net-zero Energy Buildings in Thailand Aummad Phdungsilp and Monthon Nawong	249
GN10	การควบคุมวงจรมอเตอร์ PWM เฟสเดียวที่เชื่อมต่อกับกริดเอชดีด้วย TMS320F28335 ถาวร หินซอ, วิโรจน์ แสงระทอง และ ทิพย์วรรณ พิงสุวรรณรักษ์	253
GN11	รถประหยัดพลังงานไฟฟ้าจากแบตเตอรี่สำหรับการแข่งขัน Shell Eco-marathon 2014-15 สุนทร เขียมคน, วิเชษฐ์ บุญหวาน, ธวัชชัย พวงสุวรรณ, ณรงค์เดช กวีพิภพรัตน์ และ สุทธนา จงเจริญ	257
GN12	Design and Analysis of Gigahertz Transverse Electromagnetic Cell for Electromagnetic Compatibility Test in National Institute of Metrology (Thailand) Sarinya Pasakawee, Vitawat Sittakul and Sittivat Hongthong	261
GN13	การพัฒนาระบบตรวจวัดก๊าซคาร์บอนมอนอกไซด์โดยใช้ก๊าซเซนเซอร์ชนิดสารกึ่งตัวนำโลหะออกไซด์ วาทินี โลหะญาณเจริญ, ศิรณา จันทโรทัย, นิตติกร นันทสุข และ ประพัทธ์ พงษ์เกียรติกุล	265
GN14	การออกแบบและสร้างวงจรมอเตอร์ซิงโครนอสองเฟสเพื่อใช้ในการขับเคลื่อนมอเตอร์เหนี่ยวนำสอง เฟส ประศก โชค ใ้ทองคำ	269
GN15	การออกแบบและสร้างเครื่องให้ความร้อนหลักโดยอาศัยการเหนี่ยวนำ ประศก โชค ใ้ทองคำ	273
GN16	การศึกษาเปรียบเทียบชนิดสัญญาณอ้างอิง SPWM และHIPWM วงจรมอเตอร์ไดโอดเคลมปี 5 ระดับ ชัยวัฒน์ แสงพันธุ์ และ วันชัย ทรัพย์สิงห์	277
GN17	การออกแบบ Nd: YAG เลเซอร์กำลังสูงที่มีลำแสงขนาดเล็ก วรวรรณ เป็ยชมภู และ วิรัช อัครมธธาพันธ์	281
GN18	การวิเคราะห์เปรียบเทียบประสิทธิผลระบบผลิตไฟฟ้าพลังงานแสงอาทิตย์ติดตั้งบนหลังคาชนิด 3 เฟส และ 1 เฟส ศักดิ์รินทร์ ศรีบุญเรือง และ บุญชัย ปลั่งกลาง	285
GN19	การพัฒนาระบบการจำลองวงจรมอเตอร์แบบไมโครคอนโทรลเลอร์ด้วยวิธีการวนรอบของคลื่น กัญญวิทย์ กลิ่นบำรุง, พิชิต อ้วนไทร, วรวิณี วีระสินธุ์ และ สมศักดิ์ อรรถกิติมากุล	289

### การศึกษาเปรียบเทียบชนิดสัญญาณอ้างอิง SPWM และHIPWM วงจรอินเวอร์เตอร์ไดโอดแคลมป์ 5 ระดับ

#### A Comparative Study of Sinusoidal PWM and Third Harmonic Injected PWM Reference Signal on Five Level Diode Clamp Inverter

ชัยวัฒน์ แพงพินธุ์ และ วันชัย ทรัพย์สิงห์

สาขาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี power\_d10@hotmail.com ,vanchai.s@en.rmutt.ac.th

GN16

#### บทคัดย่อ

ในบทความนี้ได้ทำการศึกษาถึงการเปรียบเทียบรูปแบบของการมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) Sinusoidal PWM และ Third Harmonic Injected PWM บนสัญญาณพาห้ (Carrier Signal) แบบ PD, POD, APOD ในอินเวอร์เตอร์ไดโอดแคลมป์แบบ 5 ระดับที่จ่ายเอาต์พุตให้กับโหลด R-L โดยการจำลองผ่านโปรแกรมคอมพิวเตอร์ MATLAB/Simulink พบว่าผลของค่าปริมาณ THD<sub>v</sub> ของแรงดันขาออกในรูปแบบการมอดูเลชันแบบ Harmonic injection PWM (HIPWM) บนสัญญาณพาห้ (Carrier Signal) ผลการจำลองจะเห็นได้ว่าแบบ PD จะให้ค่าที่ต่ำที่สุด

**คำสำคัญ:** ไดโอดแคลมป์, Sinusoidal PWM, Harmonic Injected PWM, PD, POD, APOD, THD<sub>v</sub>

#### Abstract

This paper present the comparative modulation of Sinusoidal PWM and Third Harmonic Injected PWM Reference signal with carrier signal PD, POD, and APOD on 5 Level Diode Clamp on a R-L load. All of processes are simulate with computer program MATLAB/Simulink. The result of simulation has shown value of THD<sub>v</sub> line-line output voltage on both SPWM inverter and Third Harmonic Injection modulation inverter with PD carrier signal generate a minimum THD<sub>v</sub>.

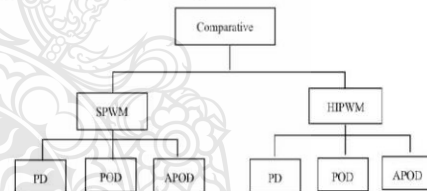
**Keywords:** DC-MLI, SPWM, Harmonic Injected PWM, PD, POD, APOD, THD<sub>v</sub>

#### 1. บทนำ

ในปัจจุบันการใช้งานอินเวอร์เตอร์หลายระดับเป็นที่นิยมมากทั้งในงานอุตสาหกรรมและระบบไฟฟ้ากำลังเพราะมีประสิทธิภาพในการทำงานที่สูงขึ้นเนื่องจากข้อได้เปรียบของกำลังไฟฟ้าและส่งผลให้เกิดสารมลพิษในรบบน้อยซึ่งรูปแบบของโครงสร้างอินเวอร์เตอร์หลายระดับ ได้แก่ Diode Clamped Inverter, Flying capacitor inverter และ Cascade inverter โดยมีข้อแตกต่างดังนี้ รูปแบบ Diode Clamped Inverter เมื่อระดับของอินเวอร์เตอร์เพิ่มขึ้นจะมีจำนวนไดโอดที่เพิ่มขึ้นตามไป

ด้วยจึงทำให้ต้องมีการควบคุมการไหลของไฟฟ้าเพิ่มขึ้นตามไปด้วย รูปแบบ Flying capacitor inverter เมื่อมีระดับเพิ่มขึ้นจำนวนของตัวเก็บประจุเพิ่มขึ้นด้วยซึ่งจะทำให้วงจรมีขนาดใหญ่มากใช้จ่ายสูงและทำให้สูญเสียกำลังไฟฟ้าจากการสวิตซ์และรูปแบบ Cascaded multilevel inverter จะมีข้อได้เปรียบและประโยชน์มากกว่ารูปแบบอื่นๆ เพราะ cascaded multilevel ไม่ต้องการการสร้างสมมูลของคาปาซิเตอร์และไดโอด โดยต้องการเพียงแบ่งแหล่งจ่ายไฟฟ้ากระแสตรงแต่ละ H-Bridge เท่านั้นจึงทำให้ไม่มีปัญหาสมมูลของแรงดันเกิดขึ้นแต่การแยกแหล่งจ่ายก็ส่งผลทำให้วงจรของรูปแบบนี้ไม่พร้อมใช้งานในทันทีซึ่งเป็นข้อเสียหลักของรูปแบบนี้[1]

ดังนั้นในบทความนี้จึงนำ Diode Clamped inverter เพื่อนำมาศึกษาถึงการเปรียบเทียบรูปแบบของการมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM บนสัญญาณพาห้ (Carrier Signal) แบบ PD, POD, APOD ดังรูปที่ 1



รูปที่ 1 การเปรียบเทียบรูปแบบของการมอดูเลชันที่ใช้ในบทความ

#### 2. ทฤษฎีที่เกี่ยวข้อง

##### 2.1 วงจรไดโอดแคลมป์อินเวอร์เตอร์

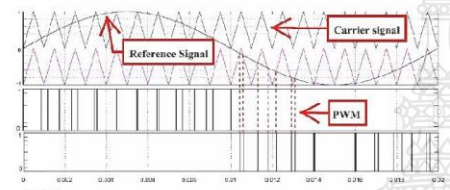
วงจรไดโอดแคลมป์อินเวอร์เตอร์หลายระดับมีข้อดีและข้อเสีย ดังนี้[2]

- ประสิทธิภาพสูงที่รับความถี่สวิชชิ่งพื้นฐาน
- ตัวเก็บประจุสามารถ charge กันที่ระดับแรงดันไฟฟ้าที่ต่ำกว่า
- ความต้องการตัวเก็บประจุความจุของอินเวอร์เตอร์จะลดลงเนื่องจากการใช้งานร่วมกันทุกขั้นตอนของ DC link

## 2.2 รูปแบบของสัญญาณอ้างอิง(Reference signal)

### 2.2.1 SPWM

ในการสร้างสัญญาณ SPWM รูปคลื่นไซน์ถูกจัดให้เป็นสัญญาณอ้างอิง (Reference signal) โดยที่ความถี่ของรูปคลื่น ไซน์จะต้องเท่ากับ ความถี่เอาต์พุตที่ต้องการ เพื่อมอดูเลชันกับรูปสัญญาณพาห้ (Carrier signal) ความถี่ของรูปคลื่นสัญญาณอ้างอิง จะต้องมีความถี่สูงกว่าความถี่ สัญญาณอ้างอิงเท่ากับ triple-N เมื่อนำสัญญาณทั้งสองมา มอดูเลชันจะ เกิดเป็นสัญญาณพัลส์(Pulse) [3] และนำสัญญาณพัลส์ที่ได้ไปจุดอุปกรณ์ สวิตซ์ซึ่งสำหรับอินเวอร์เตอร์ ดังรูปที่ 2



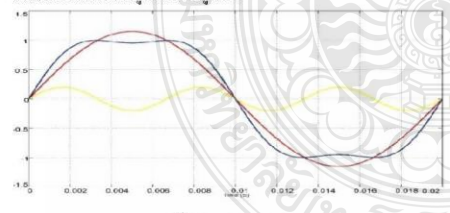
รูปที่ 2 Sinusoidal pulse width modulations

### 2.2.2 HIPWM

ในการสร้างสัญญาณ Harmonic injection PWM ให้เป็นสัญญาณ อ้างอิง (Reference signal) จะต้องมีความถี่เท่ากับความถี่ของเอาต์พุตที่ ต้องการ ซึ่งสัญญาณอ้างอิงจะต้องประกอบด้วยความถี่มูลฐาน [4] และ ความถี่ฮาร์มอนิกสี่ที่ 3 ดังสมการ

$$\begin{aligned} V_{mA} &= m \cdot \sin(\omega_0 t) + k \sin(3\omega_0 t) \\ V_{mB} &= m \cdot \sin(\omega_0 t + 120^\circ) + k \sin(3\omega_0 t) \\ V_{mC} &= m \cdot \sin(\omega_0 t + 240^\circ) + k \sin(3\omega_0 t) \\ V_{mK} &= k \sin(3\omega_0 t) \end{aligned} \quad (1)$$

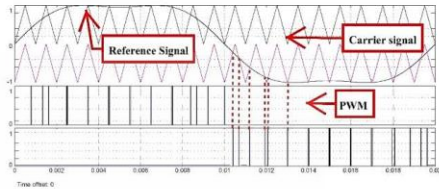
กำหนดให้ Amplitude เท่ากับ อยู่ระหว่าง 0.15 ถึง 0.2 ซึ่งจะส่งผลทำให้เกิดรูปคลื่น ดังรูปที่ 3



รูปที่ 3 Harmonic Injection

เมื่อได้สัญญาณอ้างอิง (Reference signal) ที่เป็นรูปคลื่น Harmonic injection จึงนำสัญญาณ ไปมอดูเลชันกับสัญญาณพาห้ (Carrier Signal)

ดังรูปที่ 3 เมื่อนำสัญญาณทั้งสองมา มอดูเลชันจะเกิดเป็นสัญญาณพัลส์ (Pulse) และนำสัญญาณพัลส์ที่ได้ไปจุดอุปกรณ์สวิตซ์ดังรูปที่ 4

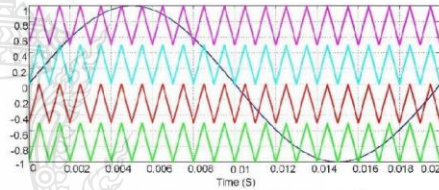


รูปที่ 4 Harmonic Injected Pulse Width Modulation

### 2.2.3 Modulation techniques

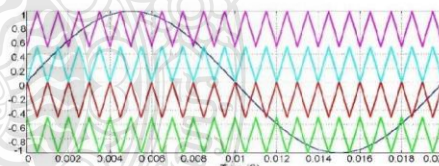
รูปแบบของสัญญาณพาห้ที่ใช้ในบทความนี้มี 3 รูปแบบ คือ Phase Disposition (PD), Phase Opposition Disposition (POD) และ Alternative Phase Opposition Disposition (APOD)[5] โดยมีลักษณะ ของรูปคลื่นดังนี้

Phase disposition (PD) มีลักษณะมุมเฟสของทุกสัญญาณเป็นมุม เดียวกันดังรูปที่ 5



รูปที่ 5 Phase Disposition (PD) สำหรับ DC-MLI 5 ระดับ

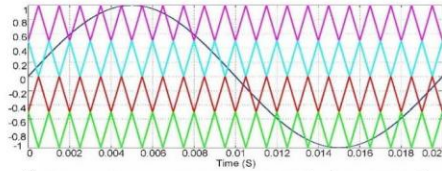
Phase Opposition Disposition (POD) มีลักษณะสัญญาณที่อยู่เหนือ ศูนย์ห่างจากสัญญาณที่อยู่ใต้เส้นศูนย์สององศา ดังรูปที่ 6



รูปที่ 6 Phase Opposition Disposition (POD) สำหรับ DC-MLI 5 ระดับ

Alternative Phase Opposition Disposition (APOD), มีลักษณะ สัญญาณขยับห่างกันเป็นมุม 180 องศา ดังรูปที่ 7

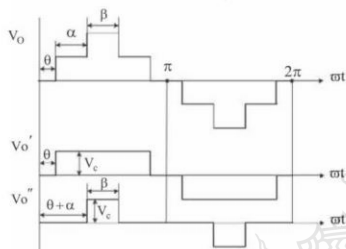




รูปที่ 7 Alternative Phase Opposition Disposition (APOD) สำหรับ DC-MLI 5 ระดับ

**2.2.4 Harmonic analysis (THD)**

วิเคราะห์สเปกตรัมของรูปคลื่นสัญญาณแรงดัน เพื่อตรวจค่าความเพี้ยนเชิงฮาร์โมนิกรวม (THDv) ของแต่ละรูปแบบการมอดูเลชันที่กล่าวมาข้างต้น เมื่อกำหนดตัวแปรต่าง ๆ ของรูปคลื่นสัญญาณเอาต์พุต[3]



รูปที่ 8 วิเคราะห์รูปคลื่นสัญญาณแรงดันเอาต์พุตของอินเวอร์เตอร์

เมื่อ  $V_o$  เป็นรูปคลื่นสัญญาณเอาต์พุต 5 ระดับ จะถูกแบ่งเป็น 2 ส่วนประกอบ ได้แก่  $V_o'$  และ  $V_o''$  ดังรูปที่ 8 วิเคราะห์สัญญาณด้วยฟูริเยร์จะได้ค่าขนาดของสัญญาณฮาร์โมนิกในฟังก์ชันของตัวแปร  $\theta$  และ  $\alpha$  คือ

$$V_n = V_c \frac{4}{n\pi} [\cos(n\theta) + \cos(n(\theta + \alpha))] \quad (2)$$

$n = 1, 3, 5, \dots$  เมื่อ  $V_c$  คือแรงดันคั่นกร่อมตัวกับประจุแต่ละตัว จากนั้นคำนวณหาร้อยละของความเพี้ยนฮาร์โมนิกรวมได้จาก

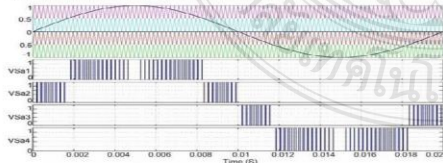
สมการที่ 3

$$\%THD = \frac{\sqrt{\sum_{n=3}^{\infty} V_n^2}}{V_1} \times 100 \quad (3)$$

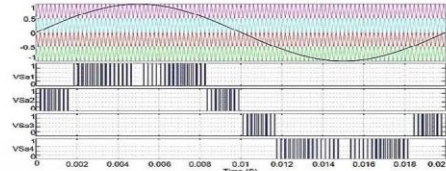
**3. ผลการทดลอง**

**3.1 สัญญาณมอดูเลชัน**

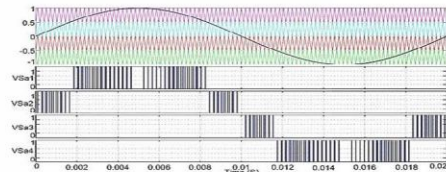
รูปแบบสัญญาณมอดูเลชัน SPWM และ HIPWM บนสัญญาณพาห้ PD, POD, and APOD แสดงดังรูปที่ 9 ถึงรูปที่ 14 ซึ่งเป็นผลจากการจำลองการทำงานด้วยโปรแกรม MATLAB/Simulink



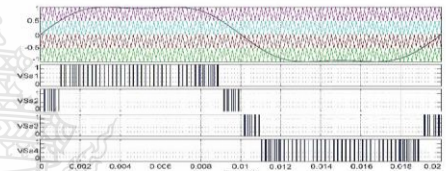
รูปที่ 9 สัญญาณมอดูเลชันของ SPWM บน PD



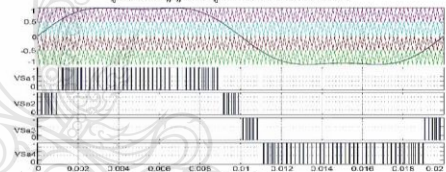
รูปที่ 10 สัญญาณมอดูเลชันของ SPWM บน POD



รูปที่ 11 สัญญาณมอดูเลชันของ SPWM บน APOD



รูปที่ 12 สัญญาณมอดูเลชันของ HIPWM บน PD



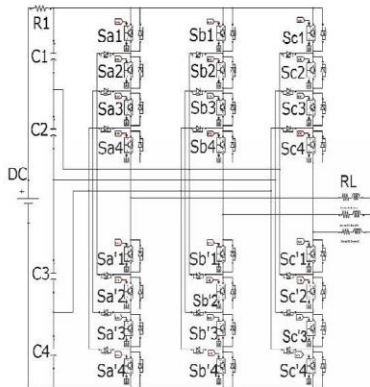
รูปที่ 13 สัญญาณมอดูเลชันของ HIPWM บน POD



รูปที่ 14 สัญญาณมอดูเลชันของ HIPWM บน APOD

**3.2 ไดโอดแคลมปีอินเวอร์เตอร์ 5 ระดับ**

วิธีการมอดูเลชันที่กล่าวมาเส่นั้น จำลองโดยไดโอดแคลมปีอินเวอร์เตอร์แบบ 5 ระดับ โดยใช้การมอดูเลชันและค่าเปรียบเทียบจากหัวข้อ 3.1 จะใช้กับวงจร DC-MLIS ระดับดังแสดงในรูปที่ 15 ค่าพารามิเตอร์จากตารางที่ 1



รูปที่ 15 โดไดโอดเคลมป้อนอินเวอร์เตอร์แบบ 5 ระดับ

ตารางที่ 1 ค่าพารามิเตอร์ต่างๆที่ใช้ในการทดลอง

พารามิเตอร์	ค่า
ความถี่ของพัลส์	50 Hz
ความถี่สวิตชิ่ง	4850 Hz
แรงดันอินพุต	540 Vdc
ค่า C1 ,C2 ,C3 ,C4	22,000 $\mu$ F
โหลดRL	1kW ,PF 0.8

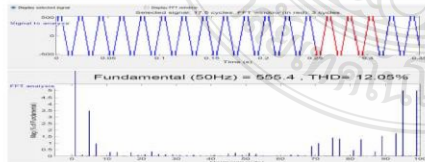
### 3.3 FFT Analysis of THD<sub>v</sub>

บทความนี้จะทำการศึกษาคลกระทบของ THD<sub>v</sub> ของแรงดันขาออก ไดโอดเคลมป้อนอินเวอร์เตอร์ในสภาวะไม่มีโหลดและสภาวะต่อโหลด RL ขนาด 1 kW and PF = 0.8 ดังหัวข้อที่ 3.1

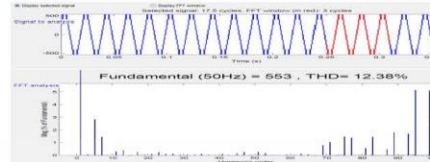
ผลจากการจำลองจะได้ดังตารางที่ 2

ตารางที่ 2 ค่า THD<sub>v</sub> ของ V<sub>ab</sub> ในแต่ละสถานการณ์

Carrier Signal	Modulation Technique	Line voltage THD <sub>v</sub> (Load RL-1kW, PF0.8)	Line voltage THD <sub>v</sub> (No Load)
PD	SPWM	18.13%	16.20%
	HIPWM	12.38%	12.05%
POD	SPWM	12.59%	20.42%
	HIPWM	12.59%	12.31%
APOD	SPWM	26.96%	24.23%
	HIPWM	12.59%	12.23%



รูปที่ 16 THD<sub>v</sub> of V<sub>ab</sub> ชนิดไม่มีโหลดแบบ HIPWM บน PD



รูปที่ 17 THD<sub>v</sub> of V<sub>ab</sub> โหลด 1 kW, PF0.8 แบบ HIPWM บน PD

## 4. สรุป

จากการจำลองการทำงานด้วยโปรแกรม MATLAB/Simulink เพื่อเปรียบเทียบรูปแบบการมอดูเลชันระหว่างสัญญาณอ้างอิง (Reference Signal) SPWM และ HIPWM บนสัญญาณพาห้ (Carrier Signal) บนแบบ PD POD APOD ด้วยอินเวอร์เตอร์ไดโอดเคลมป้อนแบบ 5 ระดับ ด้วยโหลด R-L โหลด-1kW PF=0.8 และแบบไม่มีโหลด พบว่าผลของสัญญาณอ้างอิง (Reference signal) แบบ PD ด้วยรูปแบบการมอดูเลชัน HIPWM จะให้ค่าที่ปริมาณ THD<sub>v</sub> ที่ต่ำที่สุดของแรงดันขาออก

## เอกสารอ้างอิง

- [1] R. Kumar Ahuja, A. Kumar, "MATLAB Simulation and Analysis of Nine-Level Inverter Using Different Schemes of Sinusoidal PWM" International Journal of Innovative Research in Science Engineering and Technology, pp.13626-13633, 6 June 2014.
- [2] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point clamped PWM inverter," IEEE Trans. Ind. App., vol.19, no.5, pp.518-523, Sept./Oct.1981.
- [3] เลิศพันธ์ เพียรสร้างสรร และสิงห์ทอง พัฒนเศรษฐานนท์, "การพัฒนางจรพหุระดับแรงดันไฟฟ้ากระแสสลับแรงดันเอาต์พุต 5 ระดับ," การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 37, ขอนแก่น, 19-21 พฤศจิกายน 2557, หน้า 429-432.
- [4] V. Naga haskar Reddy, Ch. Sai. Babu and K. Suresh, "Advanced Modulating Techniques for Diode Clamped," APRN J Eng Appl Sci, vol.6, no.5, pp.90-99, Jan 2011.
- [5] X. Zheng, L. Song, and P. Hongying, "Study of Five-level diodes-clamped Inverter Modulation Technology Based on Three-harmonic Injection Method," EMEIT-2012., pp.1973-1976.



ชัยวัฒน์ แพ่งพันธุ์ นักศึกษาปริญญาโท สาขาวิชาวิศวกรรมไฟฟ้ากำลัง คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี สนใจด้านเทคโนโลยีพลังงานและอิเล็กทรอนิกส์กำลัง

## ประวัติผู้เขียน

ชื่อ – นามสกุล	นายชัยวัฒน์ แพงพันธุ์
วัน เดือน ปีเกิด	30 มีนาคม 2529
ที่อยู่	200/23 เคอะคิทท์คอนโคแจ้งวัฒนะ ถ.แจ้งวัฒนะ ต.ปากเกร็ด อ.ปากเกร็ด นนทบุรี 11120
การศึกษา	สำเร็จการศึกษาวิศวกรรมศาสตรบัณฑิต สาขาวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี ปีการศึกษา 2550
ประวัติการทำงาน	วิศวกรไฟฟ้า บริษัท โอลินฮอลล์เทคโนโลยี จำกัด พ.ศ. 2551 ถึงปัจจุบัน
เบอร์โทรศัพท์	085-1784881
อีเมล	<a href="mailto:power_d10@hotmail.com">power_d10@hotmail.com</a>

